



INSTITUTO TECNOLÓGICO DE SONORA

**APORTACIÓN AL DESARROLLO DE UN INVERSOR
MONOFÁSICO PARA SISTEMAS FOTOVOLTAICOS
INTERCONECTADOS CON ÉNFASIS EN UNA TÉCNICA
DE CONTROL LINEAL**

TESIS

QUE PARA OBTENER EL TÍTULO DE

INGENIERO EN ELECTRÓNICA

PRESENTA:

SARA Yael ANGULO GUZMÁN

CD. OBREGÓN, SONORA

MAYO DE 2009

ÍNDICE

	Página
LISTA DE FIGURAS	vii
LISTA DE TABLAS	xiv
LISTA DE ACRÓNIMOS Y ABREVIATURAS	xv
RESUMEN	xvi
CAPÍTULO I. Introducción	
1.1 Antecedentes teóricos.....	3
1.2 Planteamiento del problema.....	4
1.3 Objetivo.....	5
1.4 Justificación.....	6
1.5 Delimitaciones.....	6
Referencias.....	7
CAPÍTULO II. Marco teórico	
2.1 Energías renovables.....	9
2.1.1 Energía eólica.....	11
2.1.2 Energía geotérmica.....	11
2.1.3 Energía hidráulica.....	12
2.1.4 Energía solar.....	12
2.2 Sistemas fotovoltaicos.....	13
2.2.1 Sistema fotovoltaico autónomo.....	14
2.2.2 Sistema fotovoltaico conectado a la red eléctrica.....	15
2.3 Energía fotovoltaica.....	16
2.3.1 Celda fotovoltaica.....	17
2.3.2 Panel fotovoltaico.....	19
2.3.3 Seguimiento del Punto de Máxima Potencia (PMP).....	19
2.4 Inversores.....	20

2.4.1 Inversor monofásico puente completo.....	22
2.4.2 Filtro LC.....	25
2.4.3 Elementos de conmutación.....	26
2.4.3.1 MOSFET.....	27
2.4.4 Técnicas de modulación.....	28
2.4.4.1 Modulación por Ancho de Pulso Senoidal (SPWM).....	28
2.5 Control, medición y protección.....	29
2.5.1 Control.....	30
2.5.2 Medición.....	30
2.5.3 Protección.....	30
2.5.3.1 Protección en paneles fotovoltaicos.....	30
2.5.3.2 Protección en el inversor (<i>islanding</i>).....	31
2.6 Transformación a coordenadas rotatorias DQ.....	33
2.7 Control digital.....	38
2.7.1 Control PID.....	42
2.7.2 Lugar de las raíces.....	43
2.8 Controlador digital de señales.....	45
2.8.1 Familia dsPIC30F.....	46
2.8.2 dsPIC30F2020.....	46
2.8.2.1 Oscilador.....	49
2.8.2.2 Módulo PWM para fuentes conmutadas (<i>Power Supply PWM</i>).....	50
2.8.2.3 Convertidor analógico-digital (ADC).....	54
2.9 MPLAB IDE.....	56
2.10 Lenguaje C.....	56
2.11 MPLAB C30.....	57
Referencias.....	58

CAPÍTULO III. Desarrollo

3.1 Requerimientos.....	63
-------------------------	----

3.2 Descripción e implementación del sistema.....	63
3.3 Inversor.....	64
3.3.1 Diseño del inversor.....	65
3.3.2 Implementación del inversor.....	66
3.4 Sensado y adecuación de la señal para el DSC.....	67
3.4.1 Sensado y adecuación de la corriente de salida del inversor.....	67
3.4.2 Sensado y adecuación del voltaje de la red eléctrica.....	73
3.5 Implementación digital de la transformación a coordenadas DQ....	75
3.5.1 Elección del dispositivo a utilizar.....	75
3.5.2 Elección del lenguaje a utilizar.....	76
3.5.3 Elección del <i>software</i> y el compilador para el lenguaje elegido.....	76
3.5.4 Desarrollo del programa.....	76
3.5.4.1 Inicialización de los módulos del dsPIC30F2020.	78
3.5.4.2 Declaración de variables y constantes globales.....	79
3.5.4.3 Declaración de funciones globales.....	80
3.5.4.4 Función <i>main</i>	81
3.5.4.5 Función <i>ADC_config</i>	81
3.5.4.6 Función <i>PWM_config</i>	83
3.5.4.7 Función <i>Encendido</i>	83
3.5.4.8 Función <i>Calculos</i>	84
3.5.4.9 Función de servicio a la interrupción del ADC.....	85
3.6 Diseño de un controlador lineal.....	86
3.7 Implementación del sistema en lazo abierto.....	93
Referencias.....	95

CAPÍTULO IV. Pruebas y resultados

4.1 Pruebas al inversor.....	97
4.1.1 Pruebas de señalización.....	97

4.1.2 Pruebas al inversor sin filtro LC a la salida.....	100
4.1.3 Pruebas al inversor con filtro LC a la salida.....	101
4.1.4 Pruebas al inversor con distintos índices de modulación..	104
4.1.5 Distorsión armónica de la corriente y voltaje.....	107
4.2 Pruebas al sensado.....	108
4.2.1 Adecuación de la señal de sensado para el dsPIC30F2020.....	110
4.2.2 Adecuación de la señal de la red eléctrica para el dsPIC30F2020.....	113
4.3 Transformación a coordenadas DQ.....	113
4.4 Controlador.....	115
4.4.1 Pruebas para determinar el rango de operación del controlador.....	118
4.4.2 Perturbaciones al sistema.....	128
Referencias.....	140
Conclusiones y recomendaciones.....	141
BIBLIOGRAFÍA.....	145
APÉNDICES	
Apéndice A: Modelado del sistema en coordenadas DQ.....	149
Apéndice B: Código fuente del programa para la implementación de la transformación a coordenadas DQ.....	154
Apéndice C: Diagrama esquemático del sistema implementado.....	158
ANEXO	
Hoja de especificaciones del controlador digital de señales dsPIC30F2020...	160

LISTA DE FIGURAS

	Página
Figura 2.1 Gráfica de la generación de energía en México.....	10
Figura 2.2 Esquema de un sistema fotovoltaico autónomo.....	14
Figura 2.3 Esquema de un sistema fotovoltaico conectado a red.....	15
Figura 2.4 Circuito equivalente de la celda fotovoltaica.....	17
Figura 2.5 Curva característica I-V de la celda fotovoltaica.....	18
Figura 2.6 Circuito y formas de onda de un inversor monofásico medio puente.....	21
Figura 2.7 Circuito y estados de conmutación del inversor puente completo.	23
Figura 2.8 Formas de onda de un inversor monofásico.....	24
Figura 2.9 Diagrama general de un inversor con filtro y armónicos a eliminar por el mismo.....	25
Figura 2.10 Esquema de generación de la modulación SPWM.....	29
Figura 2.11 Diagrama esquemático de un sistema fotovoltaico conectado a red.....	32
Figura 2.12 Circuito real e imaginario de un convertidor monofásico.....	35
Figura 2.13 Variables del circuito real e imaginario, X_R y X_I	36
Figura 2.14 Variables del circuito real en DQ.....	37
Figura 2.15 Diagrama a bloques de la transformación a coordenadas rotatorias.....	38
Figura 2.16 Diagrama a boques de un sistema de control digital.....	39

Figura 2.17	Características dinámicas de un sistema discreto.....	41
Figura 2.18	Esquema de un controlador PID.....	43
Figura 2.19	Diagrama de pines del dsPIC30F2020 de 28 pines.....	47
Figura 2.20	Diagrama a bloques del dsPIC30F2020.....	48
Figura 2.21	Diagrama a bloques del oscilador interno.....	50
Figura 2.22	Diagrama a bloques del módulo PWM.....	52
Figura 2.23	Diagrama del funcionamiento del módulo PWM.....	53
Figura 2.24	Diagrama módulo ADC.....	55
Figura 3.1	Inversor monofásico puente completo con salida a filtro LC.....	63
Figura 3.2	Diagrama a bloques de un sistema fotovoltaico con conexión a red.....	64
Figura 3.3	Generación de disparos complementarios por el DSC.....	66
Figura 3.4	Configuración del INA129P.....	68
Figura 3.5	Configuración básica de un filtro pasabajas Butterworth de 3er orden.....	69
Figura 3.6	Implementación del filtro pasabajas Butterworth.....	70
Figura 3.7	Circuito implementado del optoacoplador lineal HCNR200-000E.....	71
Figura 3.8	Configuración típica del desfasador de 90°.....	71
Figura 3.9	Desfasador de 90° implementado para el sensado de corriente...	72
Figura 3.10	Configuración típica de un sumador no inversor.....	72
Figura 3.11	Implementación de sumadores para sensado de corriente.....	73

Figura 3.12	Divisor y seguidor de voltaje para el sensado de la red eléctrica.....	74
Figura 3.13	Configuración implementada del desfasador de 90° para la señal de la red.....	74
Figura 3.14	Implementación de sumadores para sensado de la red.....	75
Figura 3.15	Algoritmo del programa para la implementación de la transformación a coordenadas DQ.....	77
Figura 3.16	Selección de librería y configuración interna del dsPIC30F2020...	78
Figura 3.17	Código para la declaración de constantes y variables.....	79
Figura 3.18	Código para la declaración de funciones globales.....	80
Figura 3.19	Función <i>Main</i> del código.....	81
Figura 3.20	Código de la configuración del ADC.....	82
Figura 3.21	Diagrama de muestreo y conversión elegida.....	82
Figura 3.22	Función <i>PWM_config</i>	83
Figura 3.23	Función <i>Encendido</i>	83
Figura 3.24	Función <i>Calculos</i>	84
Figura 3.25	Rutina de interrupción del ADC.....	85
Figura 3.26	Circuito de análisis para el modelado del sistema.....	86
Figura 3.27	Respuesta del sistema ante un impulso.....	88
Figura 3.28	Posición de los polos reales y deseados del sistema.....	89
Figura 3.29	Análisis del lugar de las raíces.....	90
Figura 3.30	Diagrama esquemático del controlador.....	92

Figura 3.31	Placa de circuito impreso del sistema implementado.....	94
Figura 4.1	Diagrama esquemático para realizar las pruebas al inversor.....	97
Figura 4.2	Disparos complementarios generados por el dsPIC30F2020.....	98
Figura 4.3	Tiempo muerto de 1 μ s en los disparos del inversor.....	98
Figura 4.4	Disparos para la primera rama del inversor.....	99
Figura 4.5	Disparos para la segunda rama del inversor.....	99
Figura 4.6	Esquema para realizar pruebas al convertidor cd-ca sin filtro.....	100
Figura 4.7	Forma de onda del voltaje del inversor sin filtro.....	101
Figura 4.8	Esquema para realizar pruebas al convertidor cd-ca con filtro.....	102
Figura 4.9	Formas de onda de voltaje y corriente del inversor con filtro.....	103
Figura 4.10	Formas de onda de voltaje dren-fuente en una rama del inversor con un voltaje de entrada de 100V.....	104
Figura 4.11	Formas de onda de voltaje y corriente para $m = 0.8$	105
Figura 4.12	Formas de onda de voltaje y corriente para $m = 0.6$	105
Figura 4.13	Formas de onda de voltaje y corriente para $m = 0.4$	106
Figura 4.14	Formas de onda de voltaje y corriente para $m = 0.2$	107
Figura 4.15	Formas de onda de voltaje en el sensor y corriente en la carga...	109
Figura 4.16	Señal de voltaje en la salida del INA129.....	110
Figura 4.17	Señal del voltaje del sensado ya filtrada.....	111
Figura 4.18	Señales del sensado de la corriente con desfase de 90° y offset.....	112

Figura 4.19	Señales del sensado de la red eléctrica con desfase de 90° y offset.....	113
Figura 4.20	Generación de señales PWM para la transformación a coordenadas DQ.....	114
Figura 4.21	Señal de referencia transformada a DQ y antitransformada.....	115
Figura 4.22	Respuesta del sistema ante un escalón unitario.....	116
Figura 4.23	Esquema de simulación para el controlador.....	117
Figura 4.24	Señal de salida del sistema sin controlador.....	118
Figura 4.25	Señales directa y de cuadratura para una carga de 30Ω	119
Figura 4.26	Error en directa y cuadratura para una carga de 30Ω	120
Figura 4.27	Señales compensadas antes de la transformación al tiempo para una carga de 30Ω	120
Figura 4.28	Generación del PWM para una carga de 30Ω	121
Figura 4.29	Forma de onda de la corriente compensada y la señal de referencia para una carga de 30Ω	121
Figura 4.30	Señales directa y de cuadratura para una carga de 70Ω	122
Figura 4.31	Error en directa y cuadratura para una carga de 70Ω	123
Figura 4.32	Señales compensadas antes de la transformación al tiempo para una carga de 70Ω	123
Figura 4.33	Generación del PWM para R de 70Ω	124
Figura 4.34	Forma de onda de la corriente compensada y la señal de referencia con R de 70Ω	124
Figura 4.35	Señales directa y de cuadratura para una carga de 100Ω	125

Figura 4.36	Error en directa y cuadratura para R de 100 Ω	126
Figura 4.37	Señales compensadas antes de la transformación al tiempo con carga de para una carga de 100 Ω	126
Figura 4.38	Generación del PWM para R de 100 Ω	127
Figura 4.39	Forma de onda de la corriente compensada y la señal de referencia para R de 100 Ω	127
Figura 4.40	Señales directa y de cuadratura para una carga de 20 Ω	129
Figura 4.41	Error en directa y cuadratura para R de 20 Ω	129
Figura 4.42	Señales compensadas antes de la transformación al tiempo con carga de para una carga de 20 Ω	130
Figura 4.43	Generación del PWM para R de 20 Ω	130
Figura 4.44	Forma de onda de la corriente compensada y la señal de referencia para R de 20 Ω	131
Figura 4.45	Señales directa y de cuadratura para una carga de 110 Ω	131
Figura 4.46	Error en directa y cuadratura para R de 110 Ω	132
Figura 4.47	Señales compensadas antes de la transformación al tiempo con carga de para una carga de 110 Ω	132
Figura 4.48	Generación del PWM para R de 110 Ω	133
Figura 4.49	Forma de onda de la corriente compensada y la señal de referencia para R de 110 Ω	133
Figura 4.50	Señales en coordenadas DQ con R de 30 Ω	134
Figura 4.51	Señales compensadas para R de 30 Ω	135
Figura 4.52	Señal de corriente de salida del sistema para una carga de 30 Ω .	135

Figura 4.53	Señales en coordenadas DQ para una carga de 70Ω	136
Figura 4.54	Señales compensadas para una carga de 70Ω	137
Figura 4.55	Señal de corriente de salida del sistema con una carga de 70Ω ..	137
Figura 4.56	Señales en coordenadas DQ con R de 100Ω	138
Figura 4.57	Señales compensadas con R de 110Ω	139
Figura 4.58	Señal de corriente de salida del sistema con carga de 100Ω	139

LISTA DE TABLAS

	Página
Tabla 2.1 Estados de conmutación del inversor monofásico puente completo.....	24
Tabla 4.1 Pruebas al inversor con los diferentes índices de modulación y los voltajes de salida resultantes.....	107
Tabla 4.2 Índice de THD en corriente y voltaje de salida del inversor.....	108

LISTA DE ACRÓNIMOS Y ABREVIATURAS

cd	Corriente directa
ca	Corriente alterna
DSC	Controlador Digital de Señales (<i>Digital Signal Controller</i>)
ADC	Convertidor análogo a digital (<i>Analog to Digital Converter</i>)
PLL	Ciclo de amarre de fase (<i>Phase Locked Loop</i>)
PWM	Modulación por ancho de pulso (<i>Pulse Width Modulation</i>)
SPWM	Modulación por ancho de pulso senoidal (<i>Sinusoidal Pulse Width Modulation</i>)
MSPS	Millones de muestras por segundo (<i>Millions of Samples Per Second</i>)
MIPS	Millones de instrucciones por segundo (<i>Millions of Instructions Per Second</i>)
PV	Fotovoltaico (<i>Photovoltaic</i>)

Resumen

En este documento se expone la importancia de las energías renovables especialmente de la energía fotovoltaica y se describe principalmente al sistema fotovoltaico interconectado a red, con el cual se puede hacer uso de la energía solar y se describen las partes que lo integran, se hace énfasis principalmente en el convertidor de potencia que se utilizó, la circuitería para el sensado de corriente del sistema; así como del voltaje de referencia de la red eléctrica y el diseño de una técnica de control lineal que permita inyectar a la red eléctrica una corriente fija. Este controlador se diseña en el entorno de las coordenadas DQ y detalla además, una forma de cómo podría ser implementado de forma digital en un microcontrolador. Para verificar cada una de las partes del sistema, se realizaron pruebas a cada una de ellas para obtener el punto máximo de rendimiento y así obtener un sistema en óptimas condiciones. Este trabajo fue realizado en conjunto con la tesis Aportación al Desarrollo de un Inversor Monofásico para Sistemas Fotovoltaicos Interconectados

con Énfasis en la Técnica de Coordenadas DQ que presenta Cinthya María Verdugo Barceló y cuya aportación es imprescindible para el desarrollo de este trabajo.

Este trabajo se divide en cuatro capítulos:

El capítulo I plantea los objetivos que se quieren lograr con la culminación de éste trabajo, la justificación del por qué se llevó a cabo, así como las delimitaciones del mismo. Se da una breve introducción a la energía solar y su situación actual en el país.

El capítulo II expone los términos que se utilizaron en el transcurso del presente trabajo, en él se encuentra una investigación bibliográfica acerca de energías renovables y su aprovechamiento enfocándose en la energía solar. Se describen las partes que integran un sistema fotovoltaico interconectado, principalmente el convertidor de potencia, el sensado del sistema, así como la técnica de coordenadas DQ y la técnica de control lineal utilizada. También se hace una descripción de las características principales del microcontrolador utilizado.

En el capítulo III se explica el desarrollo del proyecto partiendo de los requerimientos del sistema, análisis y diseño de cada bloque especificado del sistema. Se detalla cómo fue diseñado el controlador, bajo qué condiciones y que herramientas se utilizaron para obtenerlo.

En el capítulo IV, se muestran las pruebas realizadas a cada parte del sistema y se verifica que su funcionamiento sea el adecuado. Al controlador lineal se le realizaron pruebas en simulación bajo distintas condiciones para encontrar su punto de operación óptimo; así mismo, se encuentra un análisis de resultados.

Por último, se exponen las conclusiones que se obtuvieron con la realización de éste trabajo así como una serie de recomendaciones que podrían tomarse en cuenta para investigaciones futuras relacionadas con sistemas interconectados a red, convertidores de potencia, técnica de coordenadas DQ y diseño de controladores lineales y su aplicación en microcontroladores.

CAPÍTULO I

Introducción

La energía eléctrica se obtiene tradicionalmente por medio de combustibles fósiles como lo son el petróleo, el gas natural y el carbón, los cuales tienen un fuerte impacto ambiental además de ser energía no renovable, es decir, que la naturaleza no puede regenerarlos en un período de tiempo corto sino que tardaría millones de años. Por tal motivo, es necesario buscar nuevas formas de obtención de energía las cuales tengan un menor impacto ambiental y que sean abundantes en el medio. Uno de estos recursos es el Sol, sin embargo, los métodos que existen para su aprovechamiento son aún muy costosos en comparación con una planta de obtención de energía de formas convencionales, además de que su eficiencia es baja. A pesar de esto, el interés que se ha mostrado acerca de esta forma de obtención de energía se ha visto reflejado en investigaciones y desarrollo de proyectos para mejorar la eficiencia y reducir los costos en su producción.

CAPÍTULO I. Introducción

Una de las principales formas de aprovechamiento de energía solar son los sistemas fotovoltaicos en los cuales se genera energía eléctrica a partir de energía solar por medio de paneles solares. Estos sistemas son una forma de adecuar la energía para su uso, ya sea pequeños consumos aislados o con conexión a la red eléctrica de distribución.

En los sistemas fotovoltaicos se hace uso de los sistemas electrónicos de potencia con los cuales se realiza el control y la adecuación de los niveles de voltaje y corriente aprovechando de esta manera la potencia máxima entregada por el sistema.

Los sistemas electrónicos de potencia se pueden clasificar en los siguientes tipos:

- Rectificadores de diodo.
- Convertidores de ca-cd (rectificadores controlados).
- Convertidores de ca-ca (controladores de voltaje de ca).
- Convertidores de cd-cd (convertidores de cd).
- Convertidores de cd-ca (inversores).
- Interruptores estáticos.

Los convertidores más utilizados en los sistemas fotovoltaicos son los convertidores de cd y los inversores, con los cuales se puede elevar y convertir la tensión en cd entregada por el panel fotovoltaico en tensión de ca.

En un sistema fotovoltaico conectado a red es importante y necesario realizar un control, el cual proporcione estabilidad y un comportamiento acorde a las características de la red, tales como frecuencia y potencia, haciéndola adecuada para una conexión a red.

Un control para una señal variante en el tiempo proporciona un comportamiento muy deficiente. Un método para este tipo de señales es realizar el control de forma lineal considerando que la señal se encuentra en un punto de operación en cd, lo que conlleva a problemas debido a que el punto de operación es en alterna.

Otro enfoque ha sido el uso de una estructura de control no lineal que consiste en que la salida del compensador lineal de voltaje o corriente, que controla el valor rms de voltaje y de corriente, es multiplicada por una senoidal para proveer control a la etapa de potencia. Este enfoque produce una distorsión significativa y un alto contenido de armónicos causando un efecto en la frecuencia de modulación.

Por lo anterior, es necesario un prototipo de control para este tipo de sistemas, que sea eficiente y de fácil implementación, además de garantizar una ganancia infinita en la frecuencia fundamental para obtener un buen desempeño del controlador en estado dinámico y minimizar el error en estado estable.

1.1 Antecedentes teóricos

El desarrollo de la tecnología solar en México es un área de investigación en la que, en comparación con otros países como España, Alemania, Japón y Estados Unidos, es muy nueva. Sin embargo, organizaciones y universidades han mostrado interés en él desarrollo de proyectos enfocados al aprovechamiento de la energía solar.

Una de las organizaciones civiles más importantes del país es la Asociación Nacional de Energía Solar (ANES), la cual se encarga de difundir el aprovechamiento de la energía solar, además de ser miembro de la Sociedad Internacional de Energía Solar (ISES, de sus siglas en inglés *International Solar Energy Society*) siendo ésta la organización más grande del mundo que promueve el uso e implementación de energías renovables [1].

Algunas universidades han abierto un área de investigación en relación al uso de energía solar, una de ellas es la Universidad Autónoma de México (UNAM) la cual cuenta con un departamento de investigación de energía solar, el Centro de Investigación de Energía (CIE). Éste se enfoca en tres áreas: Departamento de Materiales Solares, Departamento de Sistemas Energéticos y Departamento de Termociencias. El primero de ellos estudia el desarrollo de materiales fotovoltaicos,

de dispositivos ópticos y optoelectrónicos, así como la evaluación de sistemas fotovoltaicos [2].

En el Centro de Investigación y Estudios Avanzados del IPN (CINVESTAV-IPN) en la Sección de Electrónica del Estado Sólido existe un proyecto que consiste en una planta de generación de energía fotovoltaica por medio de celdas solares, la cual tiene una capacidad de 24000 W anuales (sic). Además se han instalado sistemas fotovoltaicos integrales en diversas comunidades para telesecundarias, albergues infantiles del Instituto Nacional Indigenista-SEP, repetidoras para telefonía rural, estaciones meteorológicas, sistemas de bombeo de agua, y para apoyo docente en escuelas y universidades [3].

En el Instituto Tecnológico de Sonora se han instalado 5 paneles solares modelo SR-100 de la marca SIEMENS, con capacidad de 100 W cada uno. Se han realizado proyectos relacionados al seguimiento del máximo punto de potencia así como de la caracterización de los paneles, sin embargo, el desarrollo de sistemas fotovoltaicos interconectados con base a estos paneles no ha sido realizado [4] y [5].

1.2 Planteamiento del problema

La energía renovable ha tomado gran importancia, así como los métodos de obtención de ésta. A pesar de ello el estudio de la energía solar es un campo que no ha sido completamente explorado en México por lo que no existen muchas investigaciones sobre el tema.

En Sonora, Ciudad Obregón recibe una insolación anual de 6.5 kWh/m² convirtiéndola en la región con mayor insolación del estado [4]. Por lo tanto, esta zona es propicia para el aprovechamiento y la investigación de energía solar.

Un método para aprovechar la energía solar son los sistemas fotovoltaicos interconectados a red, lamentablemente es un sistema de generación que no ha sido investigado en su totalidad, a pesar de la importancia que ha tomado ya que con este

se aporta a la red eléctrica la energía producida o bien, para el abastecimiento de pequeños consumos.

Para un mejor funcionamiento de estos sistemas es necesario el diseño e implementación de un control eficiente que permita adecuar la energía producida para un mayor aprovechamiento de la misma al ser inyectada a la red. Por lo anterior es necesaria la implementación de una técnica de control con la cual se garantice un factor de potencia unitario al conectar a la red eléctrica.

1.3 Objetivo

1. Diseñar algunos de los elementos que conforman un sistema fotovoltaico interconectado para obtener un prototipo del mismo.
 - 1.1 Investigar la técnica de coordenadas rotatorias DQ para aplicar una técnica de control lineal.
 - 1.2 Investigar los distintos tipos de inversores para decidir cual se implementará de acuerdo a las características de los mismos y las necesidades del sistema.
 - 1.3 Investigar métodos de control lineal para elegir el que mejor se adapte a los requerimientos del sistema.
 - 1.4 Realizar el modelado del sistema para simular su respuesta.

 2. Implementar las etapas del sistema fotovoltaico ya especificadas.
 - 2.1 Implementar un inversor monofásico puente completo para que éste sirva de interfaz entre la etapa de cd y la de ca.
 - 2.2 Implementar la técnica de coordenadas DQ en un controlador digital de señales para controlar el sistema.
 - 2.3 Diseñar y simular un controlador lineal de acuerdo a las mejoras especificadas para el sistema.
-

3. Realizar pruebas a lazo abierto de las partes del sistema verificando su correcto funcionamiento.

1.4 Justificación

Los sistemas fotovoltaicos interconectados son una manera viable de aprovechar la energía solar, su importancia radica en que la energía obtenida por los paneles puede ser aprovechada por la carga del sistema y cuando ésta no la demande puede ser inyectada a la red eléctrica.

Este trabajo presenta las bases para el desarrollo de un prototipo de un sistema fotovoltaico interconectado con el diseño de un control digital implementado en coordenadas rotatorias DQ que puede ser utilizado como punto de referencia para futuros proyectos relacionados con este tema.

1.5 Delimitaciones

Debido a las características del sistema, la implementación de la transformación a coordenadas rotatorias DQ se hará en un controlador digital dsPIC de *Microchip Technology Inc.* el cual se eligió porque sus propiedades lo hacen ideal para cumplir con los requisitos del sistema. El control lineal será diseñado y probado en el entorno del *software* Simulink de MATLAB.

Se realizarán pruebas de forma aislada en cada elemento del sistema llegando a los límites de su punto de operación, verificando su funcionamiento en lazo abierto.

Referencias

- [1] ANES, Asociación Nacional de Energía Solar, (Página Web), <http://www.anes.org>, Consultada en Noviembre de 2008.
 - [2] Universidad Autónoma de México, Centro de Investigación de Energía, (Página Web), <http://xml.cie.unam.mx/xml/investigacion.xml>, Consultada en Noviembre de 2008.
 - [3] CINVESTAV, Especialidad de Electrónica del Estado Sólido, (Página Web), <http://www.sees.cinvestav.mx/>, Consultada en Noviembre de 2008.
 - [4] PEÑUELAS Machado José Ángel, “Algoritmo de Seguimiento del Máximo Punto de Potencia para Sistemas Fotovoltaicos en Cd. Obregón, Sonora”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Octubre de 2008.
 - [5] MELENDEZ Bertoti Frank Edmundo, “Monitoreo de sistema fotovoltaico de dos posiciones con respecto al ángulo de elevación en Cd. Obregón, Sonora”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Diciembre de 2006.
-

CAPÍTULO II

Marco teórico

En el presente capítulo se exponen los conceptos y términos empleados durante el desarrollo de este trabajo, correspondientes a la metodología utilizada, así como una explicación del funcionamiento y características de los mismos, tales como sistemas fotovoltaicos interconectados, inversor monofásico, controlador digital de señales, entre otros. Inicialmente se expone la situación actual de las energías renovables en México destacando los proyectos de generación que mayor contribución tienen a la producción de energía eléctrica en el país. Además se explican los elementos necesarios para la implementación, en un controlador digital de señales, de la técnica de transformación a coordenadas rotatorias DQ para un sistema monofásico y la aplicación de una técnica de control lineal.

2.1 Energías renovables

La energía renovable es aquella que se obtiene de fuentes naturales de energía que se consideran inagotables, ya sea que se encuentran en abundancia en el medio o se pueden regenerar por el mismo.

Desde tiempos remotos el hombre ha aprovechado las fuentes naturales de energía como lo es el viento en los barcos de vela, los molinos de agua o de viento y la disposición de edificios para el aprovechamiento de energía solar.

En los últimos años el uso de energías renovables ha tomado gran importancia debido al impacto ambiental y a la crisis energética global que actualmente se presenta, ya que las formas tradicionales de obtención de energía son las principales causas de contaminación y calentamiento global causado por emisiones de CO₂ debido a la quema de combustibles fósiles, considerando además que los recursos utilizados son finitos. Estos motivos dan pie a desarrollar métodos con la misma eficiencia que los tradicionales pero utilizando las fuentes de energía renovable, dando como resultado la llamada energía limpia, teniendo un impacto ambiental menor y al ser una fuente infinita de energía se garantiza que siempre existirá.

En la actualidad muchos países están desarrollando tecnología para el aprovechamiento de energías renovables como lo son Alemania, Estados Unidos, España y Japón siendo los mayores productores de energía limpia a nivel mundial [1].

En Estados Unidos se está desarrollando un proyecto llamado “*Future Renewable Electric Energy Delivery and Management (FREEDM) Systems*” con el cual se piensa que se podrá satisfacer más del 50% de la energía que se utiliza diariamente en este país por medio de las energías renovables. En este proyecto se plantea cambiar la forma de distribución de energía de una forma centralizada a una forma distribuida, esto es que aparte de la central eléctrica se tengan conectados a la red eléctrica sistemas generadores de energía a partir de fuentes renovables situados en una

casa habitación o una industria y que éstos puedan consumir la energía producida además de aportar a la red eléctrica [2].

El estudio de las energías alternas en México aún es un tema muy reciente y se cuentan con pocas instalaciones de generación de esta energía, algunos de ellos son La Venta en Oaxaca, Guerrero Negro en Baja California Sur, los cuales son fuentes eólicas de energía.

De acuerdo a Comisión Federal de Electricidad (CFE) la generación de energía en México por diversas fuentes hasta Septiembre del 2008 se muestra en la figura 2.1, en la cual se puede observar que las energías alternas ya forman parte de la producción anual nacional [3].

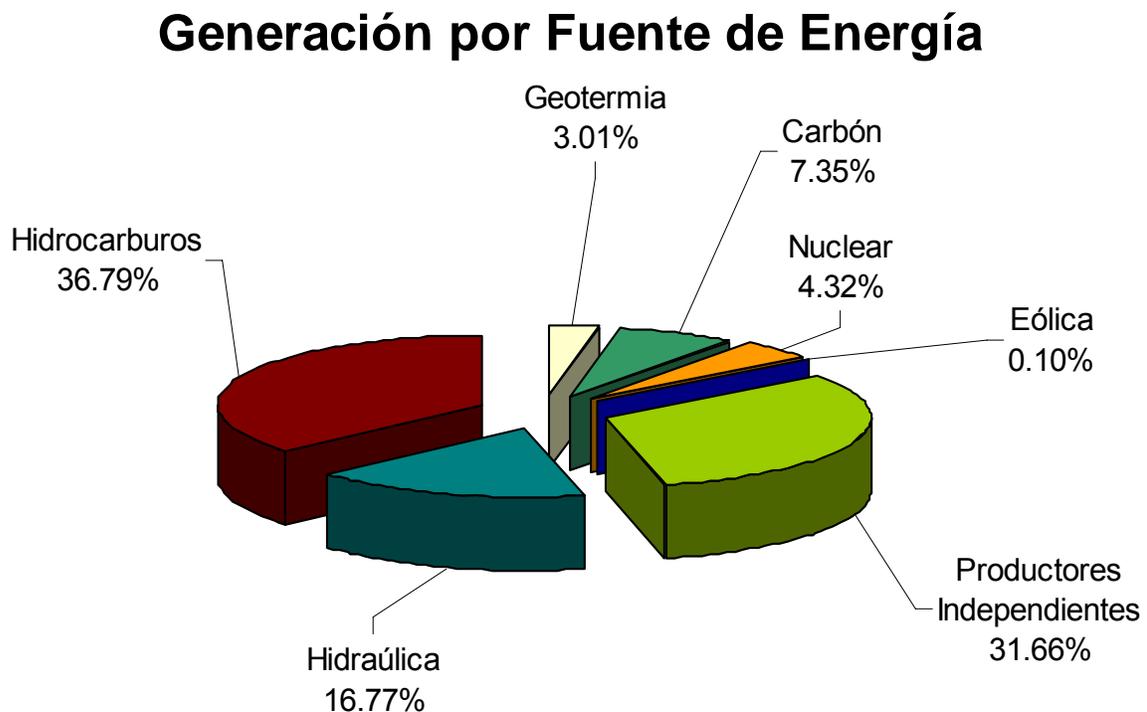


Figura 2.1. Gráfica de la generación de energía en México.

A continuación se explicarán algunos de los tipos de energía renovable que aparecen en la gráfica anterior: eólica, geotérmica, hidráulica, y más detalladamente la energía solar ya que es la base para este trabajo.

2.1.1 Energía eólica

La energía eólica es la energía que se obtiene del viento, es decir, la energía cinética generada por las corrientes de aire, la cual es transformada en energía eléctrica por medio de aerogeneradores. El funcionamiento del aerogenerador se basa en que el viento hace mover las hélices y mediante un sistema mecánico produce que el rotor del generador se mueva y se genere energía eléctrica.

La producción mundial de energía eólica en el 2007 fue de 93.8 GW en más de 70 países en los cuales Alemania, Estados Unidos y España son los principales productores [4].

México es un país con zonas muy aptas para el desarrollo de centrales eólicas, el Istmo de Tehuantepec es una de las mejores a nivel mundial, en Oaxaca hay zonas con velocidades del viento medidas a 50 m de altura superiores a 8.5 m/s, con un potencial de 6.25 GW, en Baja California las mejores zonas están en las sierras de La Rumorosa y San Pedro Mártir. Yucatán y la Riviera Maya tienen suficiente potencial para sustituir plantas que operan con combustóleo, diesel y generadoras de turbogas [5].

Actualmente las dos principales centrales eólicas se encuentran en La Venta, Oaxaca, y Guerrero Negro, Baja California Sur. La central de La Venta fue la primera planta eólica integrada a la red en América Latina, con una capacidad instalada de 84,875 kW, consta de 105 aerogeneradores, ya que a partir de enero de 2007 entraron en operación comercial 98 nuevas unidades generadoras. La central de Guerrero Negro tiene una capacidad de 600 kW y se integra por un aerogenerador [6].

2.1.2 Energía geotérmica

La energía geotérmica es aquella que se obtiene a través del calor proveniente del centro de la Tierra, aprovechando el calor y el agua acumulados en yacimientos geotérmicos y sólo puede generarse en zonas de actividad sísmica y volcánica.

La energía eléctrica se genera por medio de pozos específicamente perforados extrayendo el agua subterránea, la cual contiene almacenada energía térmica, que al llevarla a la superficie se transforma en vapor, el cual es utilizado para generar energía eléctrica.

En México en los años 50's se construyó la primera planta geotermoeléctrica de América en Pathé, Hidalgo. La segunda planta más grande del mundo se encuentra en Cerro Prieto, Baja California la cual es un sistema aislado del Sistema Eléctrico Nacional que produce casi el 50% de la energía eléctrica que se distribuye en el estado. Existen 7 centrales geotermoeléctricas con las cuales en agosto del 2008 se obtuvieron 964.5 MW lo que representa el 3.04% de la electricidad generada a nivel nacional, demostrando con esto el potencial que tiene el país en el desarrollo de la obtención de energía geotérmica [7].

2.1.3 Energía hidráulica

La energía hidráulica es la que se obtiene a partir de la energía cinética y potencial de corrientes de agua, saltos de agua y mareas. La principal forma de aprovechamiento es mediante centrales hidroeléctricas en las que se almacena el agua en represas y con el flujo de la misma se mueven turbinas de un generador produciéndose así energía eléctrica.

Actualmente en México se encuentran funcionando 64 centrales hidroeléctricas que tienen una capacidad de producción de 11,054.90 MW [8]. Las dos centrales hidroeléctricas con mayor capacidad se encuentran en Chiapas y una de ellas es la central de Malpaso, con una capacidad de producción de 1080 MW y la central Manuel Moreno Torres con una capacidad de 2400 MW [9].

2.1.4 Energía solar

La energía solar se obtiene a partir de los rayos solares que inciden en la superficie de la Tierra, esta energía puede ser aprovechada principalmente como energía térmica y energía fotovoltaica. La primera se utiliza para calentamiento de fluidos por

medio de colectores, en cambio la energía fotovoltaica es la energía eléctrica obtenida a partir de paneles fotovoltaicos, los cuales están conformados por celdas solares, las cuales transforman la energía solar o luminosa en energía eléctrica.

Las celdas funcionan bajo el principio del efecto fotoeléctrico que señala que al incidir un haz luminoso en un material semiconductor éste emite electrones, es decir, existe la transformación de fotones en electrones.

La energía solar en México es una tecnología relativamente nueva por lo que los proyectos que actualmente existen son muy pocos, uno de ellos es una planta híbrida construida por Comisión Federal de Electricidad (CFE) en San Juanico, Baja California Sur, la cual está formada por 17 kW de un sistema fotovoltaico, 100 kW de un sistema eólico y un motogenerador diesel de 80 kW. CFE construirá un campo solar de 25 MW en Aguaprieta, Sonora que será acoplado a un sistema híbrido de generación de energía eléctrica [9].

2.2 Sistemas fotovoltaicos

El componente básico de la tecnología fotovoltaica es la celda fotovoltaica, ya que mediante arreglos de conexión se forman los paneles fotovoltaicos, y para cubrir mayores requerimientos de potencia se pueden conectar determinado número de paneles, ya sea en serie o paralelo, para formar un sistema fotovoltaico.

Un sistema fotovoltaico puede estar compuesto de los siguientes subsistemas:

- Subsistema de captación de energía.
 - Subsistema de acumulación de energía eléctrica.
 - Subsistema de regulación.
 - Subsistema de adaptación del suministro eléctrico.
 - Subsistema de control, medida y protección.
-

Los sistemas fotovoltaicos se clasifican de acuerdo a la posibilidad de estar o no conectados a un red eléctrica de distribución pública, esto es, autónomo e interconectado.

2.2.1 Sistema fotovoltaico autónomo

En este tipo de sistemas la energía producida se absorbe por el propio sistema o para el abastecimiento de pequeños consumos y es necesario el uso de baterías, con su respectivo regulador, para el almacenamiento de la energía y la disponibilidad de ésta no sólo cuando exista radiación solar.

En la figura 2.2 se muestra un esquema de un sistema fotovoltaico autónomo en el cual el panel fotovoltaico provee de energía eléctrica al sistema, el regulador realiza la función de adecuar el voltaje que será almacenado en el acumulador o batería. El convertidor es opcional, ya que sólo se necesita cuando el voltaje requerido por las cargas es mayor que el generado por los paneles. Si las cargas requieren de corriente alterna entonces el sistema necesita de un inversor para que se puedan alimentar.

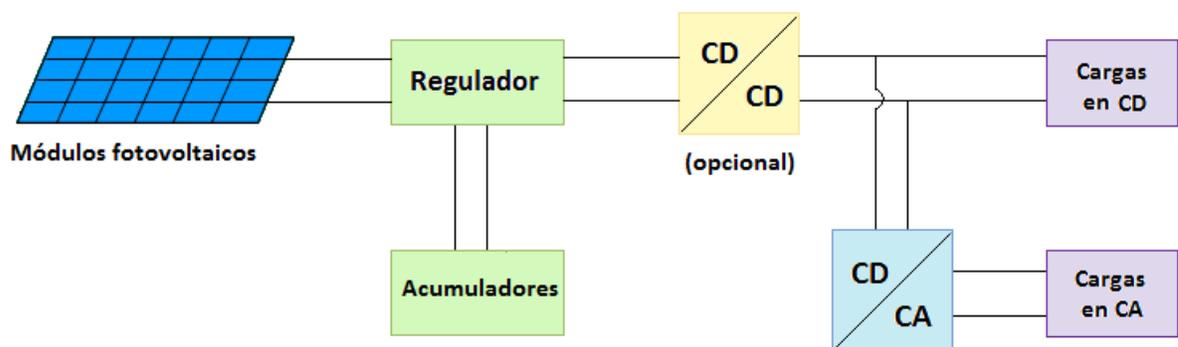


Figura 2.2. Esquema de un sistema fotovoltaico autónomo.

Las aplicaciones más comunes de los sistemas autónomos son:

- Electrificación de viviendas alejadas de la red eléctrica.
- Aplicaciones agrícolas y ganaderas: bombeo de agua, sistemas de riego, iluminación de invernaderos y granjas.

CAPÍTULO II. Marco teórico

- Señalización y comunicaciones: navegación aérea y marítima, señalización de carreteras, repetidores de telecomunicaciones.
- Iluminación pública de calles.
- Sistemas de depuración de agua, entre otros.

2.2.2 Sistema fotovoltaico conectado a la red eléctrica

En estos sistemas la energía total producida, después de un proceso de adecuación, puede ser utilizada por el propio sistema o entregada a la red eléctrica ya sea en su totalidad o sólo una parte de ella.

Como se muestra en la figura 2.3 estos sistemas tienen menos componentes que los autónomos ya que la energía producida no se almacena en baterías sino que en ese instante es aprovechada por el mismo sistema o entregada a la red eléctrica, tomando en cuenta elementos de medida y protección necesarios.

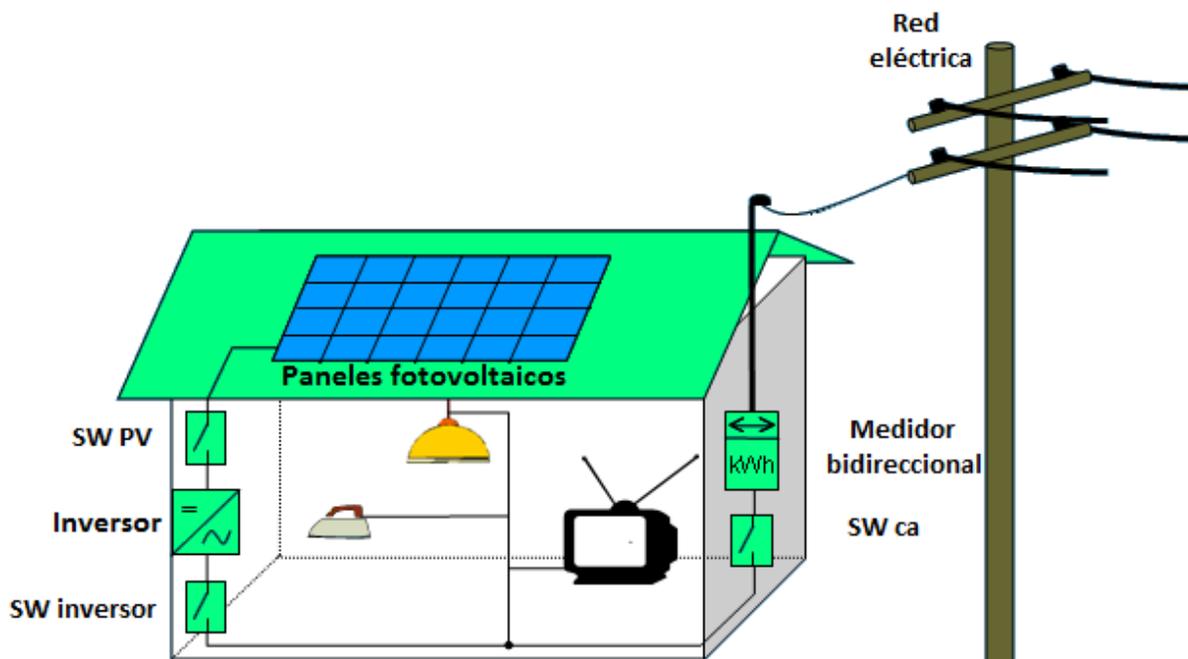


Figura 2.3. Esquema de un sistema fotovoltaico conectado a red.

Las dos principales aplicaciones de este tipo de sistemas son:

- *Centrales fotovoltaicas*: En ellas toda la energía producida es entregada a la red eléctrica.
- *Sistemas integrados en edificios*: Parte de la energía producida satisface el consumo del edificio en las horas pico, y la energía sobrante en las horas de menor consumo es inyectada a la red eléctrica.

Un sistema fotovoltaico con conexión a red está compuesto de los siguientes subsistemas:

- *Paneles fotovoltaicos*, los cuales se encargan de captar la energía procedente del sol y transformarla en energía eléctrica.
- *Inversor*, éste se encarga de transformar la energía eléctrica del sistema para que pueda ser inyectada a la red eléctrica, esto es, que a partir de energía en corriente continua proporcionada por los paneles fotovoltaicos, ésta se convierte en energía de corriente alterna.
- *Control, medida y protección*. Estos son necesarios para el correcto funcionamiento del sistema de una manera fiable y segura.

En el transcurso de este capítulo se abordarán más a fondo los elementos del sistema fotovoltaico interconectado descritos anteriormente.

2.3 Energía fotovoltaica

La energía fotovoltaica es la energía eléctrica obtenida a partir de paneles fotovoltaicos, este está conformado por celdas solares las cuales transforman la energía solar o luminosa en energía eléctrica. Las celdas funcionan bajo el principio del efecto fotoeléctrico que señala que al incidir un haz luminoso en un material semiconductor éste emite electrones, es decir, existe la transformación de fotones en electrones.

2.3.1 Celda fotovoltaica

Las celdas fotovoltaicas son dispositivos que se encargan de obtener energía eléctrica a partir de energía solar. Al incidir el rayo luminoso sobre la superficie del material semiconductor se produce el efecto fotoeléctrico, la energía de los fotones se absorbe por los electrones haciendo que éstos se exciten y provoquen saltos electrónicos produciéndose así una diferencia de potencial en los extremos de la celda.

Las celdas fotovoltaicas se fabrican de material semiconductor el cual puede ser de silicio monocristalino, policristalino y amorfo. La eficiencia en las celdas de silicio monocristalino llega a ser del 18% y algunas hasta con 20 años de vida, estas son las más eficientes, mientras que las de silicio policristalino y amorfo son más económicas pero con una eficiencia menor [10].

El circuito eléctrico equivalente de una celda solar, como el que se muestra en la figura 2.4, está conformado por una resistencia en paralelo R_P , una resistencia en serie R_S y un diodo. La resistencia R_P se debe a las imperfecciones de la unión p-n del material y ocasiona pérdidas de corriente. La resistencia R_S es una resistencia interna de la celda y se debe a la resistencia de los contactos así como la resistencia propia del material.

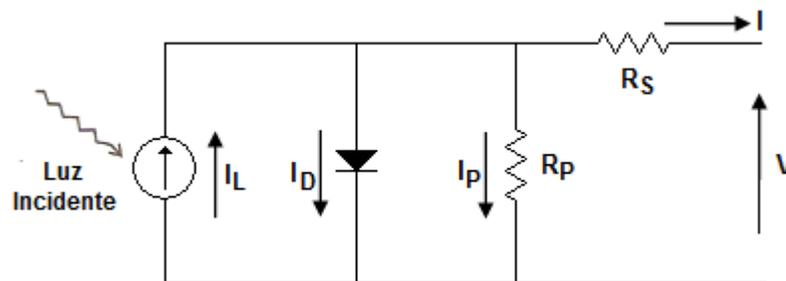


Figura 2.4. Circuito equivalente de la celda fotovoltaica.

La curva característica se ve afectada por estos parámetros así como por el factor de idealidad, el cual es un factor de corrección cuyo valor suele estar entre 1 y 2; para celdas ideales se toma el valor de 1 y para celdas reales el valor se acerca a 2 [10].

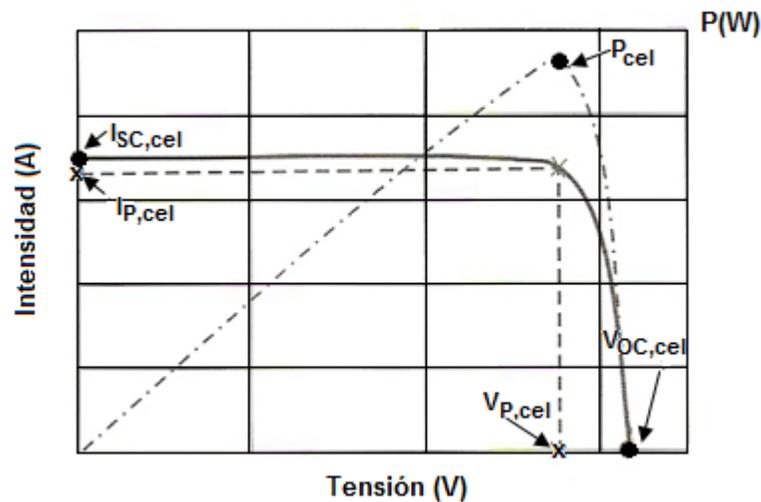


Figura 2.5. Curva característica I-V de la celda fotovoltaica.

En la figura 2.5 se muestra la curva característica de corriente versus voltaje de una celda fotovoltaica así como la potencia máxima que se extrae de la celda, P_{cel} . Los principales parámetros eléctricos que definen el funcionamiento de la celda solar son:

- *Corriente de corto circuito*, $I_{SC, cel}$: Es la intensidad de la corriente eléctrica cuando no existe carga externa y el voltaje es cero en la celda, por lo tanto sus terminales están cortocircuitadas. Se considera la máxima corriente que se puede extraer de la celda.
- *Voltaje en circuito abierto*, $V_{OC, cel}$: Se considera el máximo voltaje que se puede obtener de la celda, cuando esta se encuentra en circuito abierto.
- *Potencia máxima*, P_{cel} : Es el punto de operación en el cual la potencia entregada a la carga es la máxima y está dada por $I_{P, cel}$, $V_{P, cel}$ mientras que en estado de circuito abierto o corto circuito la potencia es nula.

Las características principales del panel fotovoltaico son el voltaje en circuito abierto $V_{OC, cel}$, la corriente en corto circuito $I_{SC, cel}$ y la potencia máxima P_{cel} , las cuales se derivan de la curva característica I-V de las celdas que lo componen.

2.3.2 Panel fotovoltaico

Un panel fotovoltaico es un dispositivo que consiste en un arreglo de celdas solares que se conectan de tal forma que se consigan las condiciones óptimas para su integración a un sistema de generación de energía fotovoltaica [10].

Para verificar el funcionamiento de los paneles fotovoltaicos se realizan pruebas bajo las siguientes condiciones estándares. De acuerdo a estas condiciones la potencia generada se conoce como potencia pico:

- *Irradiancia*: 1.000W/m².
- *Incidencia de la Luz*: Perpendicular al panel.
- *Distribución Espectral*: AM 1.5
- *Temperatura de Celda*: 25°C.

De acuerdo con los requerimientos de voltaje y de corriente los paneles se pueden conectar en serie o en paralelo, para un estudio más a fondo consultar [11].

2.3.3 Seguimiento del Punto de Máxima Potencia (PMP)

El máximo punto de potencia en un panel fotovoltaico está dado por el voltaje máximo y la corriente máxima con las cuales se obtiene la potencia máxima entregada a la carga. Los métodos de seguimiento del máximo punto de potencia se aseguran de que el sistema permanezca en este punto, obteniendo así la mayor cantidad de energía generada por los paneles.

Un sistema de seguimiento del máximo punto de potencia utiliza un convertidor cd-cd en la salida del panel, así como algoritmos de control para ubicar al panel en el PMP. Los algoritmos más utilizados son:

- Perturbar y Observar.
 - Conductancia Incremental.
 - Por Retroalimentación en dP/dV o dP/dI .
-

Si se desea un estudio más detallado consultar [11] y [12].

2.4 Inversores

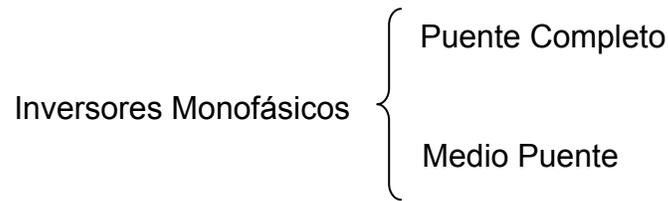
Un inversor es un convertidor que tiene la función de cambiar un voltaje de entrada de corriente directa (cd) a un voltaje simétrico de salida de corriente alterna (ca), es decir, transfieren potencia de una fuente de cd a una carga de ca, con la magnitud y frecuencia deseadas [13]. El objetivo del inversor es crear corriente alterna cuando sólo se encuentra disponible una fuente de corriente directa. Idealmente el voltaje de salida de un inversor debería ser senoidal; sin embargo, en la realidad el voltaje de salida contiene una serie de armónicos los cuales afectan a la señal deformándola y haciéndola de forma cuadrada, mediante técnicas de conmutación se puede reducir el contenido de armónicos de forma notable mejorando la forma de onda de la señal.

Los usos más comunes de los inversores en la industria son:

- Impulsores de motor de ca y velocidad variable.
- Calentamiento por inducción.
- Fuentes de alimentación de reserva.
- Fuentes de alimentación ininterrumpibles.
- Filtros activos para eliminación de armónicos.
- Generación estática de potencia reactiva.
- Compensación estática de potencia reactiva

La clasificación de los inversores en sentido amplio se divide en dos tipos: inversores monofásicos e inversores trifásicos. Debido a la naturaleza de este proyecto se utilizará un inversor monofásico, por lo que sólo éste será desarrollado. Para una consulta más a detalle acerca de inversores trifásicos ir a referencias [13] y [14].

Las dos principales topología de inversores monofásicos son los siguientes:



El principio de operación de los inversores monofásicos se puede explicar con la figura 2.6a el cual es un diagrama de la topología medio puente. El circuito consiste en dos transistores Q_1 y Q_2 . Cuando sólo se enciende el transistor Q_1 durante la mitad del período de conmutación $T_o/2$, el voltaje de salida V_o en la carga es $V_s/2$. Al encender el transistor Q_2 en un tiempo $T_o/2$, el voltaje presente en la carga es $-V_s/2$. Si Q_1 y Q_2 se encienden al mismo tiempo se produce un corto circuito por lo que éste es un estado no válido del inversor. Para evitar este estado se deben tomar en cuenta los tiempos de conmutación y para esto se implementa lo que se denomina tiempo muerto, que es un tiempo entre el encendido y apagado de los transistores en donde los dos se encuentran apagados. En la figura 2.6b se muestran las formas de onda de un inversor monofásico con carga resistiva.

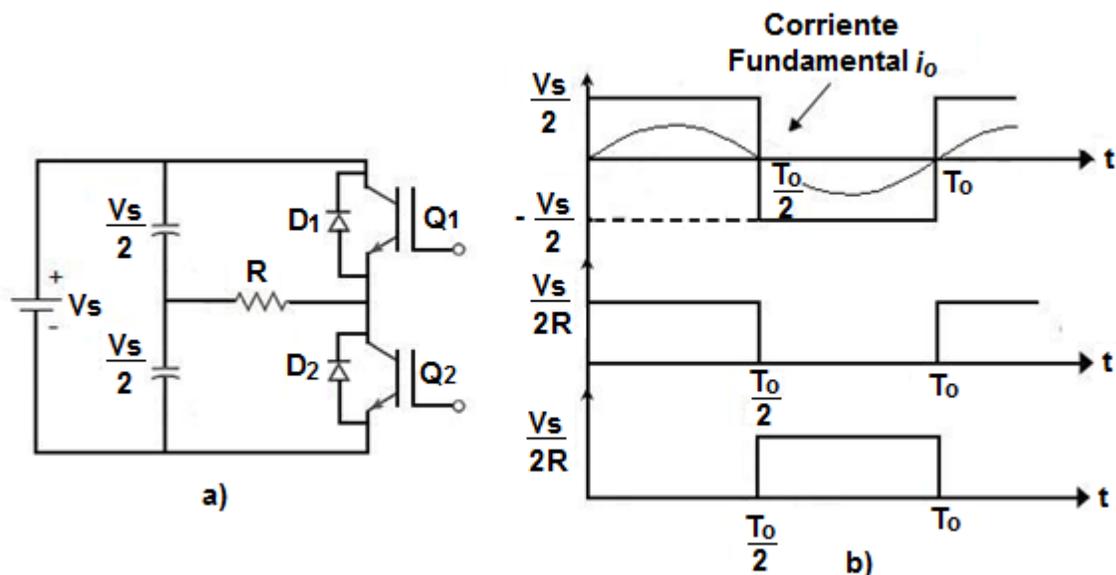


Figura 2.6. Circuito y formas de onda de un inversor monofásico medio puente. a) Circuito, b) Formas de onda con carga resistiva.

En un inversor monofásico puente completo la potencia que se genera es cuatro veces mayor que en un medio puente y la componente fundamental es el doble [13]. Por esta razón para este proyecto la topología elegida es la de puente completo, en la siguiente sección se describirán más a detalle sus características.

2.4.1 Inversor monofásico puente completo

Un inversor monofásico puente completo consiste en cuatro transistores que se encienden y se apagan de forma periódica generando una señal en corriente alterna. El voltaje de salida que puede presentarse en la carga es $+V_{cc}$, $-V_{cc}$ y cero dependiendo de los transistores que estén encendidos.

De acuerdo a la figura 2.7 en la que se muestran los estados de conmutación del inversor, se observa que al estar cerrados los transistores S_1 y S_2 , el voltaje reflejado en la carga es $+V_{cc}$. Cuando S_3 y S_4 se encienden, el voltaje presente en la carga es $-V_{cc}$. Para el caso en que S_1 y S_3 , o S_2 y S_4 estén encendidos el voltaje a través de la carga será cero.

Un aspecto importante a considerar es que los transistores de una sola rama nunca deben conducir al mismo tiempo, ya que si llegara a presentarse este caso la fuente de cd se cortocircuitaría afectando también a los transistores.

Como se observa en la figura 2.7a, a cada transistor le corresponde un diodo en antiparalelo, estos son conocidos como diodos de retroalimentación. Su importancia radica en que proveen un camino a la corriente cuando se tiene una carga reactiva y por consiguiente almacena energía. Al estar el transistor abierto, si la corriente no encuentra un camino de regreso a la fuente de cd, al volver al modo de conducción se produce un choque de niveles lo que causa un daño a la fuente de cd, al transistor y a la carga.

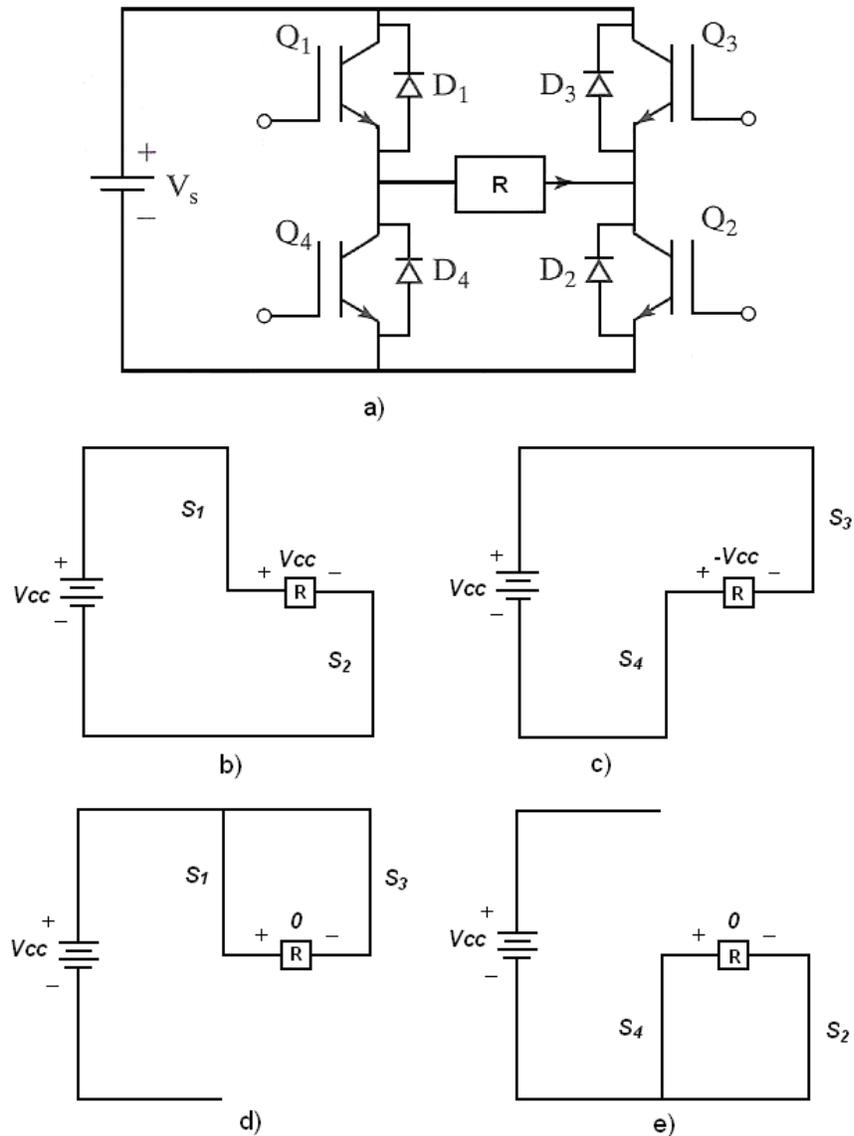


Figura 2.7. Circuito y estados de conmutación del inversor puente completo a) circuito, b) S_1 y S_2 cerrados, c) S_3 y S_4 cerrados, d) S_1 y S_3 cerrados, e) S_4 y S_2 cerrados.

En la figura 2.8 se muestran las formas de onda de la conmutación de los transistores y se puede observar que los disparos son complementarios, además de existir un tiempo muerto, que es un tiempo en que todos los transistores están desactivados, esto es para evitar que los transistores de una sola rama se activen al mismo tiempo provocando un corto circuito que dañe a los componentes del sistema. Por último se muestra la señal del voltaje en la carga, la cual es resultado de las conmutaciones de los transistores presentándose $\pm V_{CC}$.

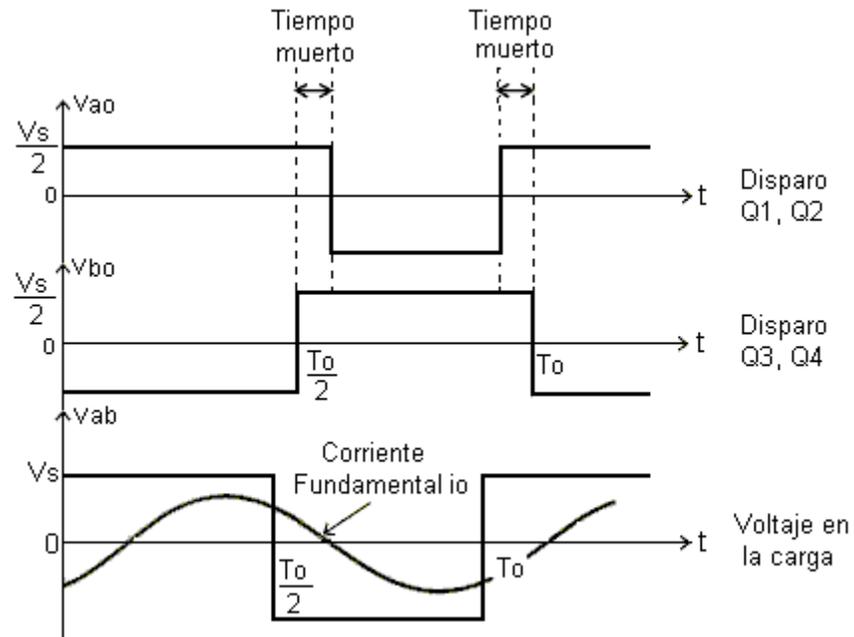


Figura 2.8. Formas de onda de un inversor monofásico.

Los estados de conmutación del inversor monofásico puente completo están dados en la tabla 2.1, los transistores se comportan como dispositivos de conmutación, S_1 , S_2 , S_3 y S_4 . Si los transistores Q_1 y Q_2 están encendidos al mismo tiempo, el estado de conmutación es 1, en caso contrario es 0.

Tabla 2.1 Estados de conmutación del inversor monofásico puente completo.

Estado	Estado No.	Estado de interruptor	v_{ao}	v_{bo}	v_o	Componentes que conducen
S_1 y S_2 están cerrados, y S_3 y S_4 están abiertos	1	10	$V_s/2$	$-V_s/2$	V_s	S_1 y S_2 , Si $i_o > 0$ D_1 y D_2 , Si $i_o < 0$
S_4 y S_3 están cerrados, y S_1 y S_2 están abiertos	2	01	$-V_s/2$	$V_s/2$	$-V_s$	D_1 y D_3 , Si $i_o > 0$ S_4 y S_3 , Si $i_o < 0$
S_1 y S_3 están cerrados, y S_4 y S_2 están abiertos	3	11	$V_s/2$	$V_s/2$	0	S_1 y D_3 , Si $i_o > 0$ D_1 y D_3 , Si $i_o < 0$
S_4 y S_2 están cerrados, y S_3 y S_1 están abiertos	4	00	$-V_s/2$	$-V_s/2$	0	D_4 y S_2 , Si $i_o > 0$ S_4 y D_2 , Si $i_o < 0$
S_1, S_2, S_3 y S_4 abiertos	5	off	$-V_s/2$	$V_s/2$	$-V_s$	D_4 y D_3 , Si $i_o > 0$
			$V_s/2$	$-V_s/2$	V_s	D_4 y D_2 , Si $i_o > 0$

2.4.2 Filtro LC

Para la obtención de una señal senoidal a la salida del inversor es necesario situar un filtro pasabajas que elimine los armónicos a altas frecuencias permitiendo sólo el paso de la frecuencia fundamental.

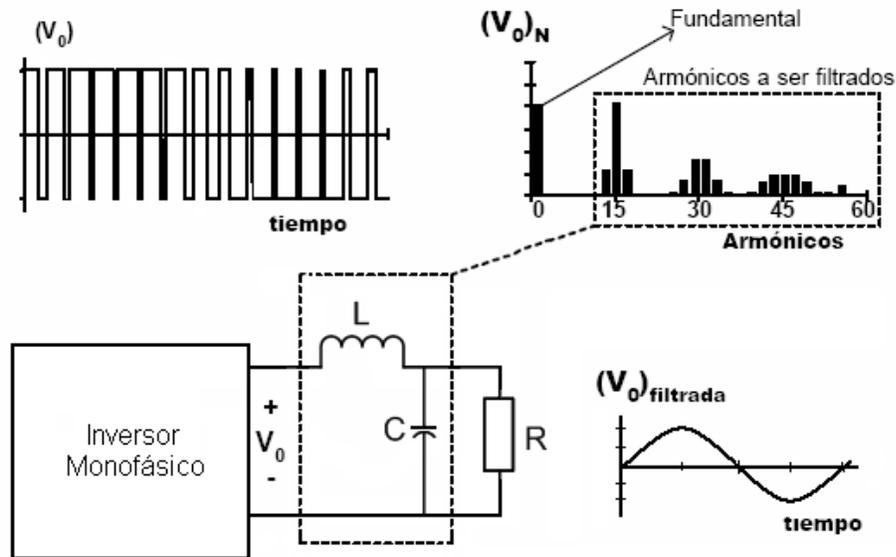


Figura 2.9 Diagrama general de un inversor con filtro y armónicos a eliminar por el mismo.

Para el diseño de un filtro se debe tomar en cuenta la carga del inversor, la frecuencia de conmutación y frecuencias que se desean eliminar. Debido a su simplicidad y su eficacia el filtro LC es el más utilizado, sin embargo, si la frecuencia de corte del mismo se coloca muy cerca de la frecuencia fundamental puede llegar a atenuarla.

En la figura 2.9, se observa un diagrama general de un inversor con salida a un filtro pasabajas LC, el cual consiste en un inductor en serie y un capacitor en paralelo, la señal con carga resistiva antes y después de filtrarse así como los armónicos que se deben eliminar o atenuar.

La relación entre la frecuencia de corte y los componentes del sistema se definen mediante la siguiente ecuación:

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (2.1)$$

$$\omega_0 = 2\pi f_0 \quad (2.2)$$

donde ω_0 es la frecuencia de corte del filtro (en radianes), L es el inductor, C el capacitor del filtro y f_0 la frecuencia de corte (en Hertz).

2.4.3 Elementos de conmutación

Los dispositivos semiconductores son los que se encargan de conmutar para dar forma a la señal de salida de tal manera que sea la deseada. En la elección de estos dispositivos se debe tomar en cuenta las principales características del sistema como son voltaje y corriente máximos así como frecuencia de conmutación, también se deben tomar en cuenta las características de conmutación del dispositivo a utilizar.

Los elementos de conmutación más comunes son los transistores de potencia, los que se utilizan para el diseño de inversores son los siguientes:

- MOSFET (por sus siglas en inglés *Metal Oxide Semiconductor Field-Effect Transistors*).
- IGBT (por sus siglas en inglés *Insulated-Gate Bipolar Transistors*).
- BJT (por sus siglas en inglés *Bipolar Junction Transistors*).
- GTO (por sus siglas en inglés *Gate-Turn-Off Thyristor*).
- SCR (por sus siglas en inglés *Silicon Controlled Rectifier*).

El dispositivo semiconductor de potencia elegido es el MOSFET por lo que en la siguiente sección se hará una descripción general de sus características. Si se desea más información acerca del mismo así como de otros dispositivos semiconductores consultar [13].

2.4.3.1 MOSFET

El transistor de efecto de campo basado en tecnología MOS (*Metal Oxido Semiconductor*), mejor conocido como MOSFET por sus siglas en inglés *Metal Oxide Semiconductor Field Effect Transistor*, es un dispositivo controlado por voltaje el cual sólo requiere una pequeña corriente de entrada en la compuerta para ser activado [13].

En aplicaciones de baja potencia y alta frecuencia es muy utilizado ya que presenta una velocidad de conmutación muy alta así como tiempos de conmutación muy bajos en el orden de los nanosegundos, lo que provoca menores pérdidas de conmutación.

Este dispositivo presenta las siguientes ventajas:

- Alta impedancia de entrada ($Z \approx 10^9 - 10^{11} \Omega$).
- Controlado por voltaje.
- Circuito de manejo simple.
- Operación más lineal y menos armónicos
- Bajas pérdidas por conmutación.
- Alta velocidad de conmutación.

Algunas de las desventajas al usar estos dispositivos son:

- Alta resistencia de encendido.
 - Baja transconductancia.
 - Tiene problemas de descarga electrostática.
 - Requieren de cuidados especiales en su manejo.
 - Es relativamente difícil protegerlos en condiciones de falla por corto circuito.
-

2.4.4 Técnicas de modulación

En aplicaciones de baja potencia, es aceptable que se utilicen inversores con voltaje de onda cuadrada, sin embargo, en casos de alta potencia es necesario que el voltaje de salida sea senoidal. El uso de técnicas de conmutación es necesario para reducir el contenido de armónicos en el voltaje de salida de los inversores buscando así, una menor deformación de la señal para un mayor acercamiento a una onda senoidal.

Como se mencionó, en aplicaciones de potencia es necesario controlar el voltaje de salida de los inversores por lo que se necesita hacer frente a las variaciones de voltaje de entrada de cd, regular el voltaje del inversor y satisfacer los requisitos de control de voltaje y frecuencia constantes. En inversores monofásicos el método más común para controlar la ganancia del inversor y el voltaje de salida es incorporar control por modulación por anchura de pulso (PWM, por sus siglas en inglés *Pulse Width Modulation*). Las técnicas de modulación más utilizadas son:

- Modulación por ancho de un solo pulso.
- Modulación por ancho de pulsos múltiples.
- Modulación por ancho de pulso senoidal (SPWM, por sus siglas en inglés *Sinusoidal Pulse Width Modulation*).
- Modulación por ancho de pulso senoidal modificado.
- Control por desplazamiento de fase.

A continuación se describirá la técnica de modulación ancho de pulso senoidal, por lo que si se requiere de una investigación más detallada ir a referencia [13].

2.4.4.1 Modulación por Ancho de Pulso Senoidal (SPWM)

La modulación por ancho de pulso senoidal hace variar la anchura de cada pulso en proporción con la amplitud de una onda senoidal. Comparando una onda senoidal de referencia con una onda portadora triangular con cierta frecuencia se genera el PWM.

La frecuencia de salida del inversor está determinada por la frecuencia de la señal de referencia y con la amplitud de ésta se controla el índice de modulación, en consecuencia el voltaje de salida del inversor. La señal de la portadora determina la cantidad de pulsos en el PWM.

En la figura 2.10 se observa que la señal resultante de la comparación de una señal senoidal con una señal triangular es una variación de pulsos controlada por la señal de referencia. También se puede apreciar el tiempo muerto entre cada transición de las señales complementarias del PWM el cual es necesario para evitar daño al sistema.

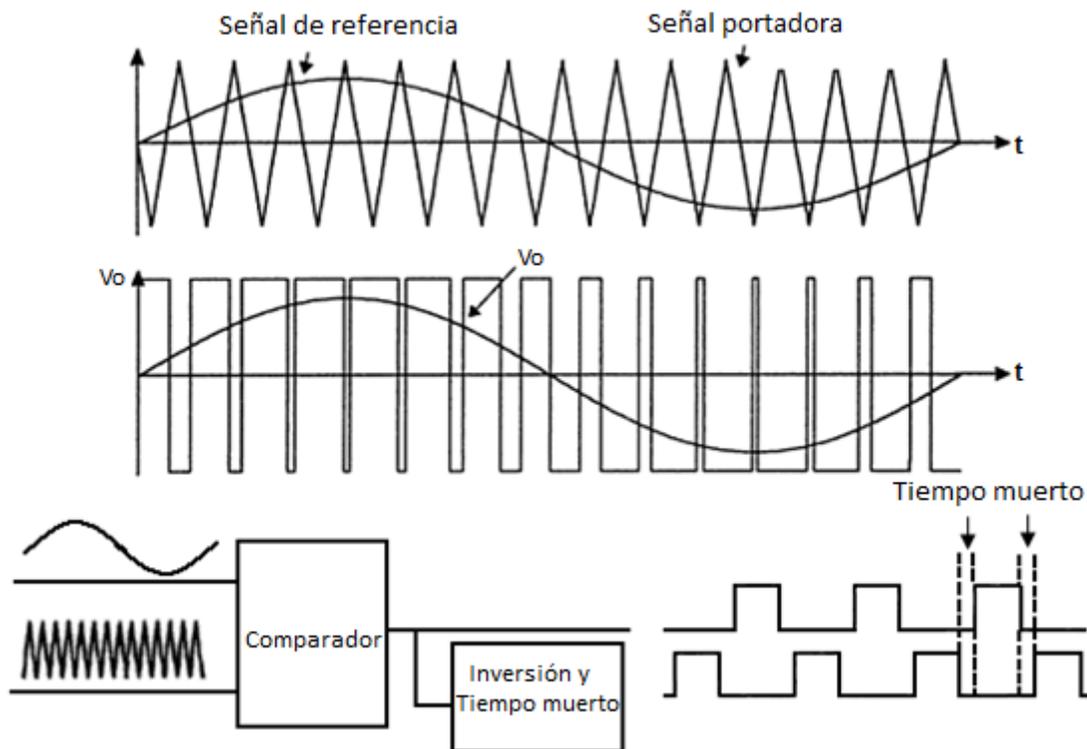


Figura 2.10 Esquema de generación de la modulación SPWM.

2.5 Control, medición y protección

Una parte importante de un sistema interconectado es el control, medición y protección, los cuales se encargan de que el sistema tenga un funcionamiento fiable

y seguro. Esto se logra a través de la implementación de dispositivos que realicen estas funciones.

2.5.1 Control

El control depende de los requerimientos del sistema ya que éste es el que determina cuales son las funciones a realizar entre las cuales están: registro de algunos parámetros de la instalación tales como temperatura, intensidad, tensión, demanda y suministro de potencia, así como, los parámetros a controlar en la parte de inversión de la energía y conexión a red.

2.5.2 Medición

Al conectar un sistema fotovoltaico a la red eléctrica es necesario instalar un medidor bidireccional el cual permita conocer la cantidad de energía entregada a la red así como la energía consumida por el sistema durante su período de funcionamiento. Este dispositivo puede ser electromecánico o electrónico y dependerá del tipo de línea al cual se inyectará energía, monofásico o trifásico. Los medidores realizan la lectura en kWh o KVArh entregada o consumida.

2.5.3 Protección

La protección en sistemas con conexión a red permite un funcionamiento con un alto nivel de seguridad tanto para las personas como para los dispositivos que lo componen. Por lo tanto, debe protegerse a sí mismo contra fallas tanto en el lado de la red eléctrica como en el lado de corriente directa. Las protecciones se sitúan principalmente en los paneles, el inversor y en el lado de ca.

2.5.3.1 Protección en paneles fotovoltaicos

Las fallas más comunes que se presentan en los paneles son:

- *Falla a tierra*. Esta es causada por factores como rayos UV, humedad, calor, envejecimiento, daños durante la instalación. Produciendo descargas eléctricas así como pérdidas de potencia.
- *Circuito abierto*. Este se debe a una mala instalación o componentes inadecuados lo que causa pérdida en la potencia y posibles arcos eléctricos.
- *Sobrevoltaje directo e inducido*. Se producen debido a descargas atmosféricas y como consecuencia se presentan daños a los dispositivos y equipo electrónico.

Un método de protección para los paneles son los diodos de bloqueo, éste consiste en colocar diodos en serie con la conexión de paneles protegiéndolos contra corriente en sentido inverso causados por fallas de tierra y también evitando daños al cableado de cd por sobrecorriente.

Una forma muy común de proteger a los equipos y a personas contra fallas de aislamiento es la puesta a tierra del equipo en la cual todas las partes metálicas que no forman parte del circuito eléctrico son conectadas a un solo punto de tierra del lado de cd. Si existiera un contacto de un conductor con alguna estructura metálica ésta se mantiene en contacto con tierra, evitando riesgos de contacto indirecto entre el personal y la estructura del sistema [10].

2.5.3.2 Protección en el inversor (*Islanding*).

Debido a que el inversor es la interfaz entre la etapa de cd y ca se deben considerar medidas de protección adecuadas para evitar daños en ambas etapas, además de sus propios componentes.

El efecto *islanding* se presenta cuando el sistema continúa energizando una parte de la red eléctrica la cual está desconectada produciendo daños a los equipos del usuario y al inversor mismo, de manera que se puede comprometer la seguridad, el restablecimiento del servicio y la fiabilidad del equipo.

En una configuración esquemática de un sistema fotovoltaico como el de la figura 2.11, el sistema está conformado por una fuente de generación de energía (PV), un inversor y un punto de conexión, *Point of Common Coupling* (PCC), entre la carga del usuario y la red eléctrica. Cuando el interruptor se abre y no existe conexión a la red, el sistema continúa alimentando a las cargas del usuario produciéndose el efecto *islanding*.

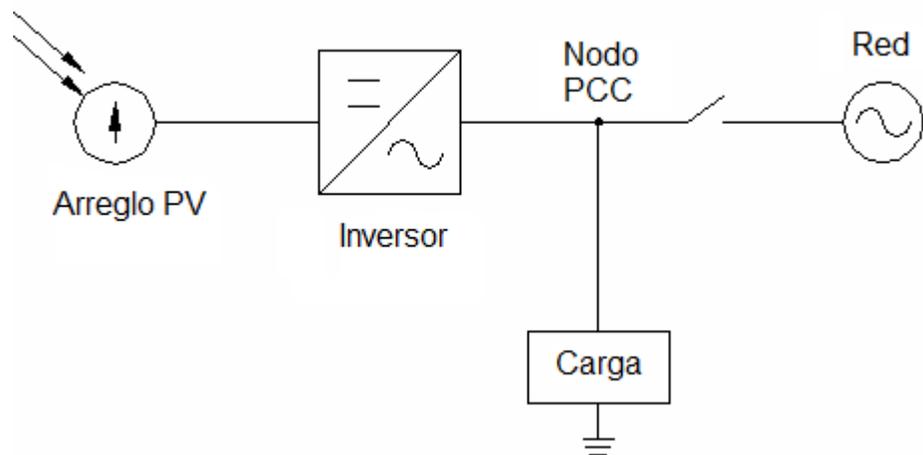


Figura 2.11 Diagrama esquemático de un sistema fotovoltaico conectado a red.

Podría presentarse la situación en que la energía consumida en las cargas del sistema coincida con la tensión de la red eléctrica, por lo que la desconexión de la red es difícil de detectar, lo que hace que este sea un factor importante al momento de aplicar un método *anti-islanding*.

Los sistemas fotovoltaicos deben ser provistos de sistemas de protección de cambios en el nodo PCC de tensión y frecuencia que se encuentren fuera de los límites establecidos, de esta manera se detecta una falla en la conexión a red, causando que el inversor deje de suministrarle energía.

Las causas más comunes que generan el efecto *islanding* son:

- Cambios repentinos de la red y sus cargas.
- Desconexión de la red eléctrica por mantenimiento.
- Fallas humanas.

- Accidente natural.

Las principales razones por las cuales se debe tener en cuenta el efecto *islanding* son por la seguridad, responsabilidad y mantenimiento de la calidad de la energía suministrada a los usuarios. Otros motivos son:

- El equipo del usuario puede sufrir daños debido a que la red no controla la tensión y la frecuencia.
- Debido a que algunas líneas siguen activas, cuando supuestamente se encuentran desconectadas, el efecto *islanding* puede suponer un peligro para las personas que están en contacto con el sistema.
- Este efecto puede interferir en la reconexión del sistema.

Los métodos para evitar el efecto *islanding* son los siguientes:

- *Métodos activos*: Se basa en perturbar y observar el circuito para determinar si la red eléctrica está conectada, si esto no es así el inversor cesa la conversión. Algunos de estos métodos son Medición de Impedancia, *Active Frequency Drift* y *Frequency Jump*.
- *Métodos pasivos*: En este se monitorizan los parámetros del sistema, si alguno de ellos se encuentran fuera los límites permitidos se interrumpe la actividad del inversor. Algunos métodos son Sobre/Sub Tensión, Sobre/Sub Frecuencia, Detección de Armónicos de Corriente y Voltaje.

Para una consulta más detallada ir a referencias [10] y [14].

2.6 Transformación a coordenadas rotatorias DQ

En sistemas trifásicos, un control convencional es la realización de la transformación a coordenadas DQ, en el cual las tres fases del convertidor trifásico se convierten a coordenadas rotatorias para balancearse llegando a ser valores de cd. En coordenadas DQ, la compensación de voltaje o corriente del sistema proporcionan fácilmente un control infinito de ganancia en la frecuencia fundamental. A pesar de

que en un convertidor trifásico la transformación a DQ y el diseño del controlador son simples y efectivos, en un convertidor monofásico no se puede aplicar directamente, ya que en el sistema trifásico era necesario balancear tres variables para mejorar el punto de operación en estado estable en cd y en un monofásico sólo está disponible una fase.

La implementación de un control en coordenadas rotatorias DQ para un convertidor monofásico fue patentada por Richard S. Zhang en Octubre de 2001, en éste se ofrece una solución para controlar convertidores de potencia en los cuales las señales son de corriente alterna, permitiendo con la transformación que las señales sean constantes garantizando una mayor eficiencia en el control del sistema [15].

Una alta ganancia de control en el punto de operación en estado estable es deseable para convertidores de potencia para minimizar el error en estado estable y para mejorar el desempeño en estado dinámico. Para un convertidor cd/cd un control infinito de ganancia en el punto de operación estable puede obtenerse teóricamente usando un compensador Integral-Proporcional (PI). Para lograr esto en convertidores monofásicos es difícil de llevar a cabo ya que las variables de voltaje y/o corriente del sistema son variantes en el tiempo.

Para aplicar la transformación a coordenadas rotatorias DQ en un inversor monofásico se deben establecer las variables de estado del circuito ortogonal imaginario, el cual se obtiene de un aumento del circuito original, como se muestra en la figura 2.12. El circuito imaginario ortogonal comprende los mismos dispositivos que el circuito real, sin embargo, las variables de estado la corriente del inductor (I_I) y el voltaje del capacitor (V_I) en estado estable tienen un retraso de 90° con respecto a sus correspondientes en el circuito real, la corriente del inductor (I_R) y el voltaje del capacitor (V_R). Esto es que cada variable del circuito imaginario X_I es ortogonal a su correspondiente en el circuito real X_R como se ilustra en la figura 2.12.

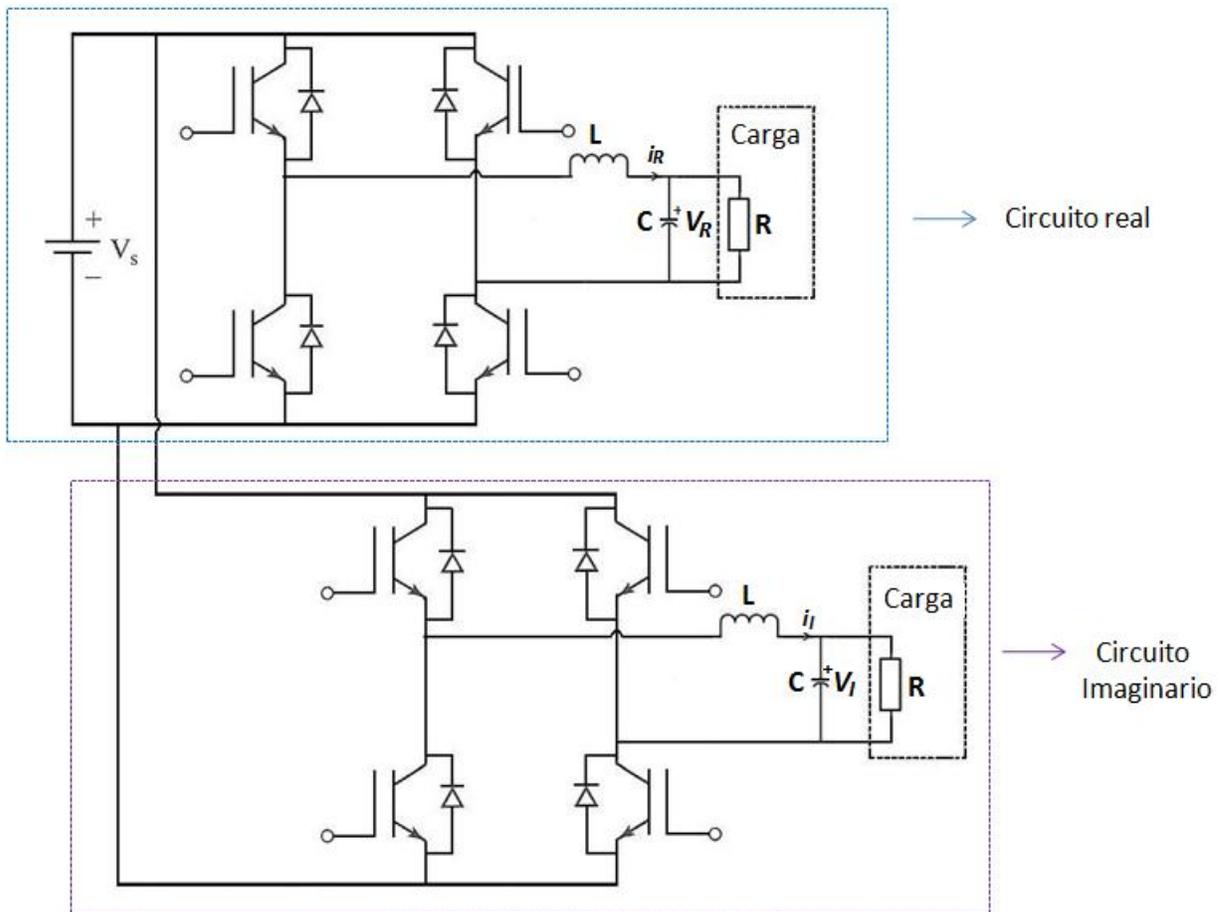


Figura 2.12. Circuito real e imaginario de un convertidor monofásico.

La variable en estado estable del circuito real, X_R y la variable correspondiente del circuito imaginario X_I , se pueden expresar como:

$$X_R = X_M \cos (\omega t + \varphi) \quad X_I = X_M \sen (\omega t + \varphi) \quad (2.3)$$

donde:

X_M es el valor pico de la forma de onda senoidal.

φ es la fase inicial.

ω es la frecuencia fundamental.

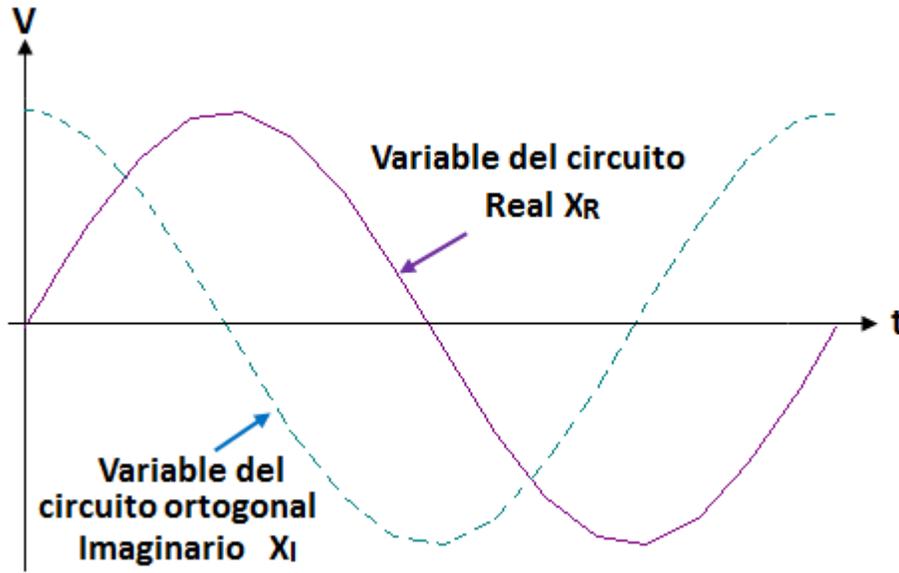


Figura 2.13. Variables del circuito real e imaginario, X_R y X_I .

La matriz de transformación a coordenadas rotatorias es la siguiente:

$$[T] = \begin{bmatrix} \cos(\theta) & \sin(\theta) \\ -\sin(\theta) & \cos(\theta) \end{bmatrix} \quad (2.4)$$

Aplicando la matriz (2.4) a las variables de estado estacionario de los circuitos real e imaginario resulta en la siguiente matriz:

$$\begin{bmatrix} X_D \\ X_Q \end{bmatrix} = T \begin{bmatrix} X_R \\ X_I \end{bmatrix} = X_M \begin{bmatrix} \cos \varphi \\ \sin \varphi \end{bmatrix} \quad (2.5)$$

donde las variables rotatorias X_D y X_Q pueden representar cualquiera de los voltajes y las corrientes en DQ.

Las variables en coordenadas rotatorias se convierten en valores en cd, como se muestra en la matriz (2.4) y en la figura 2.14. De esta manera la transformación en coordenadas DQ se aplica a un convertidor de potencia monofásico siempre y cuando el circuito imaginario esté disponible.

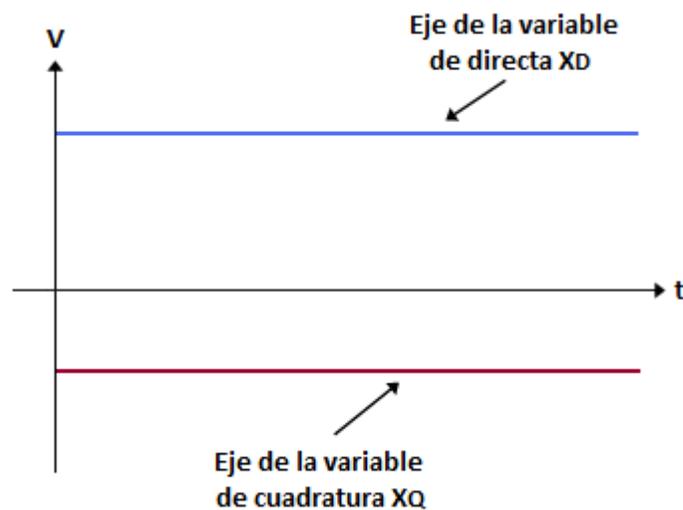


Figura 2.14. Variables del circuito real en DQ.

La matriz de transformación inversa de coordenadas rotatorias a las variables real e imaginaria del circuito, se expresa como:

$$[T_{inv}] = \begin{bmatrix} \cos(\omega t) & -\sin(\omega t) \\ \sin(\omega t) & \cos(\omega t) \end{bmatrix} \quad (2.6)$$

Dado que las variables del circuito imaginario no existen, éstas se obtienen utilizando las variables del circuito real con un retraso de 90° o un cuarto de ciclo, como se muestra en la figura 2.15 que además comprende el desarrollo de la transformación a DQ.

Para realizar la transformación se aplica la matriz (2.4) a las variables X_R y X_I del sistema dando como resultado las variables X_D y X_Q . Con las señales transformadas es posible el diseño y la aplicación de un controlador lineal el cual se desarrolla en la sección 2.7.

Las señales compensadas en DQ se transforman a coordenadas estacionarias por medio de la matriz de transformación inversa (2.6), obteniendo los ciclos útiles de los circuitos real e imaginario, se descarta la última y se aplica sólo la parte real D_R .

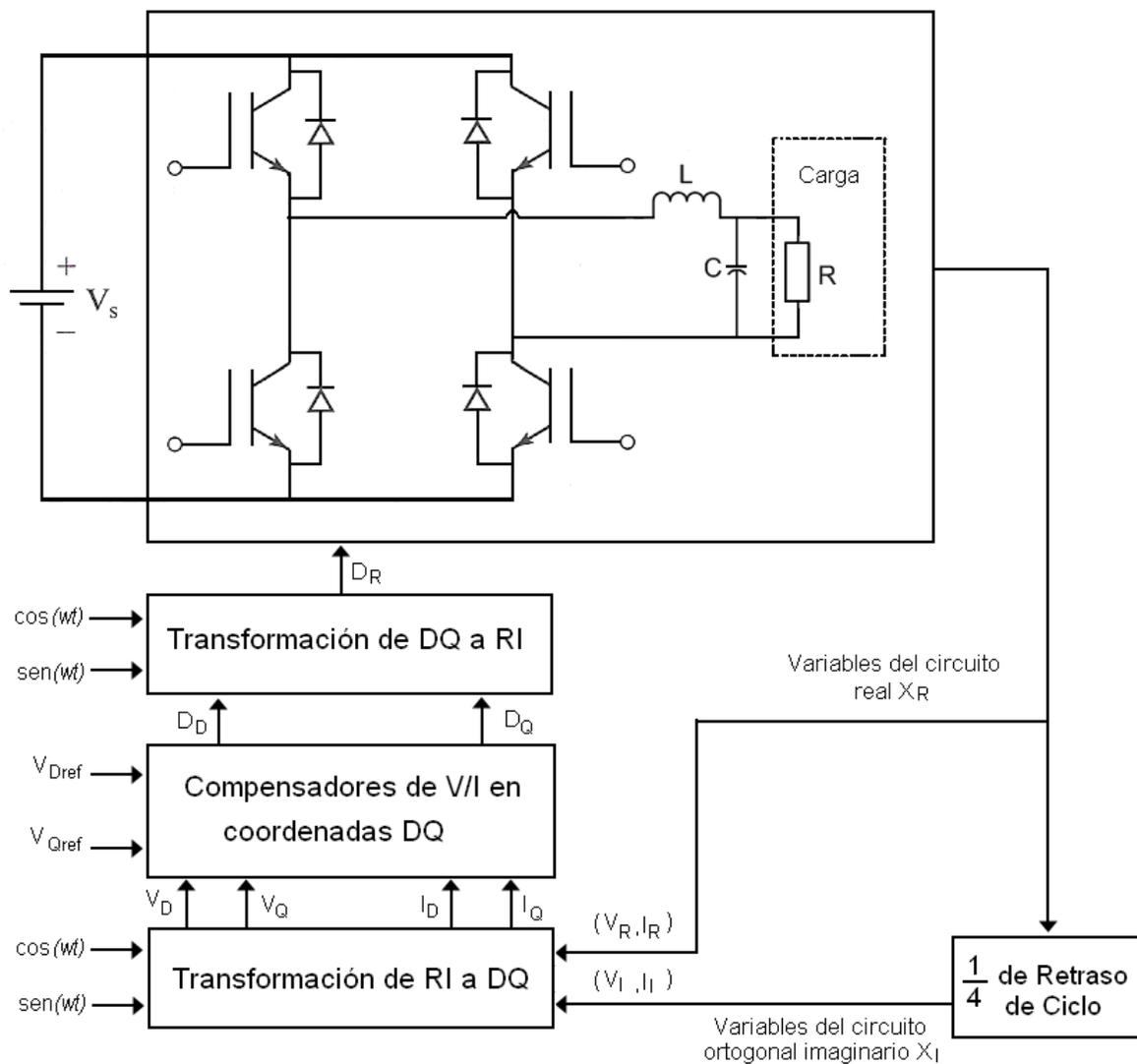


Figura 2.15. Diagrama a bloques de la transformación a coordenadas rotatorias.

2.7 Control digital

Con el desarrollo de la tecnología digital se ha hecho posible la utilización de los controladores discretos los cuales se utilizan para la optimización de sistemas, ya que por su flexibilidad permiten la implementación de distintas estrategias de control a bajo costo. Los controladores analógicos están rígidamente unidos al diseño del *hardware*, lo que los hace inviables a cualquier cambio en su algoritmo de control sin que haya que rediseñarlo completamente. Este inconveniente se resuelve con el uso

de microcontroladores y el uso de *software* para implementar controladores digitales los cuales son cada vez más rápidos y precisos.

En un sistema de control discreto la señal de salida se muestrea cada cierto tiempo y se discretiza mediante un convertidor analógico/digital. Esta información se procesa y se convierte nuevamente a analógica mediante un convertidor digital/analógico. Por lo tanto internamente, el microcontrolador se independiza del tipo de señal con que está trabajando y ve todas las magnitudes como una serie de valores discretos [16].

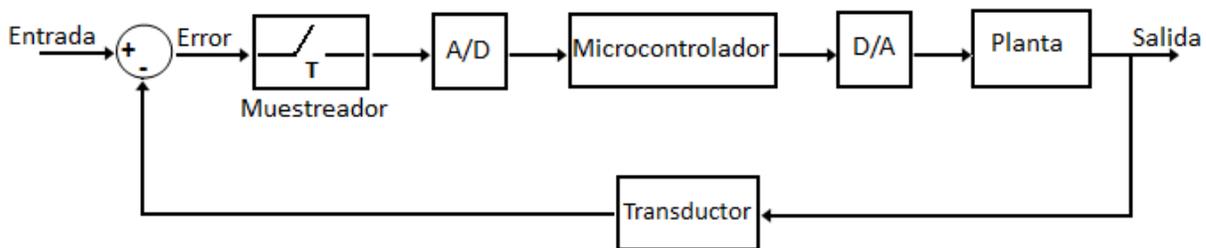


Figura 2.16. Diagrama a bloques de un sistema de control digital.

Un esquema general de un sistema de control digital se muestra en la figura 2.16 la cual está formada de los siguientes elementos:

- *Muestreador*: Convierte una señal continua en una señal discreta, este elemento depende del tiempo de muestreo T que es el tiempo en que se muestrea la señal de salida.
- *Convertidor A/D*: Convierte una señal analógica en una señal digital con datos codificados, normalmente están dados en binario.
- *Convertidor D/A*: Convierte una señal digital en una señal analógica.
- *Transductor o sensor*: Capta o mide una determinada propiedad física convirtiéndola en una magnitud eléctrica, voltaje o corriente.

Algunas de las características básicas del control digital son las siguientes:

- No existe límite en la complejidad del algoritmo.
- Facilidad de ajuste y cambio.

- Exactitud y estabilidad en el cálculo debido a que no existen otras fuentes de error.
- No siempre se justifica un control digital ya que existe un costo mínimo que lo hace inaplicable para un número reducido de variables.
- Tendencia al control distribuido o jerárquico. Se ha pasado de la idea de usar un único microcontrolador para toda una planta a la de distribuir los dispositivos inteligentes por variable o grupos de éstas e ir formando estructuras jerárquicas.

Al trabajar con sistemas discretos se manejan señales que toman valores sólo en los instantes de tiempo obtenidos por el proceso de muestreo. Estas señales se obtienen al muestrear una señal continua $x(t)$, sólo en los instantes de muestreo, para obtener la señal muestreada $x(kT)$, donde T es el periodo de muestreo.

Un aspecto fundamental en el análisis de los sistemas continuos y discretos de control es el estudio de la estabilidad de los mismos. Pero además de exigir a los sistemas una estabilidad absoluta, se pretende que tengan unas características dinámicas y estáticas que se reflejan en el régimen transitorio y permanente de la respuesta. Un sistema discreto es estable si todos los polos del sistema están dentro del círculo unitario. Cualquier polo fuera del mismo hará al sistema inestable.

La transformada Z es la herramienta fundamental para el análisis de los sistemas discretos del mismo modo que en los sistemas continuos se recurre a la transformada de Laplace. La transformada Z convierte las ecuaciones en diferencias en ecuaciones algebraicas en función de la variable z . En el caso de los sistemas discretos, la estabilidad de los mismos está dado por la localización de los polos en el plano z .

La posición de los polos y ceros en lazo cerrado de un sistema discreto dependerá del periodo de muestreo T . Un cambio de valor de éste parámetro modificará las posiciones de los polos y ceros en el plano z , de manera que cambiará el comportamiento del sistema.

CAPÍTULO II. Marco teórico

En el caso de los sistemas continuos existen parámetros que definen el comportamiento dinámico del sistema tales como tiempo de estabilización, oscilación en estado estable, máximo sobreimpulso, entre otros. Así también, en los sistemas discretos se tienen características dinámicas equivalentes a las de los sistemas continuos, estos se definen a continuación y pueden ser apreciados en la figura 2.17:

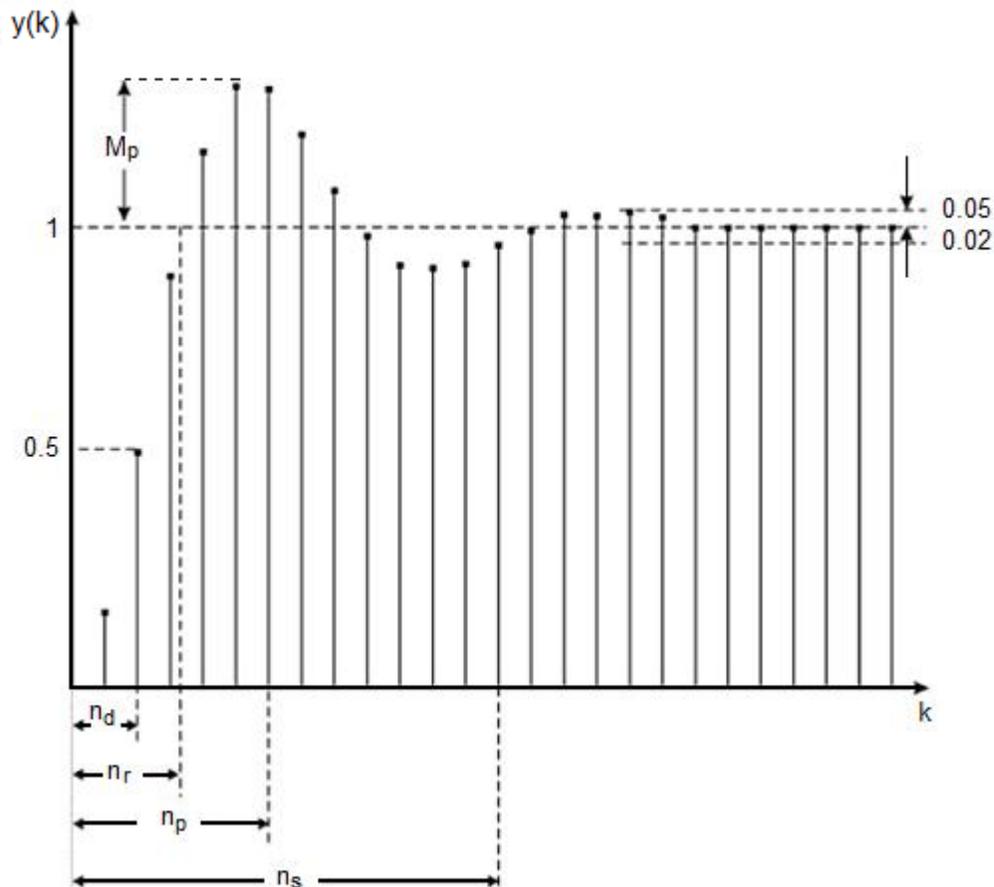


Figura 2.17. Características dinámicas de un sistema discreto.

- *Intervalo de subida n_r* : Es el número de instantes que transcurren desde que la salida pasa del 10% al 90% de su valor final en un sistema sobreamortiguado y para un sistema subamortiguado el rango puede establecerse del 5% al 95% o del 0% al 100%.
 - *Intervalo de pico n_p* : Es el número de instantes que transcurren hasta que la salida alcanza su máximo valor por encima del valor final.
-

- *Intervalo de retardo n_d* : Es el número de instantes que transcurren hasta que la salida alcanza la mitad de su valor final.
- *Pico de sobreoscilación M_p* : Es la amplitud sobre pasada con respecto al valor final de la salida, el cual se expresa en porcentaje.
- *Intervalo de establecimiento n_s* : Es el número de instantes que transcurren hasta alcanzar la salida el primer valor que queda acotado dentro de una franja en torno al valor final y se suele establecer en el 2% o el 5%.

Estos parámetros así como la localización de los polos del sistema son necesarios en el diseño de un controlador, ya que con éste se mejora el comportamiento del mismo. Existen diversas técnicas para el diseño pero una de las comunes y más fáciles de implementar, además de efectivo, es el controlador Proporcional Integral Derivativo (PID) en el cual se enfoca este trabajo y se hará una explicación del mismo.

2.7.1 Control PID

El controlador PID es un controlador realimentado cuyo propósito es hacer que el error en estado estacionario $e(t)$, entre la señal de referencia y la señal de salida de la planta $y(t)$, sea cero lo que se logra mediante el uso de la acción integral. Además el controlador tiene un efecto predictivo sobre la salida del proceso a través de la acción derivativa.

Un controlador PID está compuesto de tres partes como se observa en la figura 2.18 las cuales son la parte proporcional, integral y derivativa, cada una de ellas tiene diferentes efectos en la respuesta de la planta. La parte proporcional controla el error en estado estable, se encarga de que éste sea lo más próximo a cero mediante el producto entre la señal de error y una constante proporcional. El propósito de la parte integral es disminuir y eliminar el error en estado estable. La parte integral se agrega a la proporcional para obtener una respuesta estable y sin error en estado estacionario, a esto se le conoce como controlador PI. La parte derivativa se encarga de corregir el error proporcionalmente con la misma velocidad que se produce,

evitando que el error incremente, además, su inclusión en el controlador afecta el tiempo de estabilización del sistema haciéndolo menor.

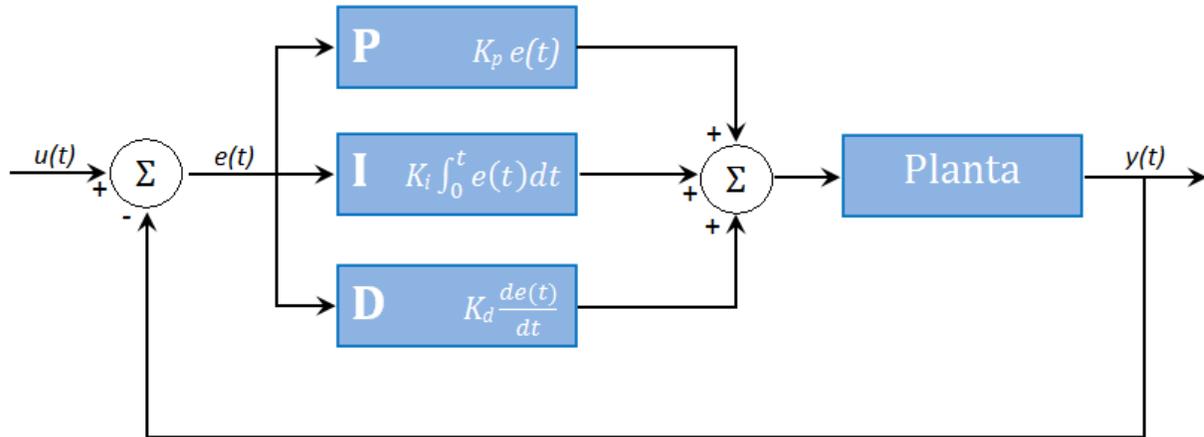


Figura 2.18. Esquema de un controlador PID.

La planta se representa mediante un modelo matemático con el cual se pueden aplicar diversas técnicas de diseño de control que permitan determinar los parámetros del controlador con los cuales se cumplan las especificaciones en estado dinámico y estable deseadas, sin embargo, en algunos casos cuando no es posible obtener un modelo matemático de la planta es necesario recurrir a los enfoques experimentales para la sintonización de los controladores PID [17].

Existen diversos métodos para encontrar los coeficientes para un controlador de este tipo, uno de ellos muy útil para sistemas de control lineal es el método del lugar de las raíces, ya que éste indica la forma en que hay que modificar la posición de polos y ceros a lazo abierto para que el sistema responda de la manera deseada, este método se describe a continuación.

2.7.2 Lugar de las raíces

Los polos de lazo cerrado de un sistema determinan su respuesta transitoria por lo que es importante ubicar los polos de lazo cerrado en el plano s , el diseño se realiza

a partir de los polos de lazo abierto ajustándolos para que al cerrar el lazo éstos queden en las posiciones deseadas del plano s [17].

Los polos de lazo cerrado son las raíces de la ecuación característica, para encontrarlos se debe descomponer en factores el polinomio característico. W. R. Evans desarrolló un método para encontrar las raíces de la ecuación característica el cual se denomina método del lugar de las raíces. Éste consiste en un procedimiento en el cual se trazan las raíces de la ecuación características para todos los valores de un parámetro del sistema, generalmente la ganancia. Es un método gráfico que permite conocer la naturaleza del sistema en lazo cerrado.

Los pasos a seguir para la obtención del controlador del sistema es establecer los polos de lazo abierto de acuerdo a la ecuación característica así como los parámetros a modificar del sistema, esto es obtener los polos deseados. Ya que se han establecido estos parámetros, se sitúan en la gráfica del lugar de las raíces. Se obtiene la aportación angular de los polos deseados respecto a los polos propios del sistema, con la suma de los ángulos se obtiene la aportación angular de los polos del controlador. Con lo anterior, se sitúa sobre la gráfica y se obtiene la ganancia necesaria para que el sistema responda con base a los parámetros establecidos.

Este método es utilizado para sistemas en tiempo continuo así como para sistemas en tiempo discreto, sólo habrá una modificación en el límite de la estabilidad el cual se define por el eje $j\omega$ en el plano s y el círculo unitario en el plano z .

Para una obtención más fiable del lugar de las raíces se han establecido las siguientes reglas, con las cuales mediante la localización de puntos y asíntotas particulares, al calcular los ángulos de partida de los polos complejos y los ángulos de llegada a los ceros complejos, es posible construir el lugar geométrico de las raíces.

1. Obtener la ecuación característica. Se factoriza la función de transferencia en lazo abierto y se localizan los polos y ceros.
-

2. Determinar los puntos de inicio y terminación del lugar geométrico de las raíces. Los puntos en el lugar geométrico de las raíces que corresponden a $K=0$ y los ceros a lazo abierto corresponde a $K=\infty$.
3. Determinar el lugar de las raíces sobre el eje real.
4. Determinar las asíntotas del lugar geométrico de las raíces.
5. Encontrar los puntos de ruptura de salida y de entrada.
6. Determinar el ángulo de salida o de llegada del lugar geométrico de las raíces a partir de los polos o ceros complejos.
7. Encontrar los puntos donde los lugares geométricos de las raíces crucen el eje imaginario.
8. Cualquier punto de los lugares geométricos de las raíces es un polo en lazo cerrado posible.

En las referencias [16], [18] y [19] se puede encontrar un estudio detallado de estas reglas así como ejemplos prácticos.

2.8 Controlador digital de señales

El controlador digital de señales (DSC, por sus siglas en inglés *Digital Signal Controller*) es un circuito integrado o *chip* de 16 bits que integra de manera compacta las capacidades de control de un microcontrolador (MCU) con las capacidades de computación y rendimiento de un procesador digital de señal (DSP, por sus siglas en inglés *Digital Signal Processor*) y fue creado por la empresa *Microchip Technology Inc.*, al cual nombró dsPIC.

En la actualidad existen dos familias de dsPIC las cuales son muy amplias, estas familias son:

- Familia dsPIC30F
 - Familia dsPIC33F
-

Para la realización de éste trabajo se eligió un dispositivo de la familia dsPIC30F, por lo que sólo se abordará ésta. Si se quiere realizar una consulta acerca de la familia dsPIC33F ir a la referencia [20].

2.8.1 Familia dsPIC30F

Los dispositivos pertenecientes a esta familia se pueden dividir en tres categorías dependiendo de la aplicación a la que están orientados sus periféricos, estas categorías son:

- Dispositivos de propósito general.
- Dispositivos para control de motores y manejo de energía.
- Dispositivos para control de sensores.

Para conocer sobre las características de cada una de las categorías de controladores digitales se pueden consultar [21] y [22].

El controlador digital utilizado en la realización del trabajo pertenece a la categoría de control de motores y manejo de energía, dentro de esta categoría se encuentra un grupo de controladores orientado a fuentes de alimentación conmutadas (SMPS, por sus siglas en inglés *Switch Mode Power Supply*) y a dispositivos digitales de conversión de energía, este grupo sólo se compone de tres controladores digitales, uno de ellos es el dsPIC30F2020 que se utilizó en la realización de éste trabajo, los dos dispositivos restantes son el dsPIC30F1010 y dsPIC30F2023.

2.8.2 dsPIC30F2020

El dsPIC30F2020 cuenta con una arquitectura Harvard modificada con la cual se permiten dos tipos de palabra una de 16 bits para datos y otra de 24 bits para instrucciones, debido a que físicamente son dos memorias separadas, con esto se logra una mayor eficiencia de instrucciones y un procesamiento más rápido.

El diagrama de pines del dsPIC30F2020 con empaquetado SDIP de 28 pines se muestra en la figura 2.19.

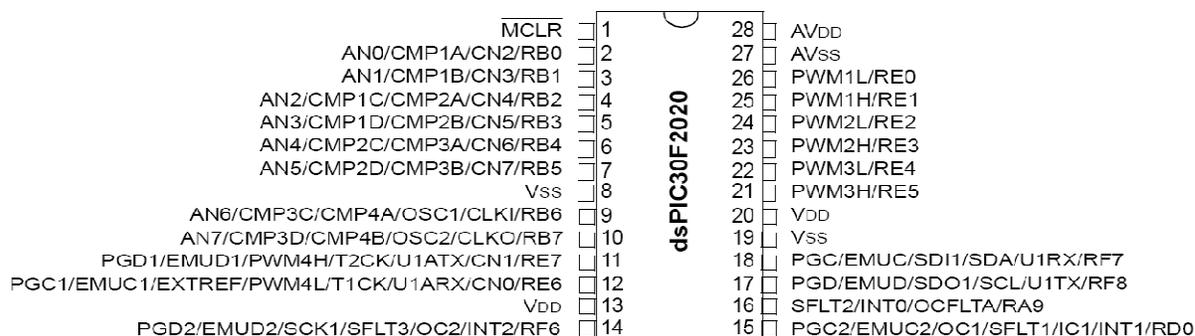


Figura 2.19. Diagrama de pines del dsPIC30F2020 de 28 pines.

Algunas características técnicas de este dispositivo son:

- Memoria de programa de 12 kB.
- Memoria RAM de 512 Bytes.
- Velocidad de procesamiento de 30 MIPS (*Millions of Instructions Per Second*).
- Tres contadores de 16 bits con posibilidad de expandirlo a 32 bits.
- Un módulo PWM con cuatro generadores de tiempo base y ciclo útil independientes, con dos salidas cada uno. Cuenta con la opción de tiempo muerto programable.
- Un módulo ADC de 10 bits de resolución, con 12 canales y un rango de conversión de 2 MSPS (*Millions of Samples Per Seconds*).

La estructura interna del dispositivo (figura 2.20) muestra los distintos módulos y periféricos con que cuenta el dsPIC30F2020. A continuación se hará una breve explicación del oscilador, del módulo PWM y del módulo ADC que son los que se utilizaron para éste proyecto. Para un estudio más a fondo de este controlador digital consultar [22] y [23].

CAPÍTULO II. Marco teórico

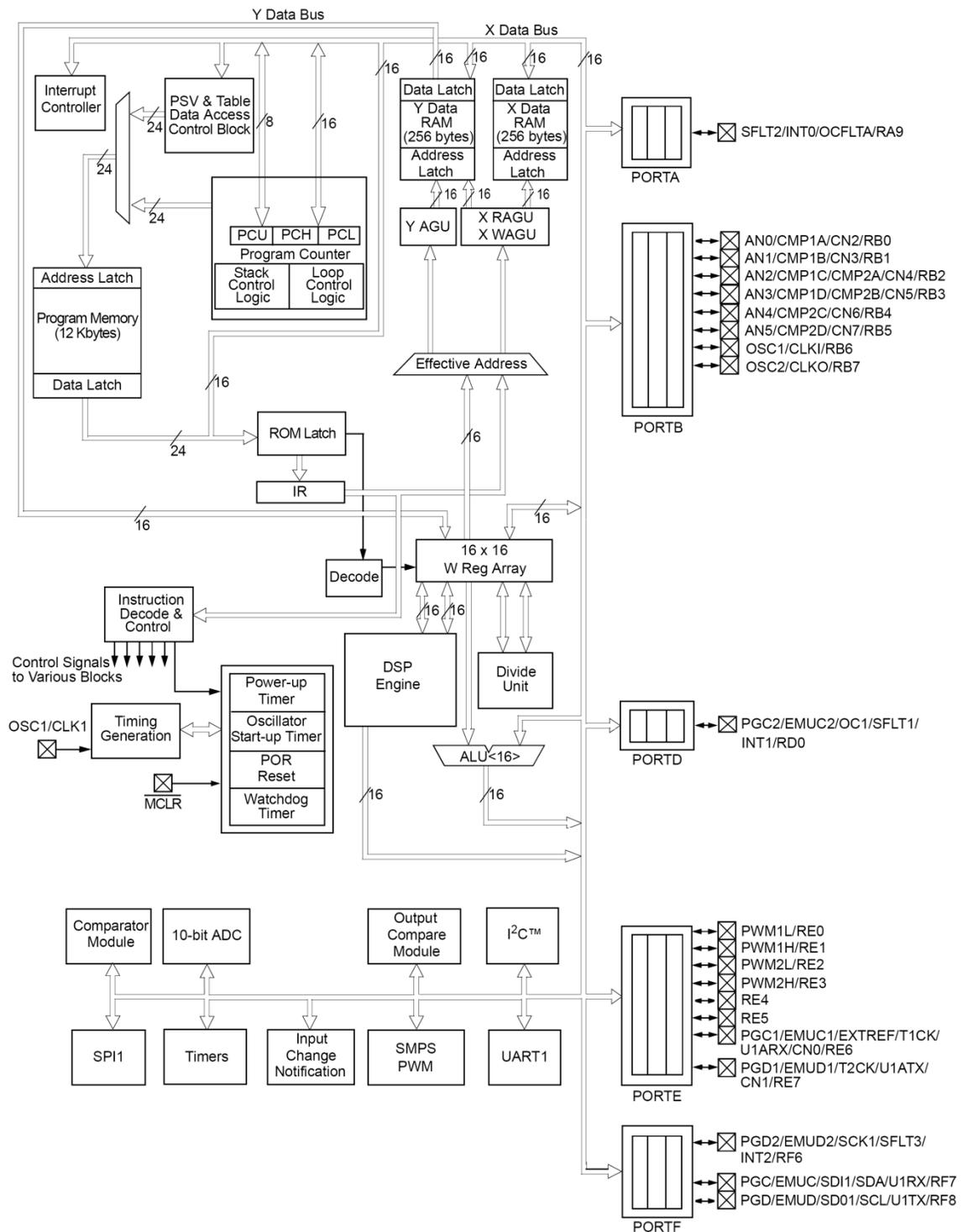


Figura 2.20. Diagrama a bloques del dsPIC30F2020.

2.8.2.1 Oscilador

El dispositivo cuenta con tres fuentes para el oscilador, las cuales son:

- 1) Oscilador primario con dos modos:
 - HS, para frecuencias de 10 MHz a 25 MHz.
 - EC, para oscilador externo.
- 2) FRC, oscilador rápido interno RC (14.55 MHz).
- 3) LPRC, oscilador interno RC de baja velocidad (32 kHz).

Las tres fuentes se observan en la figura 2.21, también se puede apreciar un bloque llamado PLL, el cual es el bloque multiplicador de la frecuencia de oscilación, éste proporciona una mayor frecuencia tanto al oscilador primario como al interno aumentándolo 16 y 32 veces respectivamente, de esta manera se obtienen las frecuencias necesarias para los módulos PWM SMPS y ADC, además de la señal de reloj para el funcionamiento del controlador digital [23].

En este controlador digital la frecuencia de instrucción (F_{CY}) es de la mitad de la frecuencia de oscilación.

$$F_{CY} = F_{osc}/2 \quad (2.7)$$

Si el bloque PLL se encuentra activado la frecuencia de instrucción (F_{CY}) se calcula de la siguiente forma:

$$F_{CY} = 2 \cdot F_{osc} \quad (2.8)$$

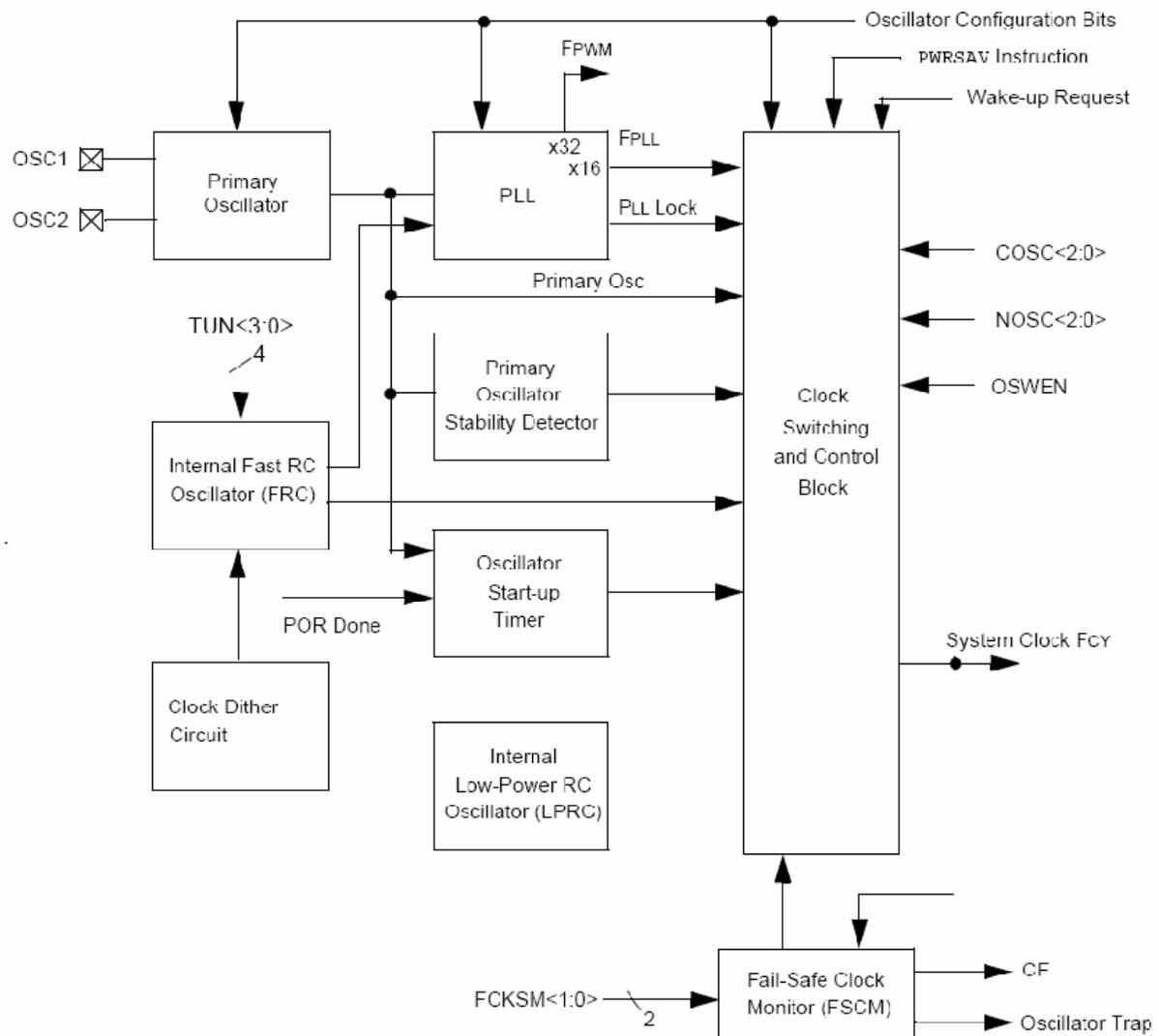


Figura 2.21. Diagrama a bloques del oscilador interno.

2.8.2.2 Módulo PWM para fuentes conmutadas (*Power Supply PWM*)

Este módulo está especialmente diseñado como generador de señales PWM para convertidores de potencia. Soporta una amplia variedad de modos de este tipo de modulación con distintos formatos de salida. A continuación se dan las características principales de este módulo:

- 4 generadores PWM que pueden manejar hasta 8 pines de salida.
- 4 bases de tiempo independientes.

- Resolución de ciclo útil de 1.1ns @ 30MIPS.
- Resolución de frecuencia de 8.4ns @ 30MIPS.
- 4 generadores de tiempo muerto incluidos con una resolución de 4.2ns @ 30MIPS.
- Soporta 9 diferentes modos de PWM.
- Cada generador posee la capacidad de disparar una conversión del ADC.

Este módulo fue diseñado para aplicaciones que requieren alta resolución del ciclo útil, los modos que puede soportar el módulo PWM se mencionan a continuación:

- Modo estándar de PWM.
- Modo complementario.
- Modo *Push-Pull*.
- Modo multi-fase.
- Modo de fase variable.
- Reset por falla de corriente.
- Modo PWM limitado por corriente.
- Modo con base de tiempo independiente.

En la figura 2.22 se muestra el diagrama a bloques simplificado del módulo PWM para fuentes conmutadas. En él se pueden observar los 4 generadores de PWM y de tiempo muerto, así como todos los registros de control asociados al módulo SMPS PWM (*Switched Mode Power Supply PWM*).

Para utilizar el módulo PWM, el bloque PLL del oscilador deberá estar encendido, ya que proporciona la base de tiempo para los generadores de PWM. El módulo PWM funciona de manera muy simple, básicamente es un comparador entre un contador o temporizador llamado PTMR, que es la base de tiempo de los generadores PWM y el registro denominado PTPER que es el registro que determina el periodo de la señal de PWM, cuando el contador PTMR alcanza el valor de PTPER, el contador se reinicia y el pin toma un valor lógico de "1".

CAPÍTULO II. Marco teórico

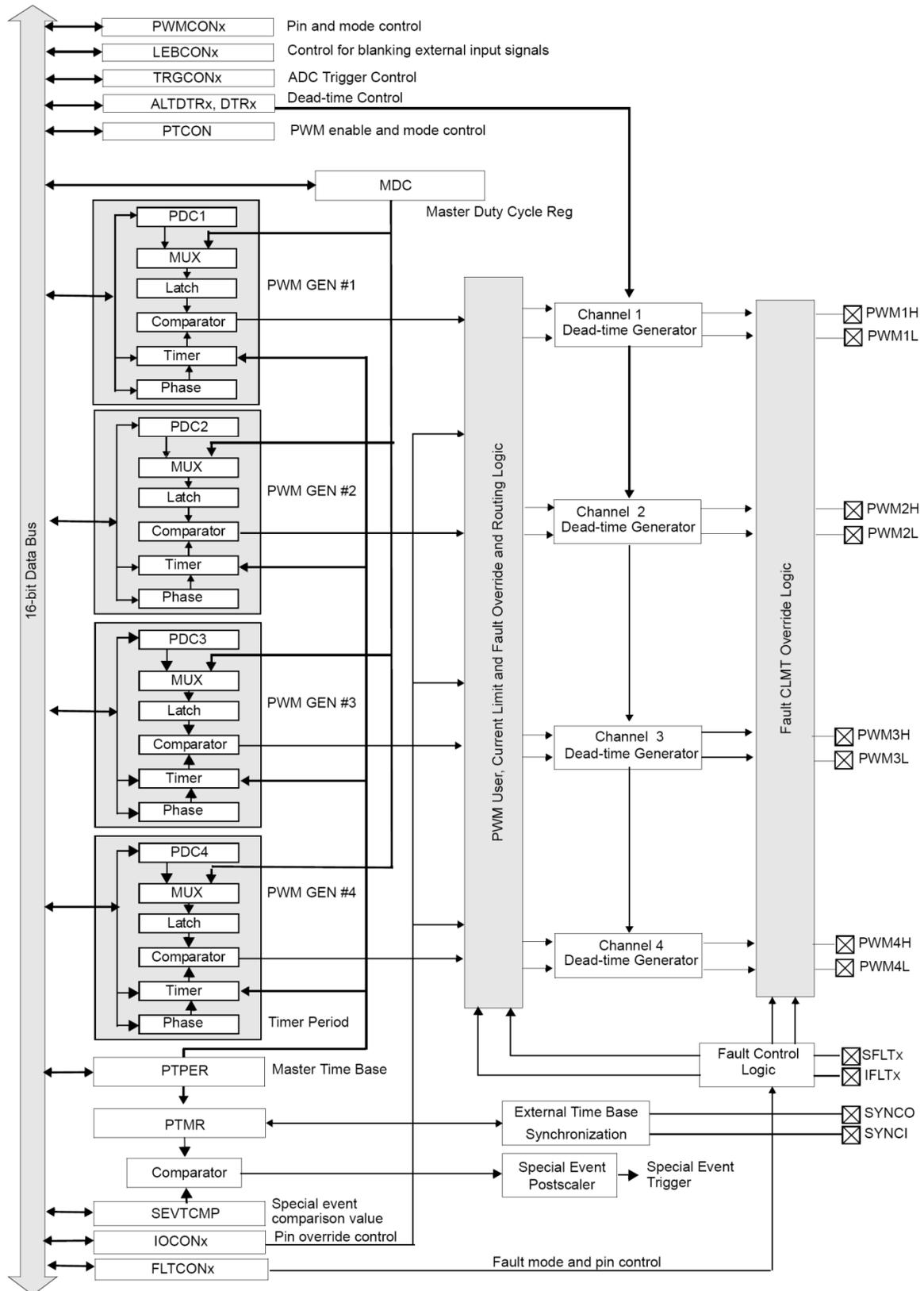


Figura 2.22. Diagrama a bloques del módulo PWM.

El ciclo útil o tiempo de encendido de la señal de PWM se forma de manera similar, para éste hay dos formas, una es comparando el valor de registro MDC con el valor del PTMR cuando se tiene seleccionado el mismo tiempo de encendido para los cuatro generadores PWM y la otra es comparando cada uno de los registros PDC1, PDC2, PDC3 y PDC4 cuando se tiene seleccionado tiempos de encendido individuales, al ser iguales los valores del contador de la base de tiempo y los registros de ciclo útil el pin de salida PWM toma un valor lógico de "0". La figura 2.23 muestra gráficamente este funcionamiento.

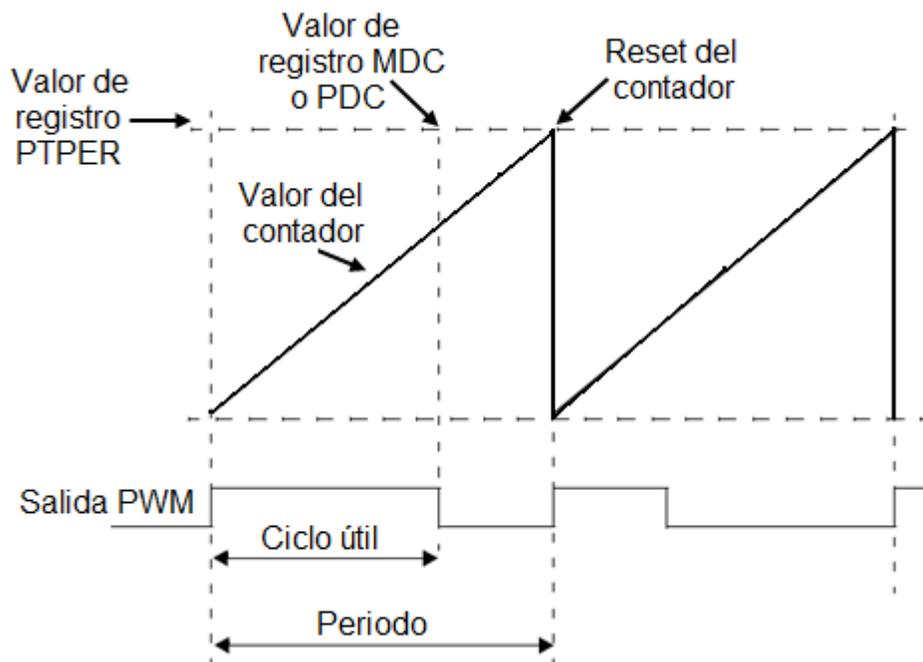


Figura 2.23. Diagrama del funcionamiento del módulo PWM.

Para determinar el periodo de la señal de PWM es necesario cargar un valor al registro PTPER. Con la ecuación (2.9) se puede determinar el valor del periodo dependiendo del valor del registro PTPER cuando el oscilador del controlador digital está configurado para que éste trabaje a 30 MIPS.

$$T_{PWM} = \frac{PTPER+1}{120MHz} @ 30MIPS \quad (2.9)$$

Por lo tanto, de aquí se puede obtener el valor a cargar al registro PTPER dependiendo de un periodo deseado, esto se muestra con la ecuación (2.10).

$$PTPER = (120MHz \cdot T_{PWM}) - 1 @ 30MIPS \quad (2.10)$$

Mediante el registro PTCON se controla la habilitación del módulo PWM, además se controlan las características globales importantes del módulo.

Cada uno de los cuatro generadores PWM posee dos pines de salida, PWMH y PWML. Los pines de salida del módulo PWM se controlan por el registro IOCON, cada generador posee un registro IOCON y en cada uno de estos registros se determinan todas las condiciones de operación de los pines de salida del módulo PWM, los bits PENH y PENL de cada registro IOCON indican si los pines de salida se controlan por el módulo PWM o se manejan como pines de entrada salida.

Para conocer todas las características funcionales de este módulo PWM se pueden consultar [11], [22] y [23].

2.8.2.3 Convertidor analógico-digital (ADC)

El controlador digital dsPIC30F2020 contiene un convertidor analógico a digital (ADC, por sus siglas en inglés *Analog to Digital Converter*) con las características que se enlistan a continuación.

- 10 bits de resolución.
- Conversión por aproximaciones sucesivas.
- 2 MSPS (*Millions of Samples Per Second*).
- 8 entradas analógicas.
- 5 circuitos de muestreo y retención.
- Capacidad de muestrear dos entradas analógicas al mismo tiempo.

Este módulo, mostrado en la figura 2.24, está optimizado para trabajar con convertidores de potencia y con cualquier aplicación que necesite muy poco tiempo entre la solicitud de una conversión y la obtención del resultado. El convertidor puede

muestrear y convertir una señal en $1\mu\text{s}$, reduciendo considerablemente el tiempo que tarda el ciclo de control.

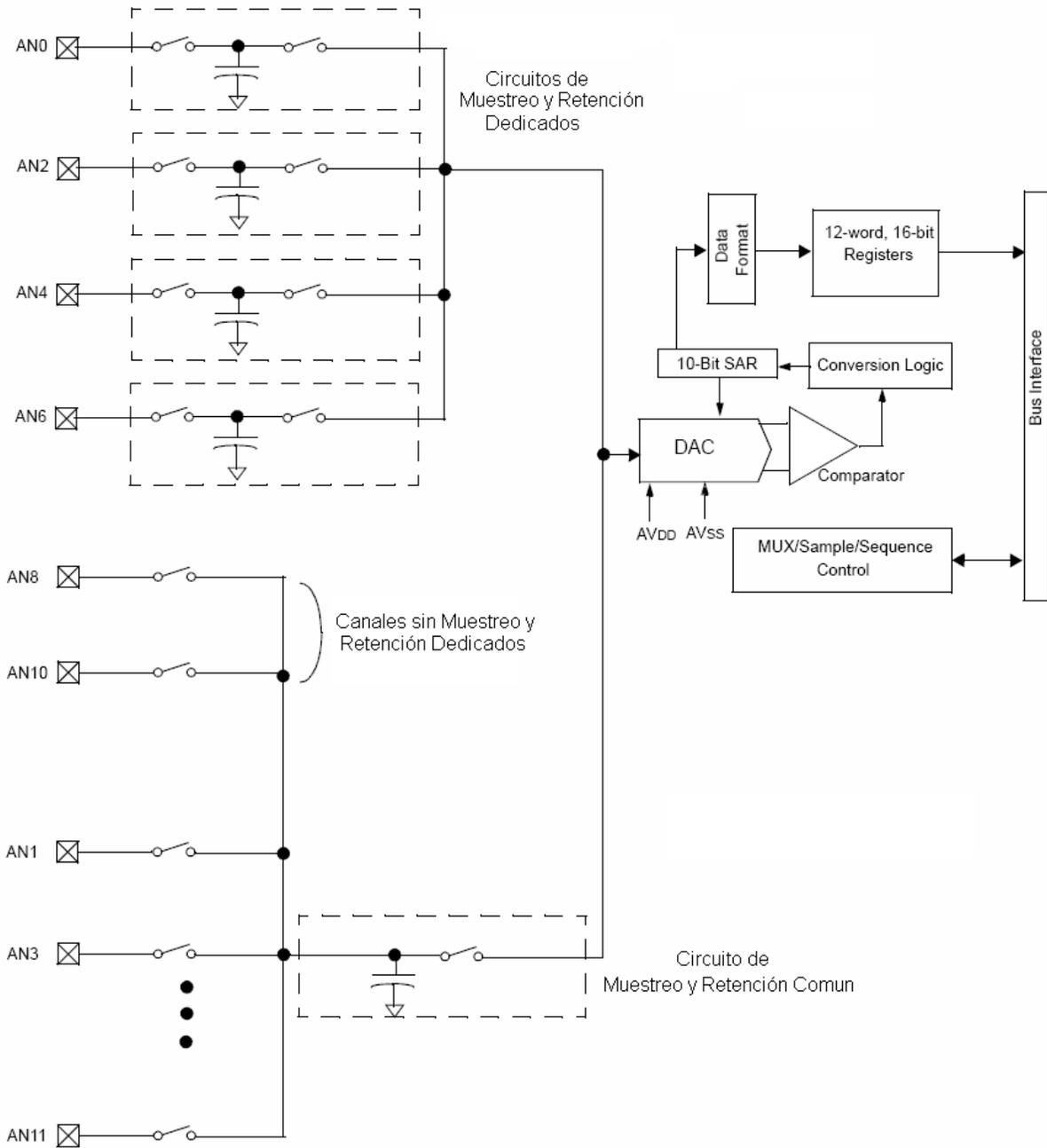


Figura 2.24. Diagrama módulo ADC.

Se puede observar que el convertidor ADC cuenta con cinco circuitos de muestreo y retención para contar con la posibilidad de muestrear dos señales al mismo tiempo.

Cada canal de número par cuenta con un circuito de muestreo y retención exclusivo mientras que los cuatro canales restantes están multiplexados a un solo circuito de muestreo y retención.

Para una explicación acerca del funcionamiento y otras características de este módulo consultar [11], [22] y [23].

2.9 MPLAB IDE

El *software* MPLAB es un entorno IDE (por sus siglas en inglés *Integrated Development Environment*), es una herramienta distribuida por *Microchip* para el desarrollo de aplicaciones con PIC's y dsPIC's. Este *software* permite desde la creación de programas fuente hasta la simulación paso a paso del programa creado.

En este entorno de desarrollo es posible programar los PIC's y dsPIC's tanto en lenguaje ensamblador como en lenguaje C si se cuenta con el compilador adecuado para el tipo de dispositivo, en este proyecto se utiliza el lenguaje C. Para consultar la forma de utilizar y crear proyectos en el *software* MPLAB se pueden consultar [24] y [25].

2.10 Lenguaje C

C es un lenguaje de programación estructurado de propósito general, es considerado un lenguaje de nivel intermedio ya que incluye características que permiten su uso a un nivel más bajo, cubriendo así el vacío entre el lenguaje máquina y los lenguajes de alto nivel más convencionales.

El lenguaje C fue desarrollado originalmente en los años setenta por Dennis Ritchie en *Bell Telephone Laboratories, Inc.*, (ahora *AT&T Bell Laboratories*). Es el resultado de dos lenguajes anteriores, el BCPL y el B, que se desarrollaron también en *Bell Laboratories*. C estuvo confinado al uso en los laboratorios hasta 1978, cuando Brian Kernighan y Ritchie publicaron una descripción definitiva del lenguaje.

La mayoría de las implementaciones comerciales de C, difieren en algo de la definición original de Kernighan y Ritchie. Esto ha creado algunas pequeñas incompatibilidades entre las diferentes implementaciones del lenguaje, disminuyendo la portabilidad [25].

Para un estudio general de este lenguaje puede consultar [26].

2.11 MPLAB C30

MPLAB C30 es un compilador de lenguaje C optimizado para el uso de controladores digitales de señales, especialmente dsPIC30F. Este software es una aplicación de ambiente Windows que provee una plataforma de desarrollo de lenguaje C.

En MPLAB C30 se realiza la compilación de archivos de lenguaje C produciendo archivos en lenguaje ensamblador, con éste se puede crear el archivo ejecutable que se puede cargar al dsPIC. Para más información sobre el funcionamiento y las características del compilador MPLAB C30 se pueden consultar [25], [26] y [27].

Hasta aquí se han visto los conceptos básicos necesarios para la comprensión de este trabajo. En el siguiente capítulo se explica de forma detallada la metodología utilizada para el desarrollo del proyecto.

Referencias

- [1] Asociación de Promotores y Productores de Energías Renovables de Andalucía, (Página Web), <http://www.aprean.com/index.html>, Consultada en Abril de 2009.
- [2] A. Huang, "Energy Internet - Future Renewable Electric Energy Delivery and Management (FREEDM) Systems", *IEEE Power Electronics Society Newsletter*", vol. 20 ED-4, pp 8-9, Oct. 2008.
- [3] Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/laempresa/generacionelectricidad>, Consultada en Diciembre de 2008.
- [4] World Wind Energy, (Página Web), http://www.wwindea.org/home/index.php?option=com_content&task=view&id=198&Itemid=43, Consultada en Noviembre de 2008.
- [5] Comisión Nacional Para el Ahorro de Energía, (Página Web), <http://www.conae.gob.mx/work/sites/CONAE/resources/LocalContent/4830/2/ERM06.pdf>, Consultada en Noviembre de 2008.
- [6] Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/LaEmpresa/generacionelectricidad/eoloelectrica/>, Consultada en Noviembre de 2008.
- [7] Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/Templates/otras/cmsVerImprimible.aspx?guid=%7B29667C60-C1D1-4EF3-8EBB-1D44F9A7A26C%7D>, Consultada en Noviembre de 2008.
-

- [8] Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/laempresa/generacionelectricidad>, Consultada en Noviembre de 2008.
- [9] Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/LaEmpresa/generacionelectricidad/lisctralesgeneradora>, Consultada en Noviembre de 2008.
- [10] IBAÑEZ Plana M., “Tecnología Solar”, Mundi Prensa, 2005.
- [11] PEÑUELAS Machado José Ángel, “Algoritmo de Seguimiento del Máximo Punto de Potencia para Sistemas Fotovoltaicos en Cd. Obregón, Sonora”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Octubre de 2008.
- [12] TRISHAN ESRAM and CHAPMAN Patrick L., “Comparison of Photovoltaic Array Maximum Power Point Tracking Techniques”, IEEE Transactions on energy conversion, 2006.
- [13] MUHAMMAD H. Rashid, “Electrónica de potencia. Circuitos, Dispositivos y aplicaciones”, Editorial Pearson Educación, Tercera Edición, 2004.
- [14] PIETZSCH García Mónica, “Convertidores CC/CA para la conexión directa a red de sistemas fotovoltaicos: comparación entre topologías de 2 y 3 niveles”, (Página Web), <http://upcommons.upc.edu/pfc/handle/2099.1/2696>, consultada en Marzo 2009.
- [15] RICHARD S. Zhang, “Control of single-phase power converter in D-Q rotating coordinates”, U.S. Patent 6 621 251 B2, September 16, 2003.
- [16] AL-HADITHI M. Basil, “Sistemas Discretos de Control”, Editorial Visionnet, Primera Edición, 2007.
-

- [17] OGATA Katsuhiko, "Ingeniería de Control Moderna", Editorial Pearson, Tercera Edición, 1998.
- [18] ROHRS Charles E., "Sistemas de Control Lineal", Editorial McGraw-Hill, Primera Edición, 1994.
- [19] OGATA Katsuhiko, "Sistemas de Control en Tiempo Discreto", Editorial Pearson, Segunda Edición, 1996.
- [20] MICROCHIP Technology Inc., dsPIC33F Family Reference Manual, (Página Web),
http://www.microchip.com/stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=2573, consultada en Noviembre de 2008.
- [21] MICROCHIP Technology Inc., "Getting Started with dsPIC30F Digital Signal Controllers User's Guide", 2005, (Página Web),
<http://ww1.microchip.com/downloads/en/DeviceDoc/70151a.pdf>, consultada en Noviembre 2008.
- [22] MICROCHIP Technology Inc., dsPIC30F Family Reference Manual, (Página Web),
http://www.microchip.com/stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=2574, consultada en Noviembre de 2008.
- [23] MICROCHIP Technology Inc., dsPIC30F1010/202X, Datasheet, (Página Web),
<http://ww1.microchip.com/downloads/en/DeviceDoc/70178C.pdf>, consultada en Noviembre 2008.
- [24] MICROCHIP Technology Inc., "MPLAB IDE User's Guide", 2006, (Página Web),
<http://ww1.microchip.com/downloads/en/DeviceDoc/51519a.pdf>, consultada en Noviembre 2008.
-

- [25] IRIBE Quintero Víctor, “Técnica de Modulación por Vectores Espaciales Implementada en un dsPIC30F3010”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Diciembre de 2007.
- [26] DOMITSU Kono Manuel, “Programación en el lenguaje C”, (Página Web), http://www.itson.mx/die/mdomitsu/bibliotecaDigital/Programacion_Lenguaje_C, consultada en Noviembre 2008.
- [27] MICROCHIP Technology Inc., “MPLAB C30 C Compiler User`s Guide”, 2007, (Página Web), http://ww1.microchip.com/downloads/en/DeviceDoc/C30_Users_Guide_51284e.pdf, consultada en Noviembre 2008.
-

CAPÍTULO III

Desarrollo

En el presente capítulo se describe el procedimiento que se siguió para la implementación de este proyecto. Lo primero que se aborda es la etapa de adecuación de las señales sensadas, tanto de la señal de corriente del sistema a inyectar como del voltaje de la red eléctrica, seguido de la implementación del código para realizar la técnica de transformación a coordenadas DQ.

Por último se detalla el procedimiento que se siguió para el diseño y aplicación de un controlador lineal así como los pasos para su aplicación en forma digital. El controlador será diseñado y simulado en el *software Simulink* de MATLAB.

3.1 Requerimientos

Se requiere implementar un inversor monofásico de topología puente completo para sistemas interconectados, aplicando una técnica de control en coordenadas rotatorias DQ. El objetivo del sistema es que exista una base para llevar a cabo una conexión a red a partir de paneles fotovoltaicos. En la figura 3.1 se muestra el esquema del inversor con filtro LC a la salida así como la resistencia de sensado de corriente R_s .

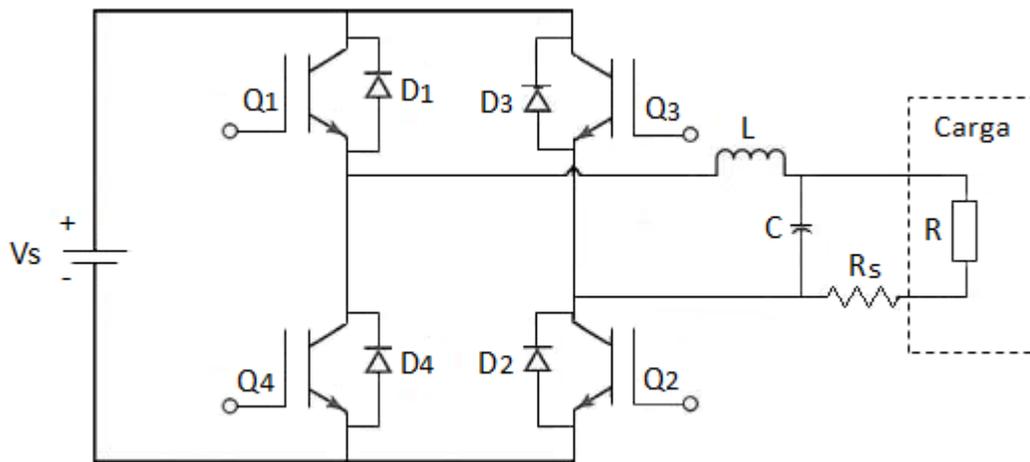


Figura 3.1. Inversor monofásico puente completo con salida a filtro LC.

3.2 Descripción e implementación de sistema

Un sistema fotovoltaico interconectado está conformado de cuatro etapas que se muestran en la figura 3.2. El primer bloque del sistema corresponde a los paneles fotovoltaicos en los cuales se realiza la transformación de energía solar a energía eléctrica; el siguiente bloque es un convertidor cd-ca para obtener un voltaje y corriente en continua. Debido a que se requiere que el sistema inyecte una corriente fija a la red eléctrica, se sensa la corriente del sistema y se compensa por medio de un controlador en coordenadas DQ el cual controla los ciclos útiles del inversor.

En este proyecto se implementó el convertidor cd-ca además de la transformación a coordenadas DQ, así como el diseño de un controlador lineal. Se realizó también la adecuación necesaria para el sensado del sistema.

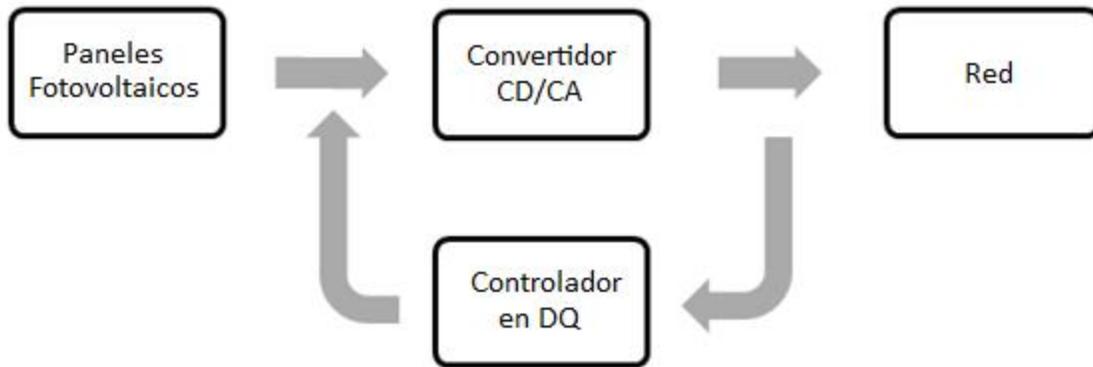


Figura 3.2. Diagrama a bloques de un sistema fotovoltaico con conexión a red.

El sistema debe cumplir con las siguientes características:

- Implementar un inversor puente completo con filtro LC a la salida para lograr una señal senoidal en corriente alterna.
- Implementar la transformación a coordenadas DQ en un DSC.
- Diseñar un controlador lineal para que el sistema entregue una corriente fija y debe ser capaz de seguir una referencia, haciendo que la salida del inversor tenga misma fase y frecuencia que la referencia.
- Sensar el sistema e implementar una adecuación que permita que la señal pueda ser procesada por el DSC.

3.3 Inversor

La metodología que se planteó para la etapa del inversor se divide en los puntos siguientes:

- Diseño del inversor
 - Implementación del inversor
-

3.3.1 Diseño del inversor

De acuerdo al enfoque que tiene este proyecto el inversor más adecuado es del tipo monofásico ya que la conexión será a la línea monofásica de 120 Volts debido a que esta línea es la de uso más común en México. La topología elegida fue de tipo puente completo ya que dentro de los inversores monofásicos éste es el que más ventaja presenta en cuanto a potencia, éste proporciona cuatro veces más potencia y la componente fundamental es el doble que en el tipo medio puente [1].

El inversor se diseñó para soportar un máximo de 100 Volts en cd con una salida de 42 Vrms a una frecuencia de conmutación de 21 kHz. El voltaje de salida en alterna corresponde a un tercio de los 127 Vrms de la línea monofásica esto debido a que este es un prototipo a escala.

El filtro LC está diseñado para tener una frecuencia de corte a un décimo de la frecuencia de conmutación de los dispositivos del inversor esto es para eliminar armónicos de alta frecuencia que puedan afectar la frecuencia fundamental del sistema.

Para determinar el valor de los componentes del filtro se partió de las ecuaciones (2.1) y (2.2), las cuales se basan en la frecuencia de corte y en los valores capacitivo e inductivo del mismo. El primer paso es proponer un valor comercial del capacitor, el cual es de 6.6 μF ; en el caso de la frecuencia de corte ésta se eligió a un décimo de la frecuencia de conmutación, es decir, a 2.1 kHz para evitar armónicos a alta frecuencia en la carga. A partir de estos datos se obtiene el valor del inductor, por lo tanto el valor del inductor se calculó con la siguiente ecuación:

$$L = \frac{1}{(2 \cdot \pi \cdot f)^2 \cdot (6.6\mu\text{F})} = 870 \mu\text{H}$$

Se hicieron algunas pruebas con inductores cercanos a este valor y con diferentes núcleos, sin embargo, ninguno de ellos es apropiado para trabajar en la frecuencia de conmutación del inversor. El que mejor desempeño presentó tiene el valor de 2.1

mH con un toroide de polvo de ferrita. La frecuencia de corte con este valor de inductor es de 1.35 kHz la cual es menor a la frecuencia de corte planteada a un décimo de la frecuencia de conmutación y significa que el filtro eliminará armónicas más cercanas a la frecuencia fundamental de 60 Hz, pero también podría afectar a la señal de salida atenuándola por lo que no es recomendable situar la frecuencia de corte del filtro muy cerca de la frecuencia fundamental.

3.3.2 Implementación del inversor

La implementación del inversor se realizó con base a los parámetros de diseño tomados en cuenta para la elección de los dispositivos de conmutación. Pueden ser utilizados diversos modelos de transistores que soporten el voltaje y corriente requeridos en el inversor además de la frecuencia de conmutación los cuales son MOSFET IRF840 que están diseñados para voltajes de hasta 500 V y 8 A.

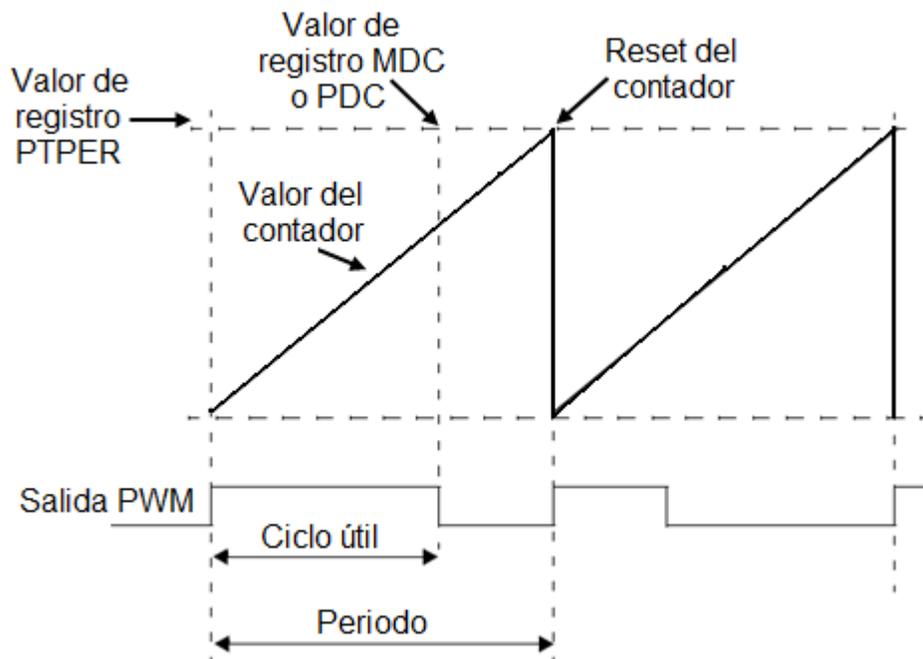


Figura 3.3. Generación de disparos complementarios por el DSC.

El dsPIC30F2020 genera los disparos en el módulo PWM con una frecuencia de conmutación de 21 kHz y un tiempo muerto de 1 μ s. El módulo PWM del DSC es capaz de generar dos disparos complementarios, como se muestra en la figura 3.3,

con la misma frecuencia y el mismo tiempo muerto los cuales se encargan del encendido y apagado de los transistores.

Cada disparo utiliza un optoacoplador para aislar la etapa digital de la etapa de potencia con el fin de evitar daños en el microcontrolador y en la etapa de adecuación, en caso de cortocircuito en el lado del inversor. El optoacoplador utilizado es el 6N137 el cual es un dispositivo de alta velocidad y trabaja con señales de tipo TTL, por lo tanto es apto para trabajar con los PWM generados por el dsPIC.

El inversor puente completo está formado por dos ramas de dos transistores cada una. En cada rama hay un transistor referido a tierra y el otro referido a un punto diferente de tierra. Para disparar ambos transistores de una rama se utiliza el *driver* IR2110 el cual tiene dos canales independientes uno para disparo alto y otro para el disparo bajo.

3.4 Sensado y adecuación de la señal para el DSC

El sensado de la corriente en el inversor se llevó a cabo con una resistencia y el sensado de la red por medio de un transformador. En el caso del sensado de la corriente es necesario utilizar un filtro pasabajas para eliminar ruidos de alta frecuencia. Para realizar la transformación a coordenadas DQ es necesario obtener una señal desfasada 90° de ambas señales sensadas esto se logra por medio de un desfasador analógico. Debido a la naturaleza del ADC, éste solo recibe señales de 0 a 5 V por lo que las 4 señales que deben ser procesadas por el ADC deben estar en dicho rango, para esto se utilizaron sumadores. Este procedimiento se detallará en los siguientes puntos.

3.4.1 Sensado y adecuación de la corriente de salida del inversor

El sensado de corriente en la salida del inversor se llevó a cabo mediante una resistencia, R_s , de 0.1Ω como se muestra en la figura 3.1, de esta forma mediante la ley de Ohm se establece una relación proporcional de voltaje y corriente que fluye a

través de la resistencia. En este caso la corriente establecida es de 1 Arms por lo tanto el voltaje que se presenta en la resistencia es de 100 mVrms.

Debido a la magnitud del voltaje de sensado es necesario procesar la señal para un fácil manejo y que la señal esté dentro de los rangos establecidos por el ADC del dsPIC, es decir, una señal de voltaje de 0 a 5 V.

Ya que en este caso el sensado se realizó con una resistencia no se cuenta con aislamiento eléctrico por lo que es necesario un dispositivo con el cual se pueda tratar la señal sin que existan problemas de tierra o aislamiento. El dispositivo que se eligió fue el INA129P el cual es un operacional de instrumentación que permite amplificar señales de muy bajo voltaje en el orden de los miliVolts con ganancias de 1 a 10000 veces el voltaje de entrada. La ganancia que se utilizó en la configuración es de 50, ésta se logró por medio de una resistencia de 1 k Ω . La configuración utilizada es la que se muestra en la figura 3.4, donde la resistencia R_s es la resistencia de sensado.

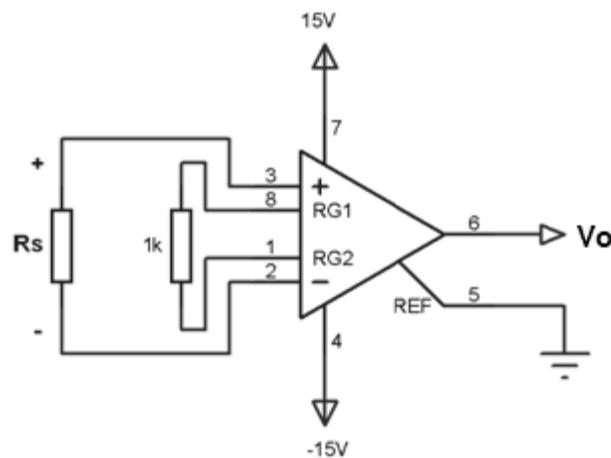


Figura 3.4. Configuración del INA129P.

Se implementó un filtro pasabajos Butterworth de 3er orden con una frecuencia de corte de 600 Hz, esto es con la finalidad de eliminar ruidos por conmutación y que sólo permita el paso de la frecuencia fundamental de 60 Hz.

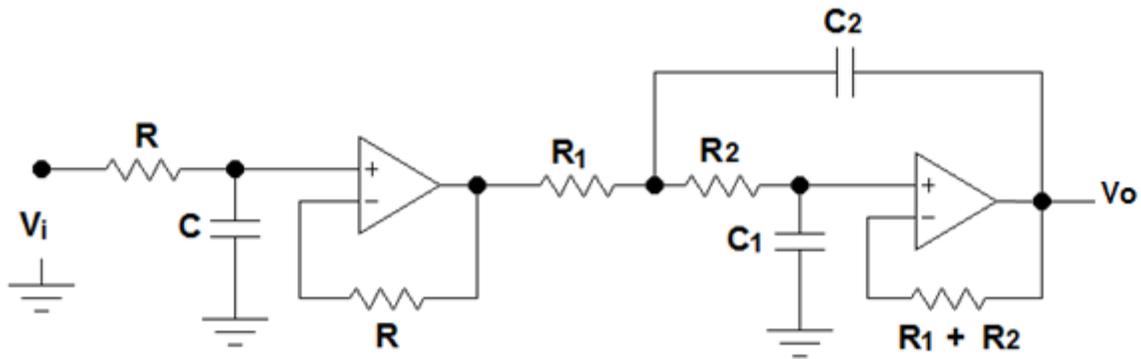


Figura 3.5. Configuración básica de un filtro pasabajas Butterworth de 3er orden.

En la figura 3.5 se muestra la configuración básica de este tipo de filtro el cual se implementa con amplificadores operacionales y consta de dos etapas, una de primer orden y la otra de segundo orden.

Para el diseño del filtro se utilizó el polinomio de Butterworth de 3er orden el cual es:

$$\frac{as^2 + bs + c}{s^2 + s + 1} \quad (3.1)$$

Para obtener el valor de resistencia en la etapa de 1er orden se utilizó la siguiente ecuación:

$$R = \frac{1}{aC\omega_c} \quad (3.2)$$

donde:

a es la constante cuadrática en el polinomio de Butterworth.

R es la resistencia de entrada.

C es igual a 100 nF (valor propuesto).

ω_c es frecuencia de corte.

En la etapa de segundo orden se utilizaron las siguientes ecuaciones para obtener los valores de los elementos requeridos.

$$R_x = \frac{2}{bC_2\omega_c} \quad (3.3)$$

$$C_1 = \frac{2}{cR_x^2 C_2 \omega_c^2} \quad (3.4)$$

donde:

b es la constante de primer orden del polinomio Butterworth.

c es la constante independiente del polinomio.

R_x es igual a R_1 y a R_2 .

C_2 es igual a 100 nF.

En la figura 3.6 se muestra el circuito implementado, los valores calculados de resistencia y capacitor fueron adecuados a valores comerciales.

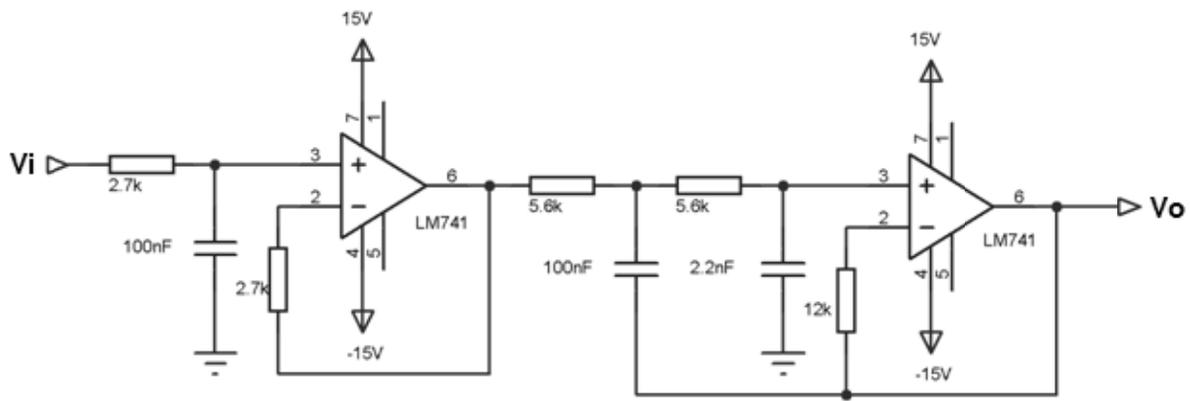


Figura 3.6. Implementación del filtro pasabajas Butterworth.

Debido a que se necesita aislamiento entre la parte del sensado y la parte digital se utiliza de un optoacoplador lineal que separe las tierras y con esto se eviten daños a los dispositivos del circuito. El optoacoplador utilizado es el HCNR200-000E el cual está compuesto por un LED (*Light Emitting Diode*) y dos fotodiodos.

En la figura 3.7 se muestra la configuración implementada para la señal de sensado. Esta configuración necesita de dos operacionales, el primero de ellos es para controlar la corriente de entrada que alimenta al diodo evitando que llegue al límite y se dañe, esto es, que no sobre pase los 25 mA especificados en las hojas de datos

del fabricante. El segundo operacional permite recuperar el voltaje de entrada pero con una referencia diferente. En el caso de las señales de ca el optoacoplador requiere de un *offset* en las señales de entrada y salida para que el dispositivo sólo maneje valores positivos de la señal.

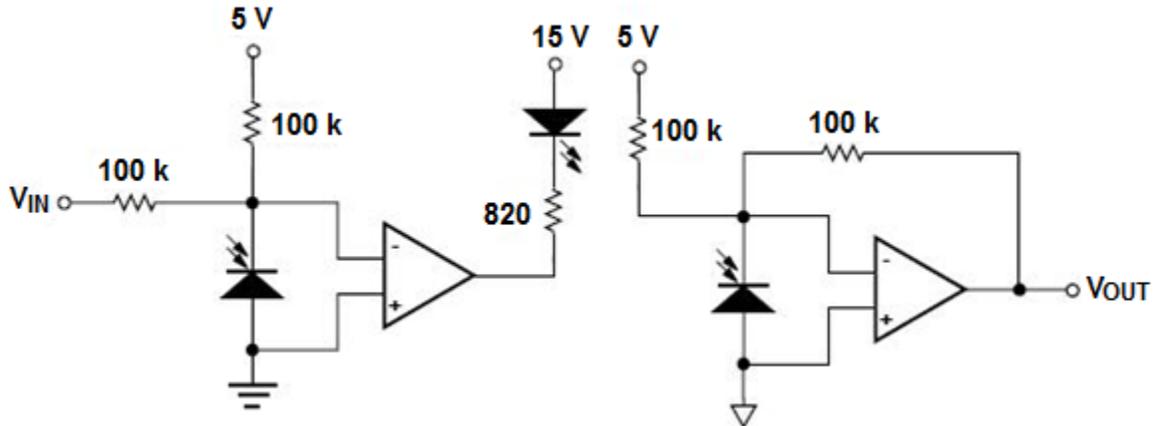


Figura 3.7. Circuito implementado del optoacoplador lineal HCNR200-000E.

Con la finalidad de obtener la señal ortogonal de la señal sensada, que se necesita para la realización de la transformación a coordenadas DQ, se utilizó un desfasador analógico de 90° implementado por medio de un amplificador operacional, la configuración se muestra en la figura 3.8.

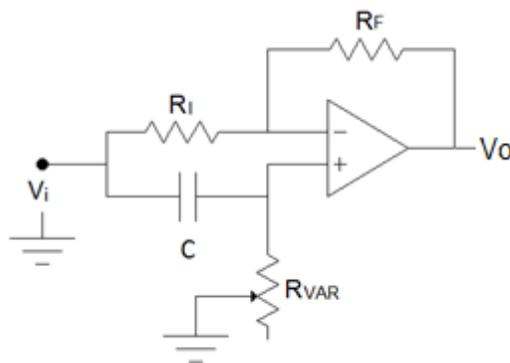


Figura 3.8. Configuración del desfasador de 90° .

Los valores utilizados de resistencias y capacitor se observan en la figura 3.9, estos valores fijan la ganancia unitaria y mediante el reóstato se controla el desfase.

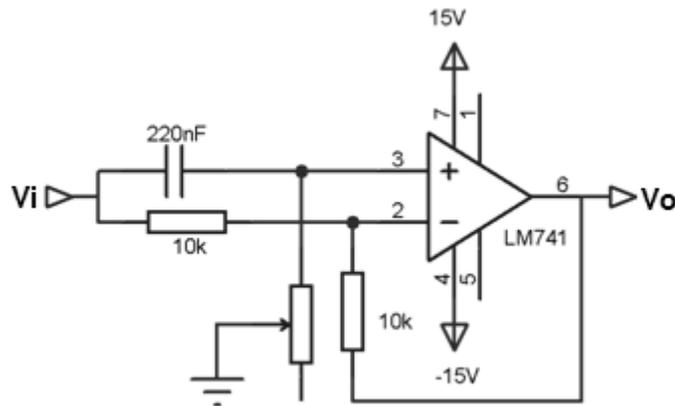


Figura 3.9. Desfasador de 90° implementado para el sensado de corriente.

Ya que se obtuvieron las señales real y ortogonal del sensado de la corriente el siguiente paso es procesarlas por el ADC del dsPIC para esto es preciso ajustar las señales en un rango de 0 a 5 V. Esto se hace posible mediante el uso de sumadores en una configuración no inversora para evitar cambios en la fase de la señal, la configuración típica de éste se muestra en la figura 3.10 y en la ecuación (3.5) se muestra la función de transferencia del sumador no inversor.

$$V_0 = \left[\frac{R_i}{R_F} + V_1 \right] \cdot \left[\frac{R_{i2}}{R_{i1} + R_{i2}} V_1 + \frac{R_{i2}}{R_{i1} + R_{i2}} V_2 \right] \quad (3.5)$$

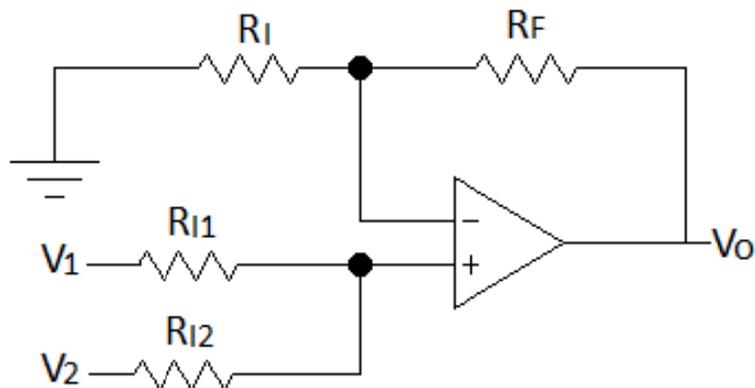


Figura 3.10. Configuración típica de un sumador no inversor.

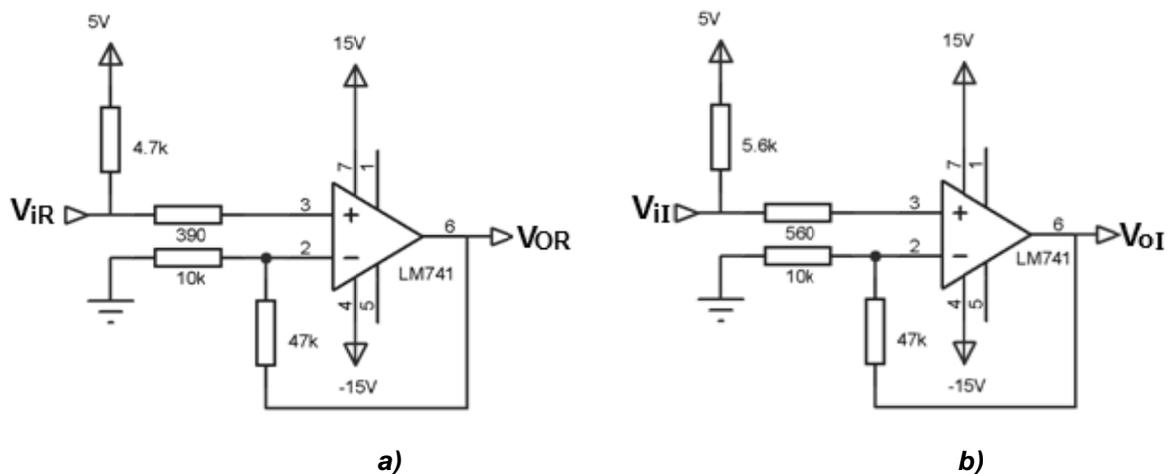


Figura 3.11. Implementación de sumadores para sensado de corriente. a) Sumador no inversor para señal real, b) Sumador no inversor para señal imaginaria.

En la implementación se utilizaron los diseños que se muestran en la figura 3.11, para el caso de la señal real se implementó el circuito a) y para la señal ortogonal se implementó el circuito b) de esta manera se asegura que las señales permanezcan en el rango permitido por el ADC.

Como se observa, estos tienen valores de resistencias diferentes debido a que la configuración utilizada para desfasar la señal produce un *offset* en la señal de salida por lo que al ajustar la señal en un rango de 0 a 5 V el voltaje que se debe sumar es diferente para cada uno de los casos.

3.4.2 Sensado y adecuación del voltaje de la red eléctrica

El sensado del voltaje de la red eléctrica se realizó por medio de un transformador de 120 Vrms a 12 Vrms, por lo tanto es necesario atenuar la señal para poderla procesar. Para lograr esto se utilizó un divisor de voltaje en el cual se redujo la señal a 1.6 Vpp.

Para un acoplamiento de impedancias entre el divisor y el desfasador se puso el seguidor de voltaje mostrado en la figura 3.12. El voltaje de salida está dado en la ecuación (3.6) y ya que es una configuración no inversora el voltaje que se presenta

en la entrada es el mismo que se obtiene a la salida del operacional, misma fase y amplitud.

$$V_o = V_i \quad (3.6)$$

donde:

V_o es el voltaje de salida.

V_i es el voltaje de entrada.

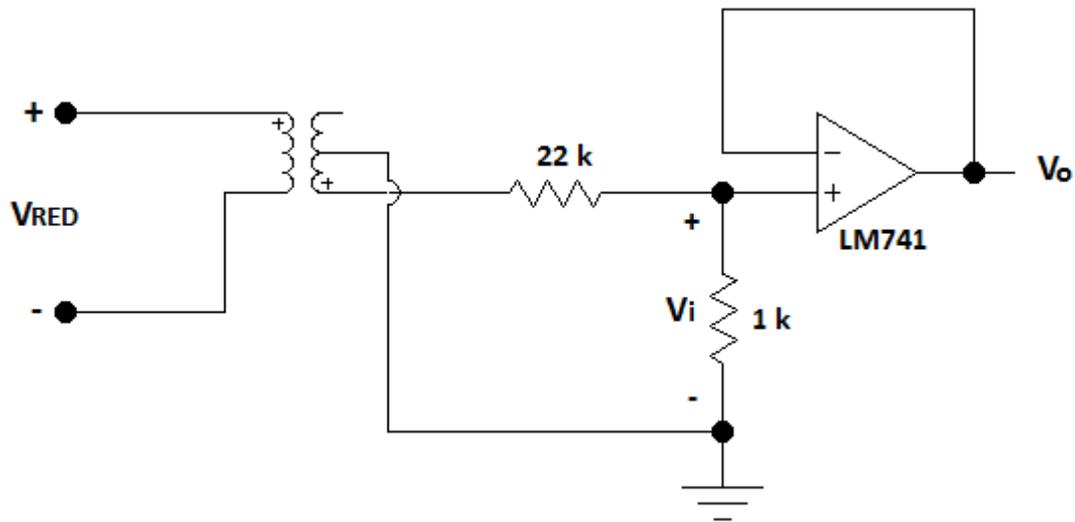


Figura 3.12. Divisor y seguidor de voltaje para el sensado de la red eléctrica.

El desfaseador utilizado para obtener la señal ortogonal de la red se encuentra en la figura 3.13.

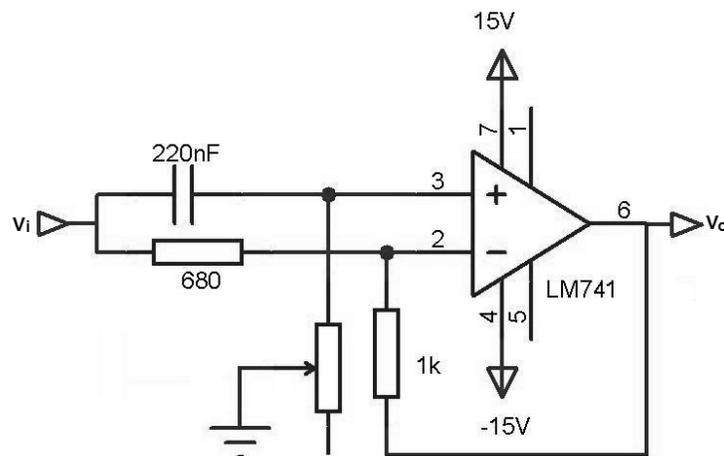


Figura 3.13. Configuración implementada del desfaseador de 90° para la señal de la red.

De la misma manera que en la etapa del sensado de corriente, se implementaron sumadores no inversores para conseguir el *offset* requerido por el dsPIC los cuales se observan en la figura 3.14.

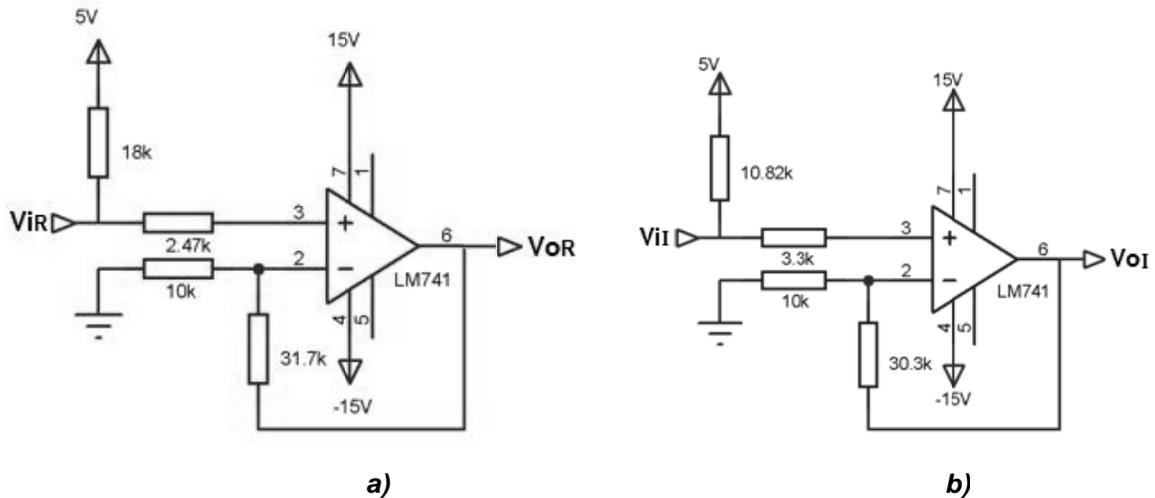


Figura 3.14. Implementación de sumadores para sensado de la red. a) Sumador no inversor para señal real, b) Sumador no inversor para señal ortogonal.

3.5 Implementación digital de la transformación a coordenadas DQ

Para la implementación de la transformación a coordenadas DQ se siguió la siguiente metodología la cual será descrita en este apartado:

- Elección del dispositivo a utilizar.
- Elección del lenguaje a utilizar.
- Elección del *software* y el compilador para el lenguaje elegido.
- Desarrollo del programa.
- Implementación del circuito del DSC.

3.5.1 Elección del dispositivo a utilizar

El dispositivo que se utilizó es el DSC de la familia dsPIC30F modelo dsPIC30F2020 empaquetado SPDIP de 16 bits de *Microchip Technology Inc.* el cual se muestra en la figura 2.20.

Éste se eligió debido a su alta velocidad de procesamiento y está optimizado para controlar convertidores de potencia, está compuesto por un módulo PWM que puede ser utilizado en diferentes modalidades, además de un convertidor analógico a digital de 10 bits de resolución a 2 millones de muestras por segundo [2].

3.5.2 Elección del lenguaje a utilizar

El lenguaje utilizado para el desarrollo del programa es el lenguaje C, debido a su simplicidad para la realización de operaciones necesarias para el funcionamiento del programa, además de permitir un mejor aprovechamiento de las características del dsPIC.

3.5.3 Elección del *software* y el compilador para el lenguaje elegido

El *software* de desarrollo para el programa es el MPLAB *Integrated Development Enviroment* (IDE) v8.0 de Microchip *Technology Inc.*, el cual se describió en el capítulo anterior.

Debido al lenguaje de programación elegido el compilador más adecuado es el es el MPLAB C30 Compiler v3.02, éste permite el manejo para el lenguaje C de las familias PIC24, dsPIC30F y dsPIC33F.

3.5.4 Desarrollo del programa

El objetivo del programa es la implementación de la transformación a coordenadas rotatorias DQ de acuerdo a la metodología explicada en el capítulo dos.

El programa está diseñado para trabajar a una velocidad de 30 MIPS (*Million of Instructions per Second*) con un ciclo de instrucción de 33.33 ns lo que permite una mayor velocidad al ejecutar una instrucción. El módulo ADC se configuró para trabajar a 2 MSPS (*Million of Samples per Second*) lo que permite un muestreo rápido en los canales AN0, AN1, AN2 y AN3 en los cuales se muestrean las señales analógicas de voltaje y corriente. El módulo PWM se programó para una frecuencia

CAPÍTULO III. Desarrollo

de conmutación de 21 kHz lo que permite un periodo de conmutación de 46 μ s además éste genera dos salidas complementarias con un tiempo muerto programado de 1 μ s.

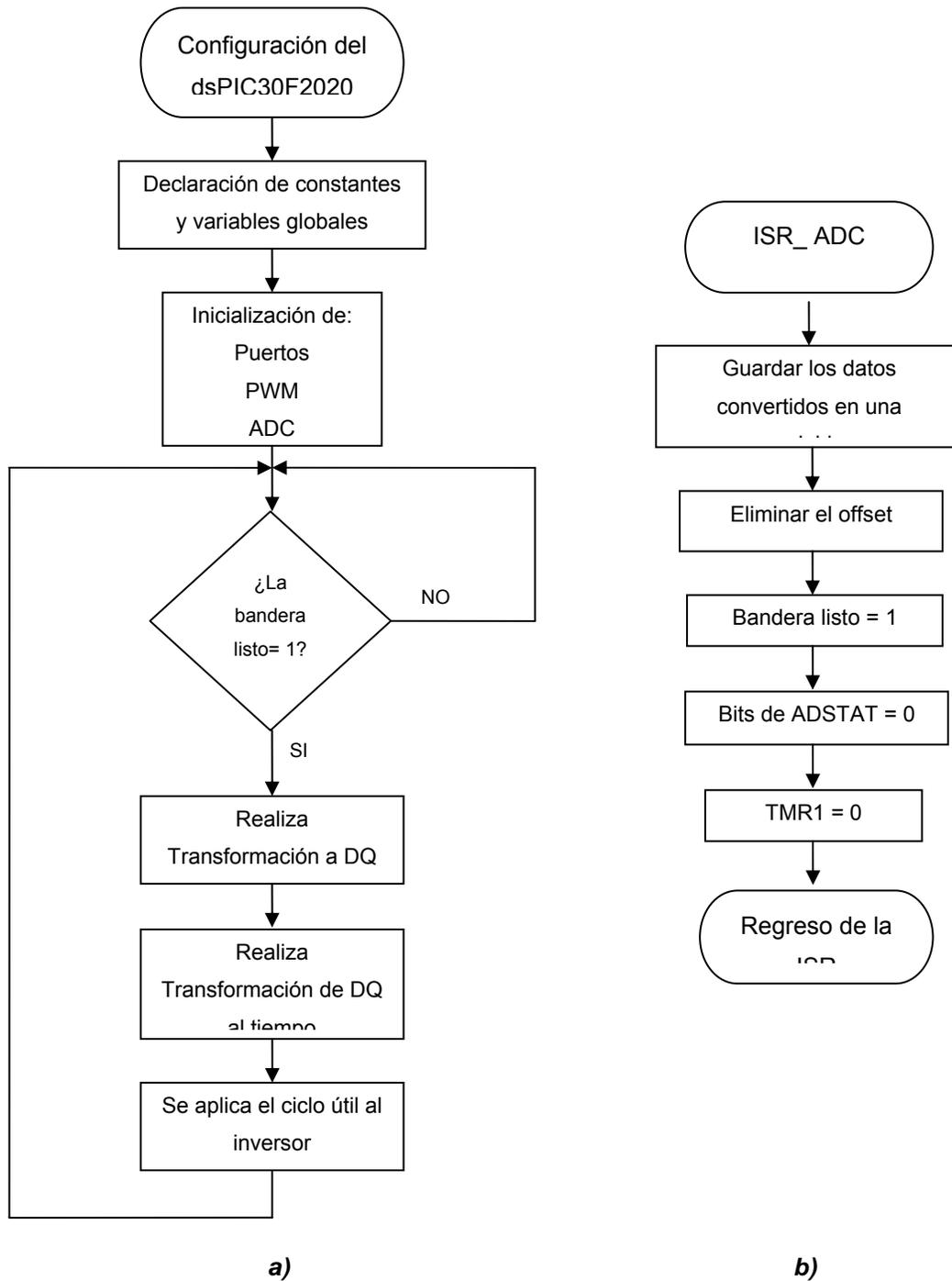


Figura 3.15. Algoritmo del programa para la implementación de la transformación a coordenadas DQ.

a) Programa principal, b) Rutina de interrupción del ADC.

Para realizar la transformación se muestrean las señales que provienen del sensado, siendo estas las variables real y ortogonal del voltaje de referencia y la corriente del sistema; a éstas señales se les aplica la matriz de transformación T (2.4) obteniendo así las componentes D y Q del voltaje y la corriente (V_D , V_Q , I_D , I_Q). A éstas se les aplica la matriz de antitransformación T_{inv} (2.6) lo que da como resultado el ciclo útil con el cual se genera el PWM que será aplicado al inversor.

El algoritmo empleado para la implementación de la transformación a coordenadas rotatorias DQ es el que se muestra en la figura 3.15. En él se describen la estructura del programa y a continuación se explica el funcionamiento del mismo.

3.5.4.1 Inicialización de los módulos del dsPIC30F2020

Es necesario especificar la librería para el dispositivo así como la configuración interna del dsPIC a utilizar, en este caso es el dsPIC30F2020. Este código puede observarse en la figura 3.16:

```
#include <p30F2020.h>

_FOSCSEL(FRC_PLL)
_FOSC(CSW_FSCM_OFF & FRC_HI_RANGE & OSC2_IO)
_FWDT(FWDTEN_OFF)
_FPOR(PWRT_128)
_FGS(CODE_PROT_OFF)
_FBS(BSS_NO_FLASH)
```

Figura 3.16. Selección de librería y configuración interna del dsPIC30F2020.

La configuración interna del dsPIC que aparece en el código tiene las siguientes características:

- Oscilador interno con módulo PLL activado.
 - Módulo detector de fallos del reloj (FSCM) apagado, oscilador en rango alto y el pin OSC2 configurado como entrada/salida.
 - Temporizador perro guardián (WDT) desactivado.
-

- Reset al encendido, se produce un reset a los 128ms de que la fuente de alimentación sobrepasa un voltaje de umbral de 1.85 V.
- Protección del código deshabilitada.
- Protección de la memoria flash deshabilitada.

Una vez realizada la configuración del dispositivo así como la elección de la librería correspondiente se procede a la declaración de variables y funciones globales.

3.5.4.2 Declaración de variables y constantes globales

En la declaración de variables y constantes se utilizó el siguiente código mostrado en la figura 3.17.

Cada una de las variables y constantes declaradas tienen una función específica las cuales se definen a continuación:

```
int XDv, XQv, XDi, XQi, Periodo, t, T, XRV, XRI, XIV, XII;
char listo = 0;
const char coseno[360] = {100, 99, 99, 99, 99, ..., -94, -93, -93, -92, -92, ..., 99, 99, 99, 99, 99};
const char seno[360] = {0, 1, 3, 5, 6, ..., -92, -93, -93, -94, -95, ..., -8, -6, -5, -3, -1};
```

Figura 3.17. Código para la declaración de constantes y variables.

- *XRV*, variable que guarda el valor de la parte real del voltaje sentido de la referencia y que es muestreada por el ADC.
- *XIV*, variable que guarda el valor de la parte imaginaria del voltaje sentido de la referencia y que es muestreada por el ADC.
- *XRI*, variable que guarda el valor de la parte real de la corriente sensada del sistema y que es muestreada por el ADC.
- *XII*, variable que guarda el valor de la parte imaginaria de la corriente sensada del sistema y que es muestreada por el ADC.
- *XDv*, almacena la parte directa del voltaje sentido de la referencia.
- *XQv*, almacena la parte de cuadratura del voltaje sentido de la referencia.

- XDi , almacena la parte directa de la corriente sensada del sistema.
- XQi , almacena la parte de cuadratura de la corriente sensada del sistema.
- T , variable que almacena el valor del ciclo útil.
- *Periodo*, valor que se carga al PWM correspondiente al ciclo útil.
- *listo*, bandera que indica que deben realizarse los cálculos establecidos para obtener un nuevo ciclo útil.
- t , variable que indica el valor del tiempo de seno o coseno necesarios para aplicar la matriz de transformación y antitransformación.
- *coseno*, constante de tipo arreglo que establece el valor del coseno dependiendo del valor de la constante t .
- *seno*, constante de tipo arreglo que establece el valor del seno dependiendo del valor de la constante t .

3.5.4.3 Declaración de funciones globales

En la figura 3.18 se muestra el código donde se declaran las funciones globales para la realización del programa:

```
void ADC_config(void);  
void PWM_config(void);  
void Encendido(void);  
void Calculos(void);
```

Figura 3.18. Código para la declaración de funciones globales.

Cada una de las funciones globales se encarga de una acción específica las cuales son las siguientes:

- *ADC_config*, función que se encarga de configurar el módulo ADC.
 - *PWM_config*, función que se encarga de configurar el módulo PWM.
 - *Encendido*, función que se encarga de encender los módulos ADC, PWM así como el Timer que controla el ADC.
 - *Calculos*, función que obtiene el valor del ciclo útil y lo carga al módulo PWM.
-

3.5.4.4 Función *main*

La función *main* es la principal del programa en la cual primero se establece la frecuencia máxima a la que puede trabajar el oscilador, además se configuran los puertos y se manda llamar las funciones que configuran los módulos PWM, ADC y el encendido de los mismos. Ya que se han configurado los módulos el programa espera a que suceda una interrupción que indica que el ADC ya muestreó y convirtió las señales y manda llamar la rutina de interrupción con la cual ya puede ejecutar la rutina *Calculos*. El código para función *main* se muestra la figura 3.19.

```
int main(void)
{
    OSCTUNbits.TUN = 7;
    TRISB = 0x0FF;
    TRISF = 0;
    ADC_config();
    PWM_config();
    Encendido();

    while (1)
    {
        if(listo == 1)
        {
```

Figura 3.19. Función Main del código.

3.5.4.5 Función *ADC_config*

En esta función se configura el ADC para que muestree cuatro canales al mismo tiempo también el *trigger* del ADC se dispara por el *Timer 1* al cual se le especifica un valor que corresponde al tiempo que debe pasar para comenzar a muestrear el cual es de 46 μ s. El código se muestra en la figura 3.20.

```

void ADC_config(void)
{
    ADCONbits.ADSIDL = 0;
    ADCONbits.FORM = 0;
    ADCONbits.EIE = 0;
    ADCONbits.ORDER = 0;
    ADCONbits.SEQSAMP = 1;
    ADCONbits.ADCS = 0;
    ADPCFG = 0xFFFF0;
    ADSTAT = 0;
    ADCPC0bits.TRGSRC0 = 0x000C;
    ADCPC0bits.TRGSRC1 = 0x000C;
    ADCPC0bits.IRQEN0 = 1;
}

```

Figura 3.20. Código de la configuración del ADC.

El módulo ADC opera a una frecuencia de 120 MHz, la secuencia de muestreo y conversión elegida consiste en muestrear los canales pares primero e iniciar la conversión de uno y después continúa con los siguientes canales, esta se muestra más a detalle en la figura 3.21. También en esta función se establecen cuales son los canales que se van a utilizar.

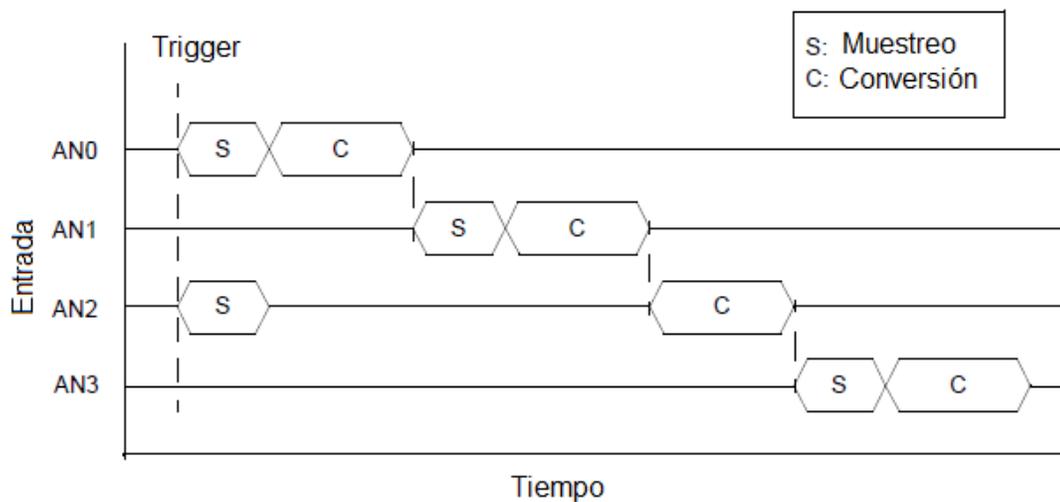


Figura 3.21. Diagrama de muestreo y conversión elegida.

3.5.4.6 Función *PWM_config*

En la figura 3.22 se detalla la configuración del módulo PWM. Al configurar el módulo PWM se establece el tiempo de conmutación de 46 μ s, ciclo útil del 50% y tiempo muerto de 1 μ s. Se activa la opción de generar dos salidas PWM complementarias y se establecen las salidas en el puerto.

```
void PWM_config(void)
{
    PTPER = 28700;
    PDC1 = 14350;
    DTR1 = 565;
    IOCON1bits.PMOD = 0x0;
    IOCON1bits.PENH = 0x0001;
    IOCON1bits.PENL = 0x0001;
}
```

Figura 3.22. Función *PWM_config*.

3.5.4.7 Función *Encendido*

El objetivo de la función es encender los módulos PWM y ADC además de la configuración del Timer 1 y habilitar la interrupción del ADC. En la configuración del Timer se establece un tiempo correspondiente al periodo de conmutación para que el ADC comience a muestrear. La función *Encendido* se muestra en la figura 3.23.

```
void Encendido(void)
{
    T1CON = 0x0000;
    TMR1 = 0x0000;
    PR1 = 843;
    IFS0bits.ADIF = 0x0000;
    IEC0bits.ADIE = 0x0001;
    ADCONbits.ADON = 0x0001;
    T1CONbits.TON = 0x0001;
    PTC0bits.PTEN = 0x0001;
    t = 0;
}
```

Figura 3.23. Función *Encendido*.

3.5.4.8 Función *Calculos*

Su función es aplicar la matriz de transformación a la parte real y ortogonal de la señal muestreada y de esta manera obtener las partes directa y de cuadratura.

En la figura 3.24 se presenta el código implementado para llevar a cabo la transformación y antitransformación a coordenadas DQ.

```
void Calculos(void)
{
    XDv = (XRV*coseno[t]) + (XIV*seno[t]);
    XQv = (-XRV*seno[t]) + (XIV*coseno[t]);
    XDi = (XRI*coseno[t]) + (XII*seno[t]);
    XQi = (-XRI*seno[t]) + (XII*coseno[t]);

    XDv = (XDv)/100;
    XQv = (XQv)/100;
    XDi = (XDi)/100;
    XQi = (XQi)/100;

    T = (XDv*coseno[t]) - (XQv*seno[t]);

    Periodo = 14350 + T;

    if(Periodo < 500)
    {
        Periodo = 500;
    }

    if(Periodo > 27000)
    {
        Periodo = 27000;
    }

    PDC1 = Periodo;

    listo = 0;

    if(t<=359)
    {
        t++;

        if (t == 359)
            t = 0;
    }
}
```

Figura 3.24. Función *Calculos*.

Debido a que el seno y coseno están en un rango de valores de ± 100 es necesario recuperar el valor real de las señales por lo tanto se tiene que efectuar una división. Ya que se tiene el valor real de la señal se efectúa la transformación de coordenadas DQ al tiempo aplicando la matriz de antitransformación. Para que este dato se cargue al registro que genera el ciclo útil se debe realizar una adecuación para que esté entre los límites del valor del periodo de conmutación. Cuando se realiza esto la bandera que indica que terminó de realizar los cálculos se pone en cero para que no vuelva a realizar la transformación en ese periodo. Además se aumenta una variable que es la que indica el valor del seno y coseno que se debe cargar.

3.5.4.9 Función de servicio a la interrupción del ADC

La rutina de interrupción es la que se encarga de cargar los valores muestreados y convertidos en las variables asignadas. También se elimina el *offset* de la señal de entrada para que no existan conflictos durante la transformación a DQ ya que los valores del seno y coseno no tienen *offset* y es importante que estén en el mismo nivel.

```
void __attribute__((interrupt,auto_psv)) _ADCInterrupt(void)
{
    IFS0bits.ADIF = 0;

    XRI = ADCBUF0;
    XII = ADCBUF1;
    XRV = ADCBUF2;
    XIV = ADCBUF3;

    XRI = (signed int)(XRI - 511);
    XII = (signed int)(XII - 511);
    XRV = (signed int)(XRV - 511);
    XIV = (signed int)(XIV - 511);

    listo = 1;

    ADSTATbits.P0RDY= 0;
    ADSTATbits.P1RDY= 0;
    TMR1 = 0x0000;
}
```

Figura 3.25. Rutina de interrupción del ADC.

Por medio de la bandera *listo*, se indica que los datos han sido tomados y que se puede ejecutar la función *Calculos*.

3.6 Diseño de un controlador lineal

El objetivo del controlador es que mantenga una corriente fija sin importar los cambios de carga que sucedan, debido a que cuando se conecte a la red eléctrica éste debe generar una potencia fija. Otra función importante que debe cumplir es que tenga una buena respuesta ante cambios de carga, esto es, que no existan picos de corriente muy elevados y que sea capaz de estabilizarse en un tiempo en el orden de los milisegundos. Además debe seguir la referencia, que en este caso es la red eléctrica, en fase y la amplitud que corresponde a un nivel de corriente así como un factor de potencia unitario. Todo esto se realiza en coordenadas DQ por lo que la fase de la señal está dada por la proporción entre la parte directa y la de cuadratura y la amplitud la establece la magnitud de dichas señales. La ventaja que se presenta al realizar un controlador lineal en coordenadas DQ es que las señales a compensar son del tipo cd. Para que se cumplan estos objetivos se debe analizar el comportamiento del sistema y de acuerdo a la respuesta del mismo realizar el diseño del controlador.

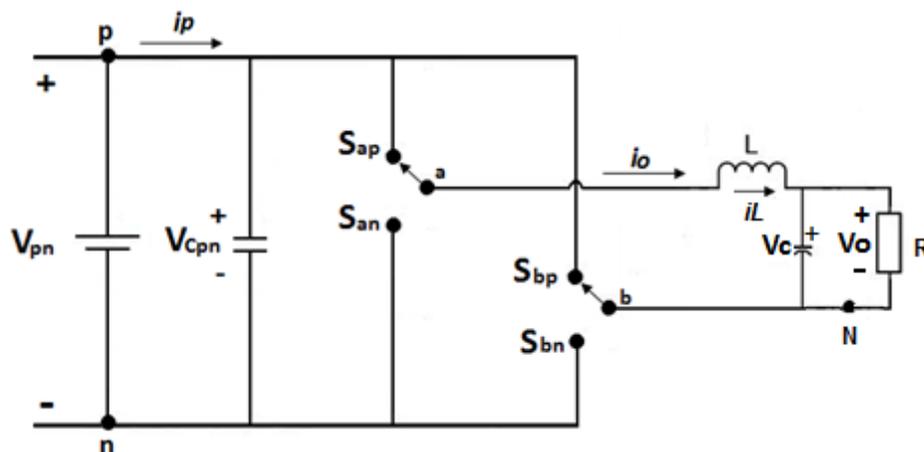


Figura 3.26. Circuito de análisis para el modelado del sistema.

El controlador fue diseñado con base al modelado de la planta con el cual se observa el comportamiento del sistema. Para obtener las ecuaciones de estado se analizó el

circuito de la figura 3.26 y como puede observarse es un inversor puente completo monofásico con salida en filtro LC que representa al sistema.

Debido a la naturaleza de los componentes, existen dos variables de estado, estas son la corriente del inductor y el voltaje en el capacitor. En el voltaje de entrada del filtro se reflejan las funciones de conmutación de los transistores y aplicando las leyes de *Kirchhoff* y de Ohm se obtienen las ecuaciones de estado (3.7) y (3.8).

$$\dot{x} = Ax + B\mu$$

$$\begin{bmatrix} i_L \\ V_C \end{bmatrix} = \begin{bmatrix} 0 & -1/L \\ 1/C & -1/RC \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} + \begin{bmatrix} s_{ap} - s_{bp} \\ L \\ 0 \end{bmatrix} V_{ref} \quad (3.7)$$

$$y = Cx$$

$$i_o = \begin{bmatrix} 0 & 1/R \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} \quad (3.8)$$

Como se observa en la ecuación (3.8), la salida del sistema se obtuvo en función a la corriente ya que éste es el parámetro a controlar y con base a ésta se hace el diseño. Con estas ecuaciones se obtiene la función de transferencia a la que se le aplica un impulso para ver su comportamiento y en base a éste proponer los parámetros a mejorar por el controlador.

Para obtener la función de transferencia del sistema se utilizó el *software* MATLAB en el cual se introdujeron los valores para cada dispositivo $L = 2.1 \text{ mH}$, $C = 6.6 \text{ } \mu\text{F}$, $R = 30 \text{ } \Omega$ y $V_i = 64 \text{ V}$ en las ecuaciones de estado (3.7) y (3.8) y para transformar las ecuaciones de estado a función de transferencia se utiliza la ecuación (3.9).

$$FDT = Cx * (SI - Ax)^{-1} * B\mu \quad (3.9)$$

donde:

SI es la matriz identidad multiplicada por el término en Laplace s .

De esta manera se obtiene la función de transferencia del sistema en lazo abierto mostrada en la ecuación (3.10).

$$\frac{V_o}{V_i} = \frac{4131498237703758544896}{23089744183296s^2 + 1399378443535127281s + 1665926708751515220000} \quad (3.10)$$

En la figura 3.27 se presenta la gráfica de la respuesta del sistema ante un impulso con valor final en 1 y la señal se estabiliza en 2.5 por lo que existe error en estado estacionario, los parámetros que se evalúan son el tiempo de estabilización que es de 2.15 ms y el máximo sobreimpulso de la señal el cual es del 29%. También se observa que la respuesta es sub-amortiguada por lo tanto tiene polos complejos conjugados dados en la función de transferencia. A partir de estos se propone un nuevo tiempo de estabilización así como un máximo sobreimpulso de tal forma que el sistema reaccione de la manera deseada, por lo que se proponen un tiempo menor de estabilización y un M_p (máximo sobreimpulso) menor para evitar picos muy altos al existir una variación en la carga del sistema.

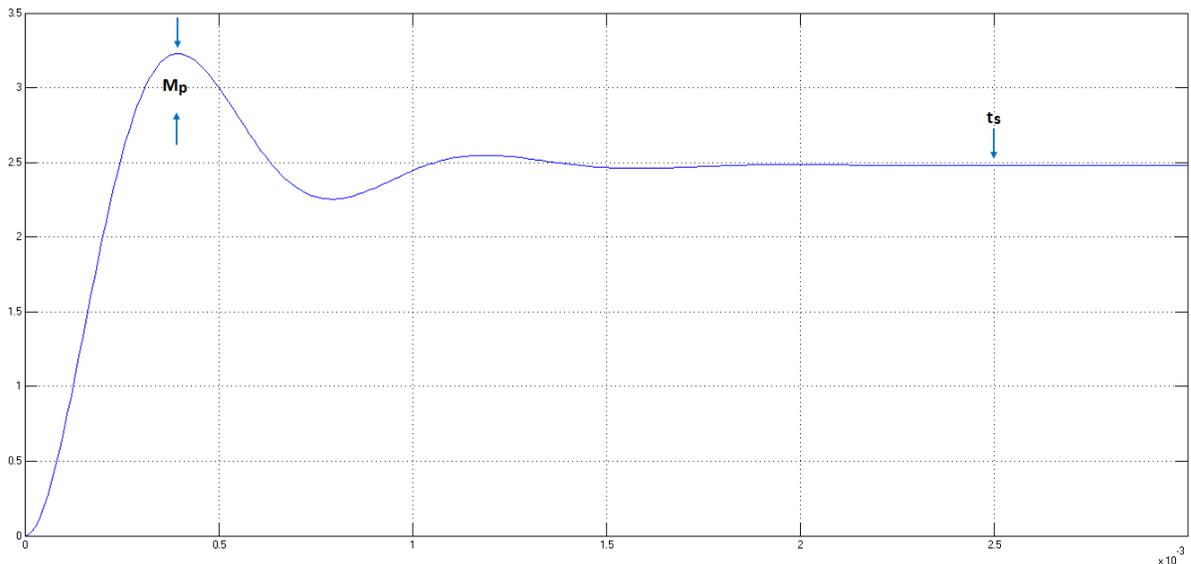


Figura 3.27. Respuesta del sistema ante un impulso.

Los polos del sistema (3.11) están dados por la función de transferencia en lazo abierto (3.10) los cuales determinan las características propias del sistema y en base a ellos y a los parámetros de diseño se aplica el método del lugar de las raíces.

$$s = -3030.3 \pm j7935.2 \quad (3.11)$$

Las ecuaciones para obtener los polos deseados del sistema a partir de los parámetros deseados son las siguientes (3.12). La primera está dada por el tiempo de estabilización t_s donde la parte real del polo deseado la define σ . La segunda ecuación relaciona al máximo sobreimpulso con la parte imaginaria del polo deseado, ω_d .

$$t_s = \frac{4}{\sigma} \qquad M_p = e^{-\frac{\sigma\pi}{\omega_d}} \qquad (3.12)$$

donde:

σ es la parte real del polo deseado.

ω_d es la parte imaginaria del polo deseado.

Se propone un tiempo de estabilización de 1 ms y un M_p del 5% y mediante las ecuaciones (3.12) se obtienen los polos deseados con posición en (3.13).

$$s = -4000 \pm j4202.8 \qquad (3.13)$$

Con estos datos se hace posible aplicar el método del lugar de las raíces utilizando el procedimiento que se explicó en el capítulo 2. En la figura 3.28 se encuentran posicionados los polos propios del sistema y los polos deseados.

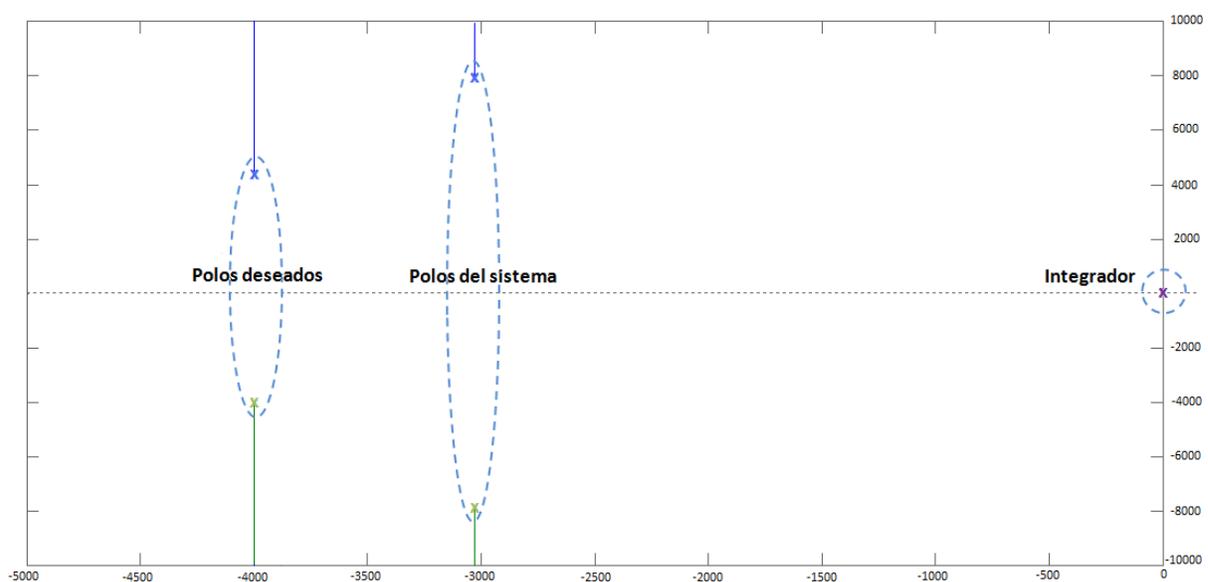


Figura 3.28. Posición de los polos reales y deseados del sistema.

Para obtener el cero del controlador se agrega un integrador en el origen para asegurar que el error en estado estable sea cero y se realiza un análisis de ángulos de llegada de los polos en lazo abierto respecto a los polos deseados en el plano s , tal como se muestra en la figura 3.29.

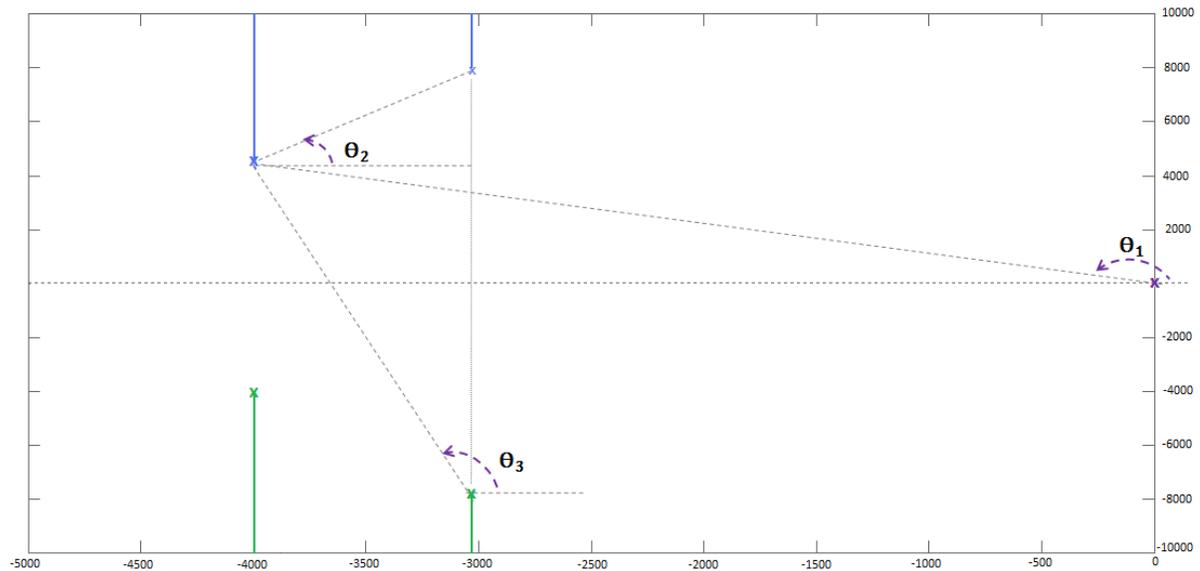


Figura 3.29. Análisis del lugar de las raíces.

Se obtienen los ángulos θ_1 , θ_2 , y θ_3 y con la suma de ellos se encuentra el ángulo que da la aportación que tiene el cero para mover al sistema al punto deseado, éste es el ángulo que falta para que la suma de los ángulos sea 180° .

$$\theta_1 = 133.58^\circ$$

$$\theta_2 = 75.41^\circ$$

$$\theta_3 = 94.57^\circ$$

$$-\theta_1 - \theta_2 - \theta_3 - \theta_{cero} = -180^\circ$$

$$\therefore \theta_{cero} = 123.56^\circ$$

Con el ángulo obtenido se encuentra la posición del cero:

$$\therefore \text{cero en } s = -678.75$$

La ganancia del controlador se obtiene mediante la ecuación (3.14) que relaciona la función de transferencia con los polos deseados, el integrador y el cero obtenido.

$$\frac{Kc(s+cero)}{s} \cdot FDT|_{s=4000+j4202.8} = 1 \quad (3.14)$$

Despejando K_c se obtiene la ganancia del controlador:

$$K_c = 0.675$$

El controlador con el cero (3.15) y la ganancia obtenidos se muestran en la ecuación (3.16).

$$s = -500 \quad (3.15)$$

$$G(s) = \frac{0.675s+337.5}{s} \quad (3.16)$$

Se hicieron ajustes en la simulación del controlador y se observó un mejor funcionamiento en la posición de $s = -500$ y no se observan problemas ante éste cambio.

Para realizar la implementación de manera digital es necesario discretizar el controlador lo cual se logra con la ayuda del software MATLAB. Se utiliza el comando C2D el cual muestra la siguiente estructura:

$$SYSD = C2D(SYS, Ts, METHOD)$$

donde:

SYS es el modelo en s que contiene el cero, polo y ganancia obtenidos.

Ts es el tiempo de muestreo.

METHOD es el método para realizar la discretización, en este caso se utilizó 'zoh'(Zero-order hold on inputs).

El controlador discretizado está dado en la ecuación (3.17).

$$G(z) = \frac{0.675z - 0.6593}{z - 1} \quad (3.17)$$

Con base en la figura 3.30, donde $G(z)$ es el controlador definido en la ecuación (3.17), se muestra la realimentación negativa que da como resultado el error del sistema y por consiguiente la salida del sistema compensado.

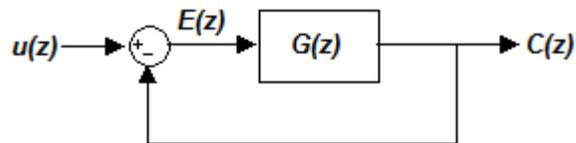


Figura 3.30. Diagrama esquemático del controlador.

Para realizar la transformada inversa de Z y obtener una ecuación que sea implementada en un microcontrolador se realizan los siguientes pasos.

- Se obtiene la relación entre la salida y entrada al bloque $G(z)$ y se multiplica por el orden de la ecuación, que en este caso es de primer orden, tal como muestra la ecuación (3.18).

$$\frac{C(z)}{E(z)} = \frac{az - b}{z - 1} \cdot \frac{z^{-1}}{z^{-1}} = \frac{a - bz^{-1}}{1 - z^{-1}} \quad (3.18)$$

donde:

$$a = 0.675 \text{ y } b = 0.6593.$$

- Se efectúa una multiplicación cruzada (3.19) y se aplica la transformada inversa de Z como se muestra en la ecuación (3.20) y con esto se obtiene la ecuación que puede implementarse de forma digital (3.21). En esta ecuación se muestra la salida anterior $C[n-1]$, el error anterior $e[n-1]$ y actual $e[n]$ a los cuales se les aplica una ganancia y de esta manera se controla el sistema.

$$C_{(z)} \cdot (1 - z^{-1}) = E_{(z)} \cdot (a - bz^{-1}) \quad (3.19)$$

$$Z^{-1} \{C_{(z)} + z^{-1}C_{(z)} = aE_{(z)} - bz^{-1}E_{(z)}\} \quad (3.20)$$

$$C[n] = a \cdot e[n] - b \cdot e[n-1] - C[n-1] \quad (3.21)$$

La ecuación (3.21) puede ser aplicada en un microcontrolador en el entorno de las coordenadas DQ, es decir, se transforman las señales real e imaginaria de la referencia y las señales real e imaginaria del sensado de corriente. Se obtiene el error para la parte de directa y la parte de cuadratura y se les aplica la ecuación del controlador (3.21). Para esto se debe crear una variable que almacene el error actual del sistema $e[n]$, otra para la suma de los errores anteriores $e[n-1]$ y una más para las salidas anteriores del sistema $C[n-1]$. Se obtendrán dos resultados de $C[n]$, una para la parte de directa y otra para la parte de cuadratura las cuales serán transformadas al tiempo y la señal resultante será aplicada al PWM el cual genera el ciclo útil para el inversor.

La ecuación final del controlador hace referencia a los términos PID (Proporcional Integral Derivativo). El término P se aplica al error actual del sistema, el término I a los errores anteriores y el término D a la salida del sistema, el cual al ser predictivo, hará que el controlador, ante algún cambio en el sistema, pueda actuar rápidamente sobre la salida del mismo. Cada uno de ellos garantiza que el sistema tendrá el comportamiento deseado, es decir, con los parámetros de máximo sobreimpulso y tiempo de estabilización propuestos, así como error en estado estable igual a cero [3].

Finalmente, el sistema en lazo cerrado se simula en *Simulink* dentro del entorno de las coordenadas DQ, se hace la variación de la carga y se establece el rango en el cual el controlador podrá responder.

3.7 Implementación del sistema en lazo abierto

En la figura 3.31 se muestra la placa de circuito impreso en la que se encuentran implementados el inversor monofásico puente completo, el filtro LC, la adecuación

para la señal de la red eléctrica así como del sensado de corriente del sistema. En ella se muestran cada parte del sistema y sus componentes.

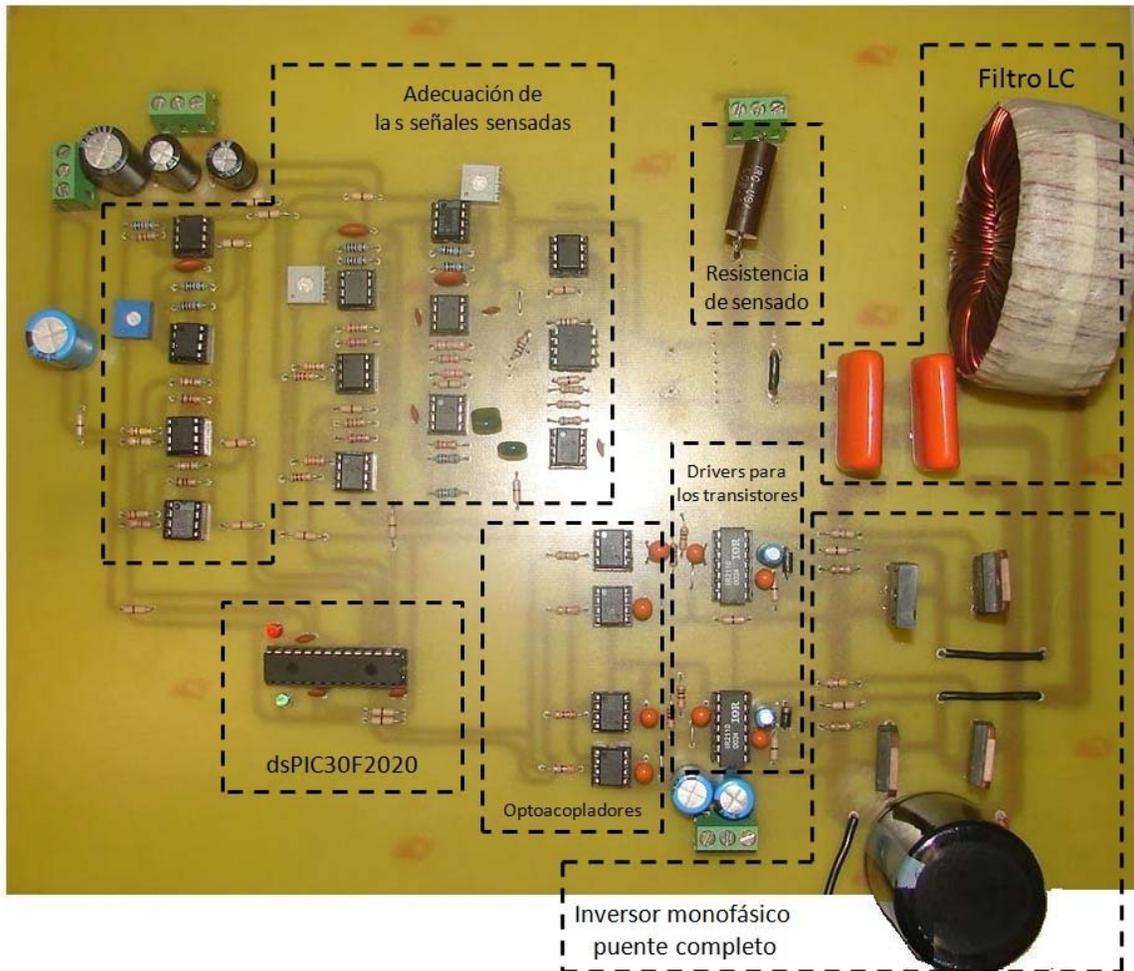


Figura 3.31. Placa de circuito impreso del sistema implementado.

En este capítulo se presentó el método de diseño e implementación de los elementos planteados de un sistema fotovoltaico interconectado a la red eléctrica. En el siguiente capítulo se exponen las pruebas realizadas a las etapas implementadas del sistema en forma práctica y las simulaciones del controlador en *Simulink* de MATLAB.

Referencias

- [1] MUHAMMAD H. Rashid, “Electrónica de potencia. Circuitos, Dispositivos y aplicaciones”, Editorial Pearson Educación, Tercera edición, 2004.
 - [2] MICROCHIP Technology Inc., dsPIC30F1010/202X, Datasheet, (Página Web), <http://ww1.microchip.com/downloads/en/DeviceDoc/70178C.pdf>, consultada en Noviembre 2008.
 - [3] OGATA Katsuhiko, “Ingeniería de Control Moderna”, Editorial Pearson, Tercera Edición, 1998.
-

CAPÍTULO IV

Pruebas y resultados

En este capítulo se presentan las pruebas realizadas a las etapas de un sistema fotovoltaico interconectado a red, definidas en los capítulos dos y tres, estas son: la etapa de potencia que se conforma por un inversor monofásico puente completo, el sensado de la señal de corriente, la etapa de adecuación, el controlador y la etapa digital con la transformación a coordenadas DQ realizada en el microcontrolador dsPIC30F2020. Se especifican las condiciones de prueba para cada una de estas etapas y se analizan las formas de onda de corriente y voltaje de las mismas. Se realizan pruebas con diferentes índices de modulación en el inversor además de pruebas que se delimitan más adelante. En cuanto al controlador se presentan los resultados, en simulación de *Simulink* de MATLAB, de su funcionamiento en coordenadas DQ con carga resistiva y filtro LC de salida y se delimita el rango en el cual puede accionar.

4.1 Pruebas al inversor

Una de las partes más importantes en un sistema fotovoltaico interconectado a red es el inversor por lo que debe ser probado en el máximo de su potencia nominal. Se verifica el funcionamiento de sus dispositivos en el rango de voltaje y corriente establecidos, así como también las formas de onda del voltaje y corriente de salida en una carga resistiva con y sin filtro. El inversor es probado a diferentes índices de modulación (m) para analizar su comportamiento al variar la señal que modula al PWM. También es importante la distorsión armónica o THD (*Total Harmonic Distortion*) ya que es la inclusión de armónicos en la señal de salida por lo que ésta es medida en el voltaje y corriente de salida bajo condiciones específicas. En la figura 4.1 se presenta el esquema de acuerdo al cual se hicieron las pruebas, con voltaje máximo de 100 V y carga específica de 25 Ω .

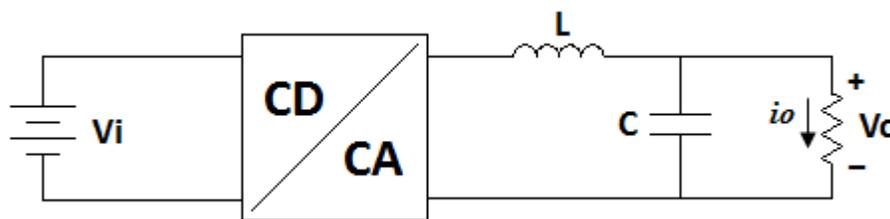


Figura 4.1. Diagrama esquemático para realizar las pruebas al inversor.

4.1.1 Pruebas de señalización

Antes de realizar las pruebas al inversor se deben revisar los disparos para los transistores los cuales se generan en el módulo PWM del dsPIC. En él se especifica la frecuencia de conmutación para el inversor, el ciclo útil y el tiempo muerto entre los disparos lo que significa que en un tiempo específico los transistores estarán apagados siendo esto necesario para evitar que los transistores de una sola rama conduzcan al mismo tiempo. Así mismo, para lo anterior también es necesario que los disparos sean complementarios.

En la figura 4.2 se encuentran los disparos alto y bajo generados por el microcontrolador y estos son complementarios. Se presentan los tiempos muertos

CAPÍTULO IV. Pruebas y resultados

entre los disparos alto y bajo de los transistores en la figura 4.3, esto para evitar corto circuito en la fuente de cd y daños en los dispositivos, el tiempo muerto es de $1\mu\text{s}$ y es mostrado en la figura 4.3.

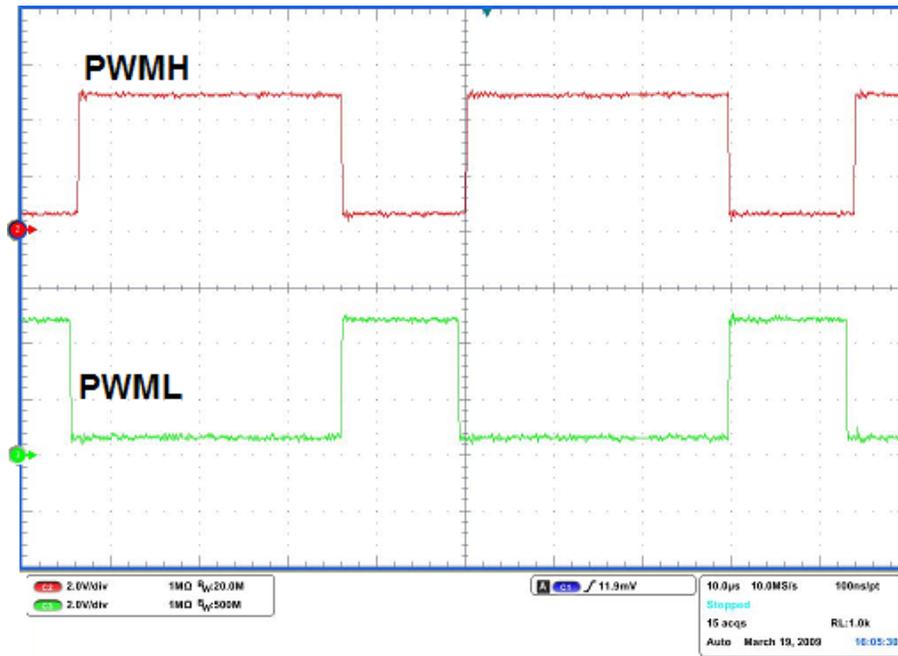


Figura 4.2. Disparos complementarios generados por el dsPIC30F2020.

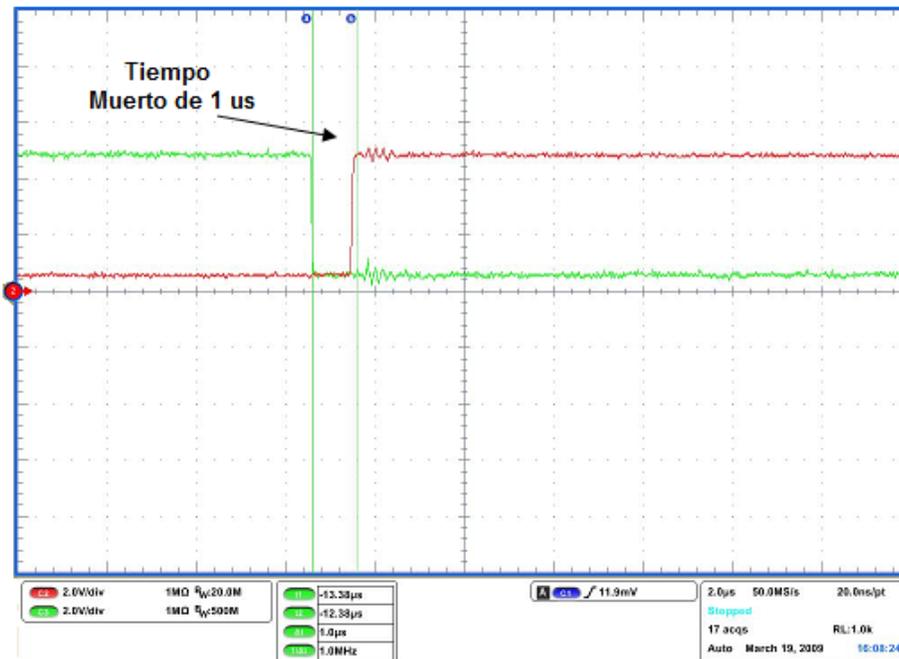


Figura 4.3. Tiempo muerto de $1\mu\text{s}$ en los disparos del inversor.

CAPÍTULO IV. Pruebas y resultados

Los disparos para las ramas de los inversores están dados en los *drivers* IR2110, en la figura 4.4 se muestran los PWM de disparo para cada transistor de la primera rama, para ambos disparos el voltaje es de 14.4 V al igual que los disparos para la segunda rama en la figura 4.5 y se logra ver que los disparos son complementarios para ambas ramas.

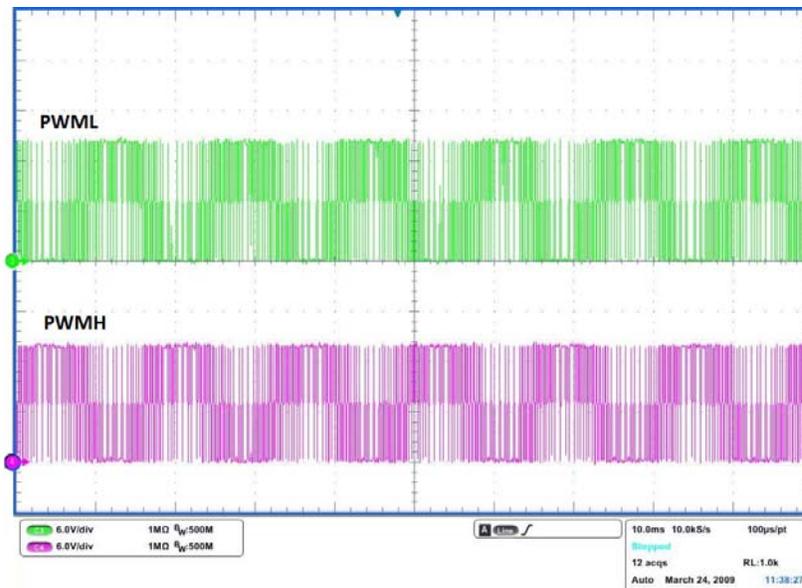


Figura 4.4. Disparos para la primera rama del inversor.

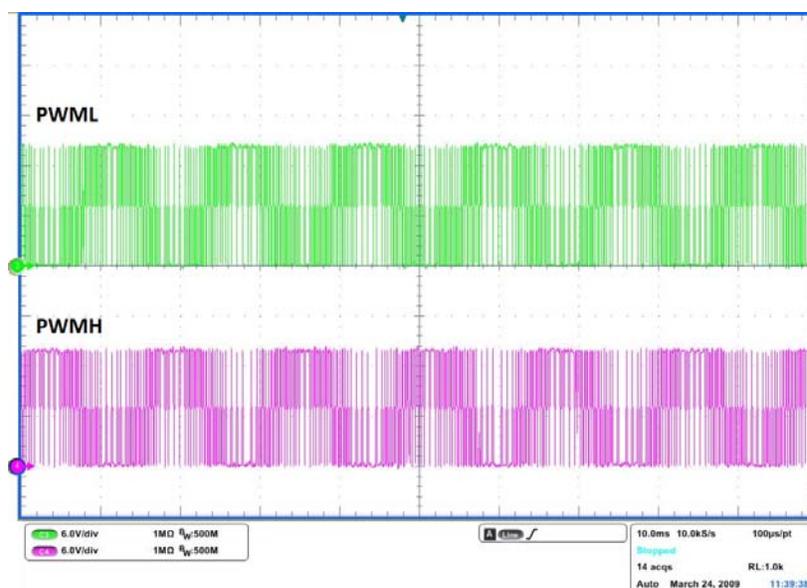


Figura 4.5. Disparos para la segunda rama del inversor.

CAPÍTULO IV. Pruebas y resultados

Las pruebas se realizaron al inversor sin filtro y con filtro de salida para observar las señales de voltaje y corriente las que muestran como se afecta la potencia de salida bajo estas dos condiciones. Las señales PWM son generadas por el dsPIC30F2020 y como se mostró en la señalización son aptas para su aplicación al puente.

Realizadas estas pruebas de señalización del sistema y al ver que su funcionamiento es óptimo, se procede a efectuar las pruebas al inversor definidas en los siguientes puntos y con sus respectivas formas de onda, así como su análisis.

4.1.2 Pruebas al inversor sin filtro LC a la salida

Se hicieron pruebas bajo el siguiente esquema, en la figura 4.6, en el cual solo está presente el voltaje de alimentación de cd al puente, el convertidor y una carga resistiva.

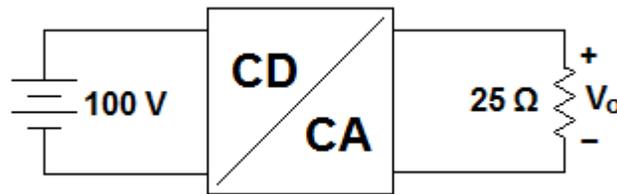


Figura 4.6 Esquema para realizar pruebas al convertidor cd-ca sin filtro.

Las pruebas al inversor para este caso se realizaron bajo las siguientes condiciones de prueba:

- Voltaje de alimentación máximo de 100 V.
- Carga resistiva de 25 Ω .
- Frecuencia de conmutación del inversor a 21 kHz.
- Tiempo muerto de 1 μ s.

En la figura 4.7 se encuentran las formas de onda de voltaje del inversor al 100% de la potencia nominal, es decir a 100 V y sin el filtro LC a la salida del inversor.

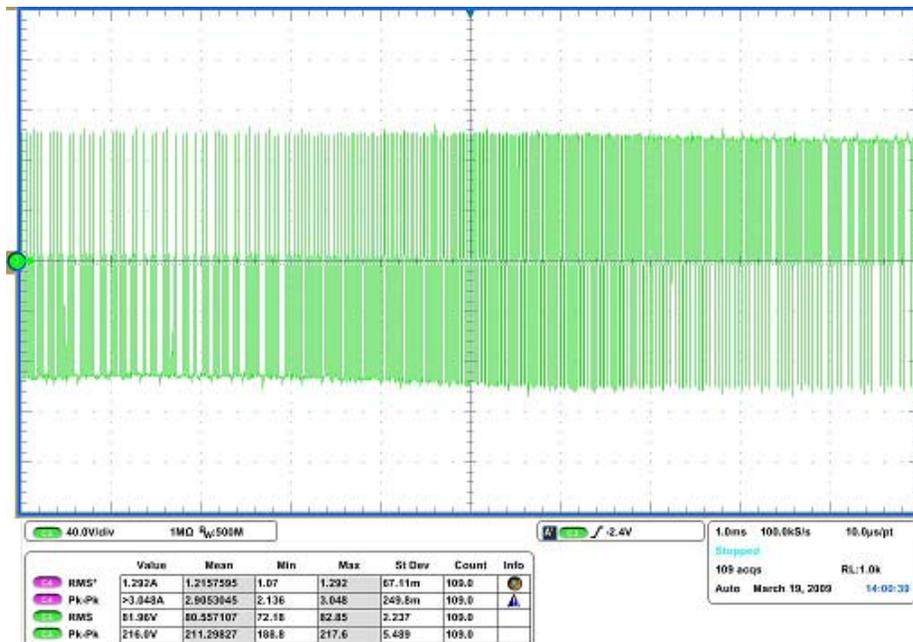


Figura 4.7. Forma de onda del voltaje del inversor sin filtro.

En esta prueba el voltaje de salida generado por el inversor es de 200 Vpp, por lo tanto la potencia del inversor al 100% de su potencia nominal, la cual se calcula con la ecuación (4.1) que relaciona el voltaje eficaz de salida con la carga resistiva del inversor [1]. La potencia para el valor máximo de voltaje corresponde a 104 W siendo esta la potencia máxima que puede entregar el inversor sin un filtro a la salida.

$$P = \frac{V_p}{R} = \frac{(51)^2 V_{rms}}{25 \Omega} = 104 \text{ W} \quad (4.1)$$

Debido a la modulación SPWM se observa cómo con la variación del pulso se va formando una señal senoidal. Para este caso la señal tiene una frecuencia de 60 Hz ya que es la frecuencia de la red eléctrica.

4.1.3 Pruebas al inversor con filtro LC a la salida

El esquema utilizado para hacer estas pruebas es el mostrado en la figura 4.8. El filtro pasabajos LC se coloca para recuperar la señal con la frecuencia fundamental de 60 Hz, éste no causa alteraciones en las señales de corriente y voltaje de salida.

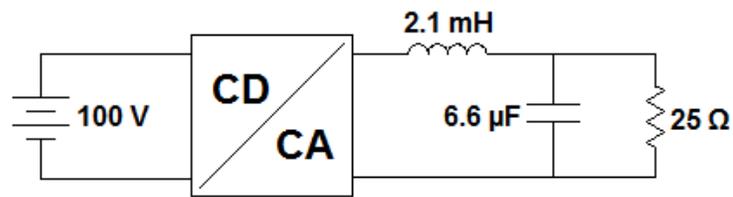


Figura 4.8. Esquema para realizar pruebas al convertidor cd-ca con filtro.

Las pruebas se realizaron bajo las siguientes condiciones:

- Voltaje de alimentación máximo de 100V.
- Carga resistiva de 25 Ω .
- Frecuencia de conmutación del inversor a 21 kHz.
- Tiempo muerto de 1 μ s.
- Filtro LC con valores de $L = 2.1$ mH y $C = 6.6$ μ F.

Las pruebas se realizan al voltaje máximo de alimentación para obtener el voltaje y corriente alternos máximos y por consiguiente la potencia eficaz máxima para el voltaje de entrada ya definido.

En la figura 4.9 se presenta la señal de voltaje y corriente de salida para un voltaje de alimentación al puente de 100 V. El voltaje tiene un voltaje en alterna de 41.8 V_{rms} y la corriente de 1.427 V_{rms}. Estos son el voltaje y corriente máximo en corriente alterna para el inversor con filtro. También es apreciable que la frecuencia tanto para la señal de voltaje como de corriente corresponde a 60 Hz.

El valor eficaz de la potencia se calcula con la ecuación (4.2) que es una relación entre el voltaje en rms y la carga resistiva y se obtiene un valor de alrededor de 70 W. Esta es la potencia eficaz máxima que puede entregar el inversor con filtro para el voltaje máximo.

$$P = \frac{V_{\text{rms}}^2}{R} = \frac{(41.8)^2 V_{\text{rms}}}{25} = 69.88 \text{ W} \quad (4.2)$$

CAPÍTULO IV. Pruebas y resultados

El voltaje dren-fuente en una de las ramas del inversor para este caso se muestra en la figura 4.10. El voltaje que presenta esta rama es de 100 V y éste es siempre positivo lo que indica que el voltaje presente en el transistor está dentro del rango de valores para este dispositivo. Con el voltaje dren-fuente se puede ver cuál es el voltaje pico de la señal de voltaje de salida.

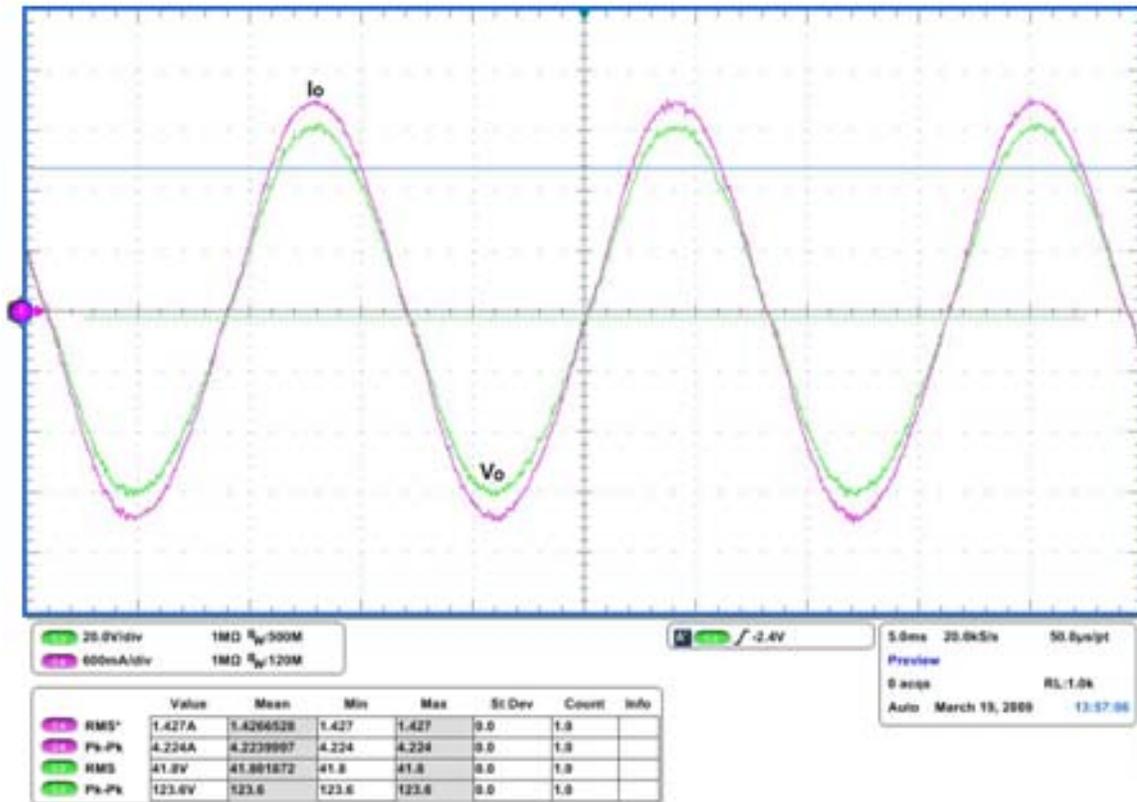


Figura 4.9. Formas de onda de voltaje y corriente del inversor con filtro.

En un inversor ideal el voltaje de salida sería una senoidal pero en la práctica esto no es posible dada la naturaleza de los dispositivos, por lo que es necesario colocar un filtro a la salida del inversor para obtener una senoidal. El capacitor actúa al suavizar la onda de voltaje y el inductor lo hace en la corriente, pero es claro que es mucha la energía que necesita el filtro para hacer esto y eso es observable en las formas de onda del voltaje con y sin filtro ya que la disminución del voltaje de salida en el primer caso es muy notable lo que afecta bastante en la potencia máxima del inversor. Sin embargo, para casos específicos como este, es necesario el uso de un filtro para obtener una señal senoidal por lo que el filtro debe ser eficiente.

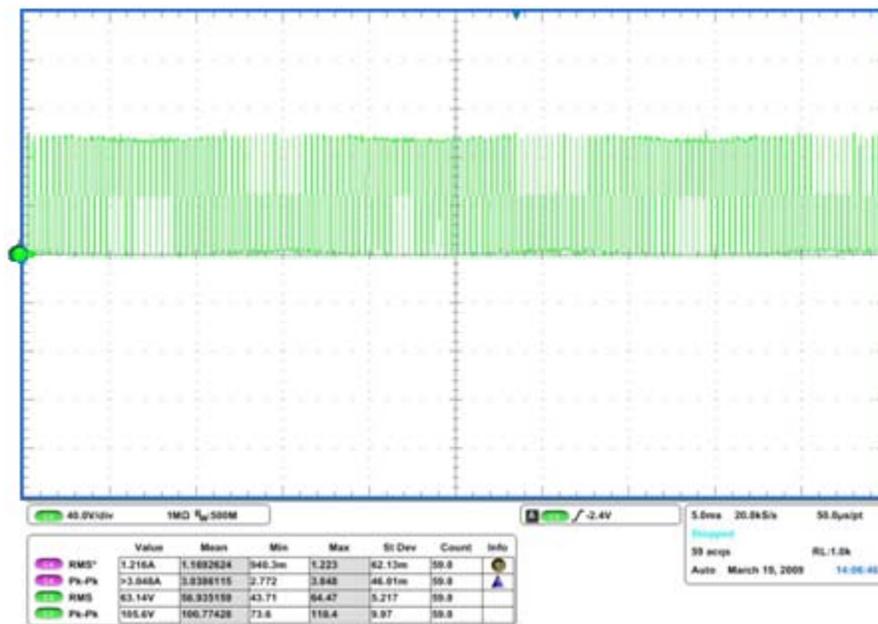


Figura 4.10. Formas de onda de voltaje dren-fuente en una rama del inversor con un voltaje de entrada de 100V.

4.1.4 Pruebas al inversor con distintos índices de modulación

Bajo las condiciones de prueba del inversor con filtro a la salida se realizaron pruebas para 4 distintos índices de modulación con el voltaje máximo de alimentación al puente, es decir, a 100V. El índice de modulación define como será la variación en la modulación o señal SPWM, si la variación será en un rango grande o pequeño y esto se observa en cada una de las pruebas. Las pruebas para los índices de modulación definidos se desglosan a continuación.

✦ Para $m = 0.8$

Se varía el índice de modulación de tal forma que la señal de referencia para generar la señal PWM es 0.8 veces del valor máximo que esta pueda adquirir. De esta manera se obtienen las formas de onda senoidales de salida de voltaje y corriente del inversor la cual se aprecia en la figura 4.11.

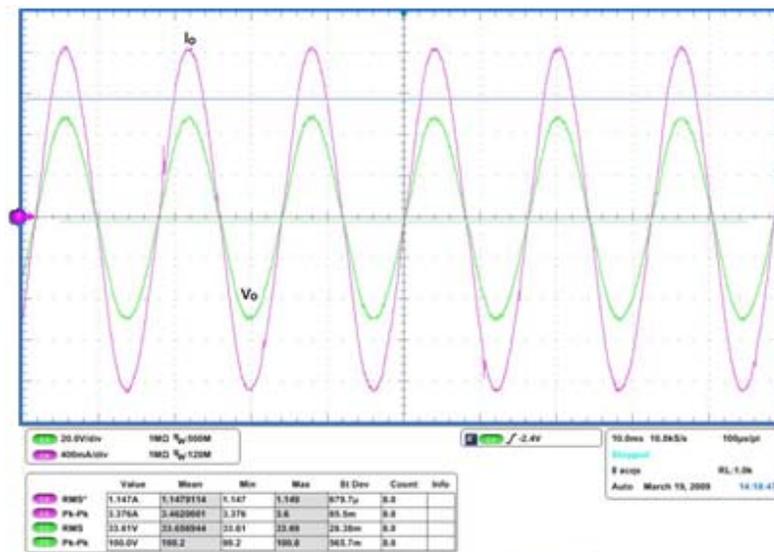


Figura 4.11. Formas de onda de voltaje y corriente para $m = 0.8$.

✦ Para $m = 0.6$

Para este índice de modulación la señal de referencia es 0.6 veces el máximo del voltaje que puede tomar y se obtuvieron las formas de voltaje y corriente de la figura 4.12. Esta señal en comparación con la obtenida con índice de modulación de 0.8 se aprecia ruido en las crestas de las señales de voltaje y corriente debido a que la amplitud es menor por lo tanto se hacen más susceptibles al ruido.

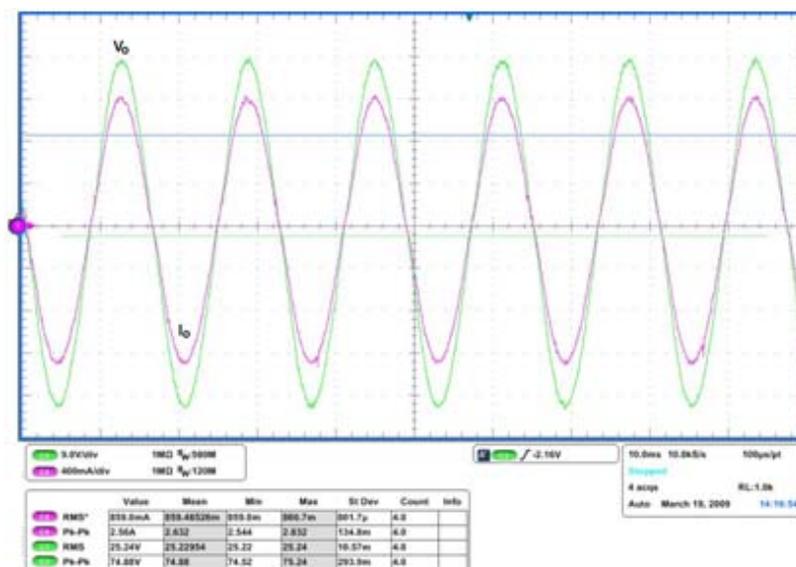


Figura 4.12. Formas de onda de voltaje y corriente para $m = 0.6$.

CAPÍTULO IV. Pruebas y resultados

✦ Para $m = 0.4$

El índice de modulación se varía para que la señal de referencia corresponda a 0.4 veces al máximo de la señal y así generar las formas de voltaje y corriente que se muestran en la figura 4.13.

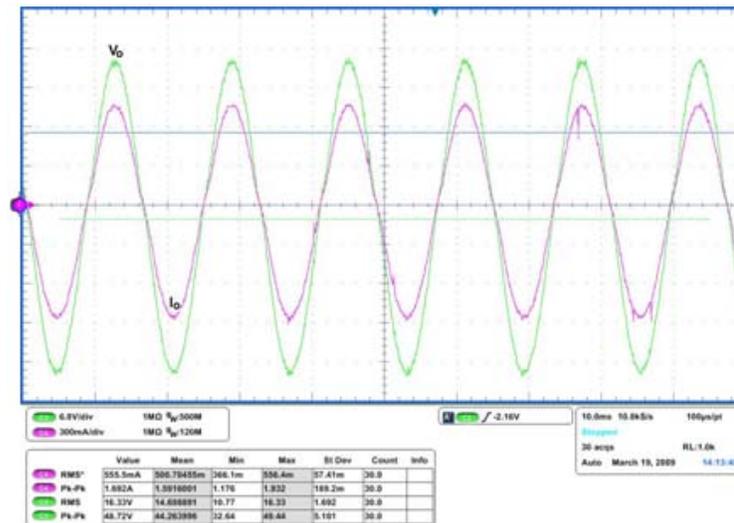


Figura 4.13. Formas de onda de voltaje y corriente para $m = 0.4$.

✦ Para $m = 0.2$

Al igual que para los índices anteriores, éste se logra multiplicando la señal de referencia por un valor que corresponda al 0.2 de su valor máximo. Las formas de onda de voltaje y corriente se observan en la figura 4.14.

En la tabla 4.1 se encuentran los voltajes y corrientes de salida del inversor para los índices de modulación a los que fue probado el inversor con condiciones del voltaje nominal máximo. Se presentan los valores de amplitud de la señal así como los valores rms de corriente y voltaje.

Al variar el índice de modulación desde el máximo al mínimo que podría tomar, se observa cómo se afecta el voltaje y corriente de salida en cuanto a amplitud así como la inclusión de ruido en las crestas de la señal ya que al disminuir la amplitud de la señal esta puede afectarse más por el ruido y ocasionar deformaciones tal como se observa con un índice de modulación de 0.2.

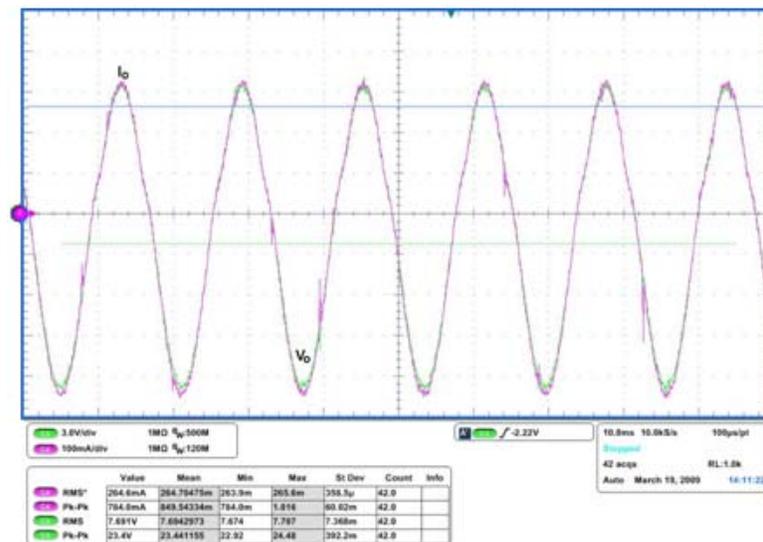


Figura 4.14. Formas de onda de voltaje y corriente para $m = 0.2$.

Tabla 4.1. Pruebas al inversor con los diferentes índices de modulación y los voltajes de salida resultantes.

Índice de Modulación	Voltaje de Salida del Inversor (Vpp)	Voltaje eficaz (Vrms)	Corriente pico-pico (App)	Corriente eficaz (Arms)
$m = 0.8$	100	33.61	3.376	1.147
$m = 0.6$	74.88	25.24	2.56	0.859
$m = 0.4$	48.72	16.33	1.692	0.555
$m = 0.2$	23.4	7.691	0.784	0.264

La frecuencia para cada una de las señales es de 60 Hz esto porque para un sistema fotovoltaico interconectado a red, la frecuencia debe ser la misma que la de la red eléctrica para que exista un factor de potencia unitario, sin desfaseamiento por lo que las señales se generan para esta frecuencia.

4.1.5 Distorsión armónica de la corriente y voltaje

La distorsión armónica total o THD representa la reducción del factor de potencia debido a que la señal de la corriente no sea completamente senoidal. Este factor es muy importante en un inversor ya que al alimentar a una carga que requiera corriente

alterna se debe tomar en cuenta la calidad de tensión y corriente alternas que serán aplicadas las cuales son cuantificadas por este factor.

La distorsión armónica para las señales de voltaje y corriente se midió con un FLUKE 43B para un índice de modulación unitario y con el filtro LC de salida y una carga resistiva. En la tabla 4.2 se encuentran dispuestos los valores de THD que se obtuvieron tanto para voltaje como para corriente con voltaje de entrada al puente máximo así como un índice de modulación de 1.

Tabla 4.2. Índice de THD en corriente y voltaje de salida del inversor

% Potencia Nominal	% THD	
100%	2.6%	Voltaje
	2.9%	Corriente

Los valores de THD obtenidos no exceden del 3% en voltaje ni en corriente por lo que no es mucha la distorsión que sufre la señal ante este contenido armónico. Normalmente el rango de THD que son aceptables es por debajo del 10% de distorsión armónica, superiores a este la señal sufre deformaciones más notables.

4.2 Pruebas al sensado

Si se desea controlar un parámetro como en este caso la corriente, el funcionamiento del sensado de corriente es imprescindible para este proyecto. Las pruebas se realizaron a una corriente y voltaje máximos y dado que es una resistencia de 0.1Ω la que se utiliza para este fin, la relación entre el voltaje y la corriente es directamente proporcional. Mediante la ecuación (4.3) la cual relaciona a la corriente y la resistencia se puede establecer que la corriente que circule por esta será el voltaje en la resistencia de sensado multiplicada por su valor. Por lo tanto, si la resistencia de sensado tiene un valor de 0.1Ω y la corriente presente en la carga es de 2.6 App, el voltaje presente en la resistencia calculándola con la ecuación es de 260 mVpp.

$$V = R \cdot I = (0.1 \Omega) \cdot (2.6 \text{ App}) = 260 \text{ mVpp} \quad (4.3)$$

CAPÍTULO IV. Pruebas y resultados

Las pruebas se realizaron a un voltaje de alimentación al inversor con 64 V el cual es un voltaje medio de acuerdo al voltaje máximo con el que se probó el inversor que fue a 100 V. El comportamiento de la resistencia de sensado se observa en la figura 4.15 donde se encuentra su forma de onda la cual corresponde a 272 mVpp.

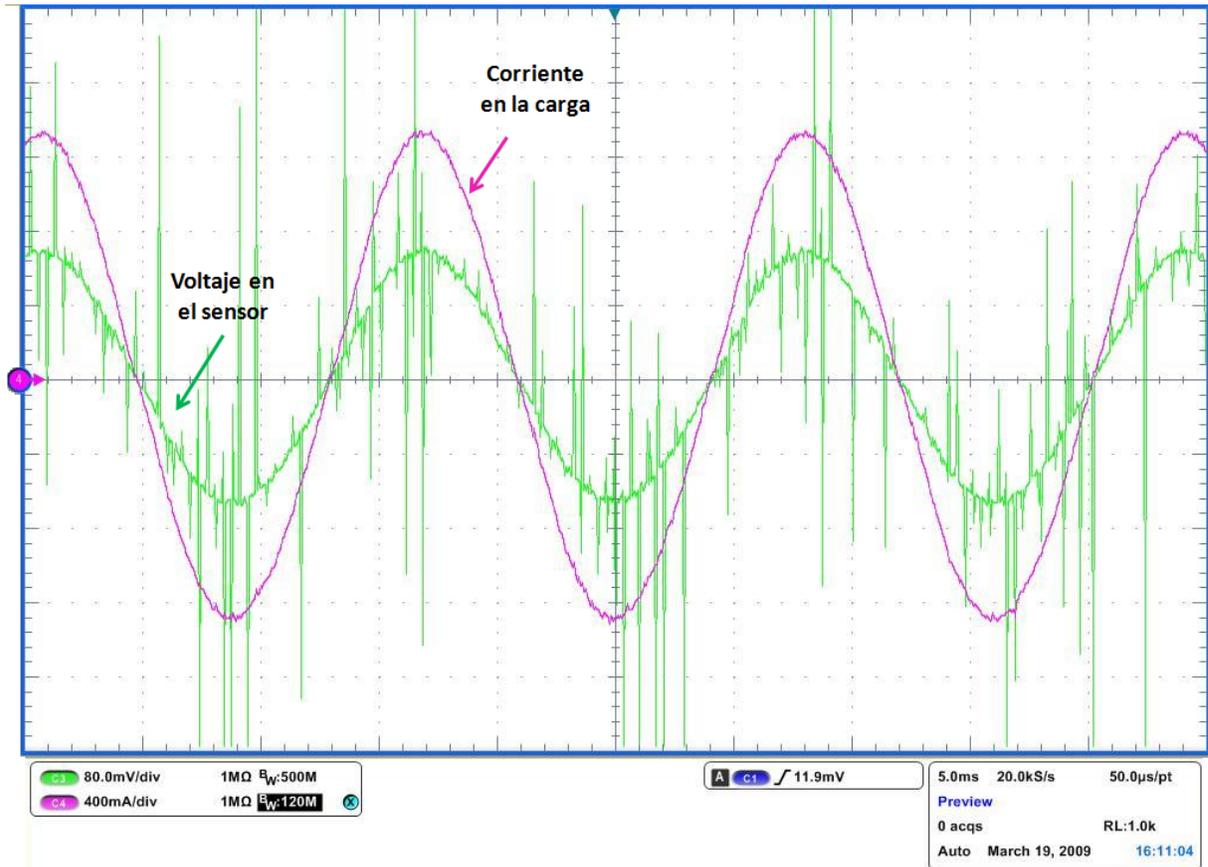


Figura 4.15. Formas de onda de voltaje en el sensor y corriente en la carga.

Debido a que es una señal de muy bajo voltaje y aunque se encuentre después del filtro LC de salida, aún le afecta el ruido y algunos armónicos de alta frecuencia que se generan por la conmutación de los transistores. El voltaje que se presenta en la resistencia es de 272 mVpp lo cual puede ser ocasionado por los picos de la señal, pero el valor es muy cercano al calculado que es de 260 mVpp. En la carga se presenta una corriente de 921 mArms, por lo tanto en el voltaje de la resistencia se presentan aproximadamente 96 mVrms muy cercano a los 92 mVrms que teóricamente debieran presentarse.

4.2.1 Adecuación de la señal de sensado para el dsPIC30F2020

Con la señal resultante del sensado, de 306 mVpp, se realiza la adecuación para el desfaseamiento y por consiguiente la adecuación para que la señal pueda ser procesada por el dsPIC. Primero la señal al provenir de un sensado sin aislamiento, necesita procesarse por un dispositivo que al generar una salida esta no se afecte en forma y frecuencia, además para que pueda tener una referencia a tierra distinta a la de potencia y no existan problemas por aislamiento. El dispositivo que se utiliza es el INA129 el cual es un amplificador de instrumentación con el que sólo se amplifica la señal. En la figura 4.23 está la señal del voltaje de salida del INA129, con una amplitud de 27 Vpp.

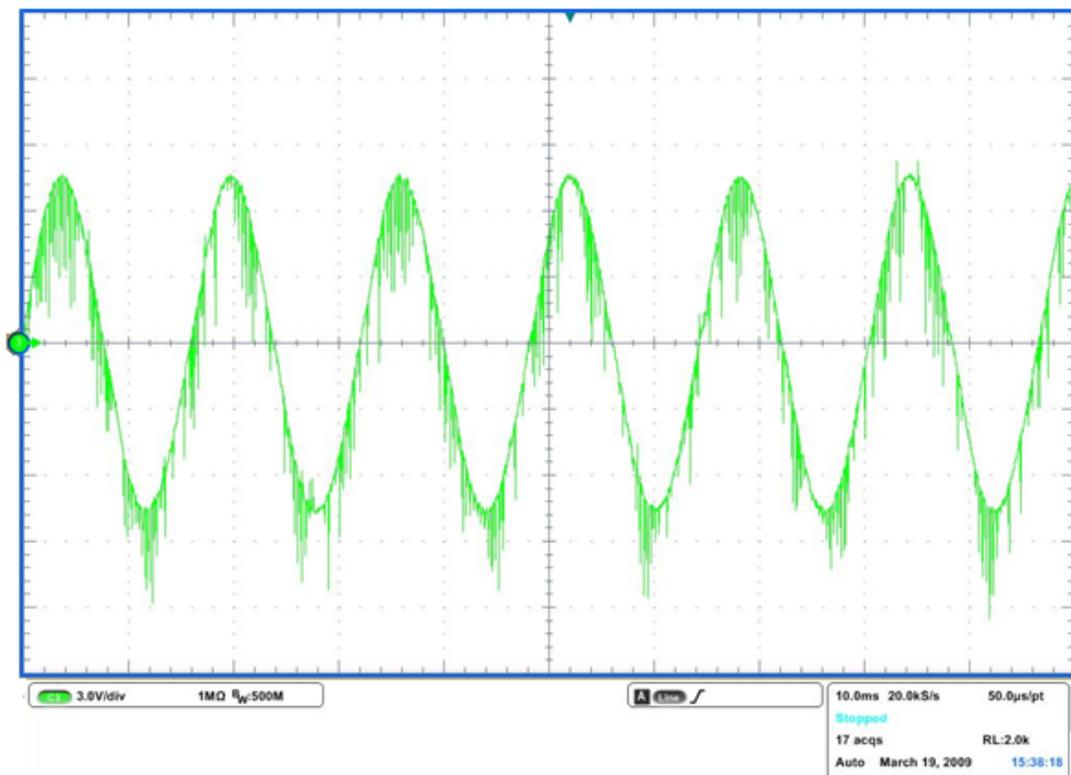


Figura 4.16. Señal de voltaje en la salida del INA129.

Al igual que en las señales de las figuras 4.15 y 4.16, que son las señales en la resistencia del sensado, la señal generada por el INA129 (figura 4.16) contiene ruido de alta frecuencia concentrado en las crestas de la señal. Esto hace necesario el filtrado de la señal para que al realizarse el desfaseamiento las señales estén lo

CAPÍTULO IV. Pruebas y resultados

suficientemente suavizadas. El filtro que se implementó fue un filtro activo de 3er orden de tipo Butterworth a una frecuencia de corte de 600 Hz, esto para evitar desfaseamiento en la señal. Para introducirla al filtro la señal debe ser atenuada un poco por medio de un operacional en configuración de atenuador esto para evitar que el filtro la deforme debido al contenido armónico que presenta.

En la figura 4.17 se encuentra la señal de voltaje filtrada con una amplitud de 0.6 Vpp, la cual es menor que el voltaje generado por el amplificador de instrumentación.

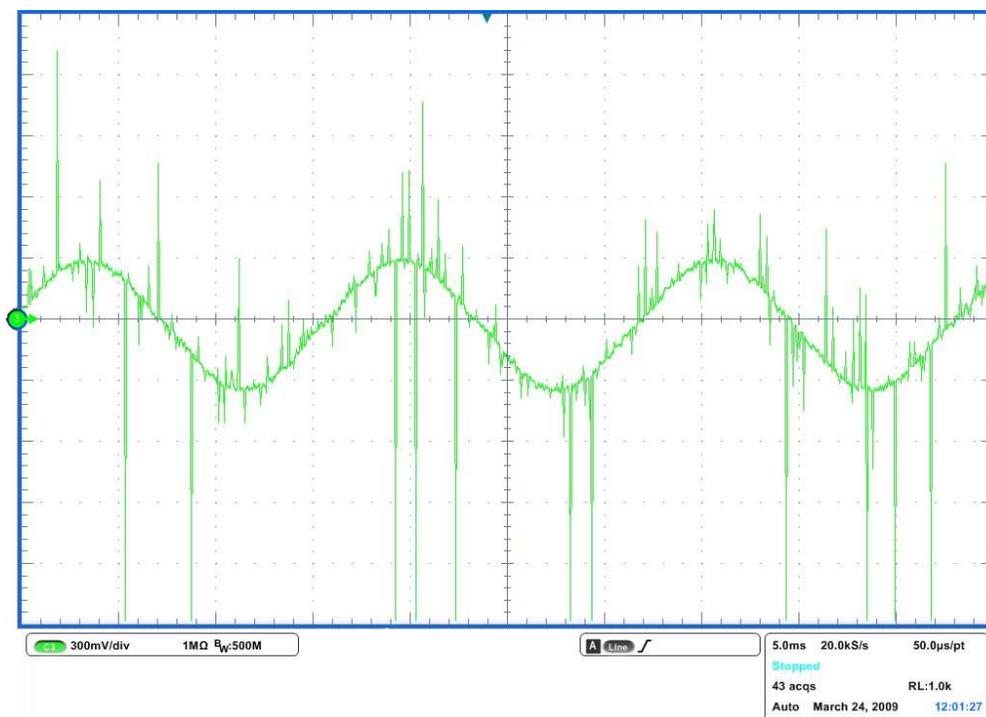


Figura 4.17. Señal del voltaje del sensado ya filtrada.

Al ser filtrada la señal pasa a un dispositivo de aislamiento u optoacoplador lineal HCNR 200-000E, éste permite que la señal del sensado pueda ser referenciado a la tierra de la etapa digital dando un aislamiento para ambos circuitos.

Para que se lleve a cabo la transformación a coordenadas DQ se necesitan dos señales del sensado, la señal original y una ortogonal a ésta, es decir, desfasada 90° , para esto se implementó un desfasador analógico por medio de un amplificador operacional con el cual se ajustó la señal para que tuviera este desfaseamiento.

CAPÍTULO IV. Pruebas y resultados

Para que el ADC del dsPIC pueda procesar las señales provenientes del sensado es necesario que se encuentren en un margen de 0 a 5 V, por lo que por medio de sumadores no inversores se pone *offset* a las señales.

La estructura del desfaseador así como del sumador no inversor se detallan en el capítulo 3. En la figura 4.18 están las formas de onda del voltaje del sensado desfasadas 90° y con el *offset* requerido.

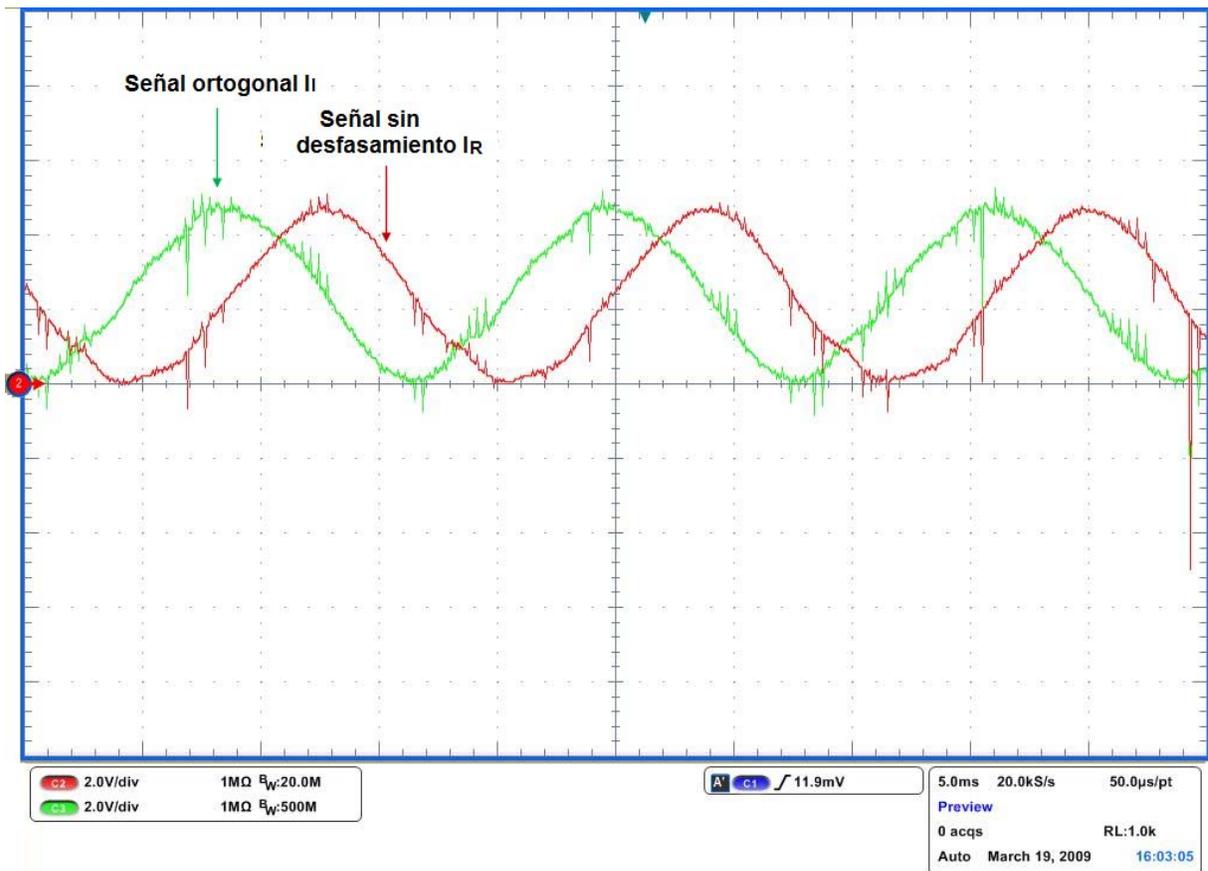


Figura 4.18. Señales del sensado de la corriente con desfaseamiento de 90° y *offset*.

Las señales de voltaje tienen una amplitud de 5 V y sólo con valores positivos, lo que permite que el ADC del microcontrolador pueda tomar mejor las mediciones de las señales.

4.2.2 Adecuación de la señal de la red eléctrica para el dsPIC30F2020

El sensado de la red eléctrica se realizó mediante un transformador de 120 Vrms a 12 Vrms, con un divisor de voltaje se atenúa la señal para que pueda ser mejor procesada por los elementos de desfaseamiento y *offset*.

Para obtener la señal ortogonal se implementó un desfaseador analógico con un amplificador operacional. El *offset* se obtuvo por medio de sumadores inversores y las señales que son medidas por el ADC del dsPIC se presentan en la figura 4.19.

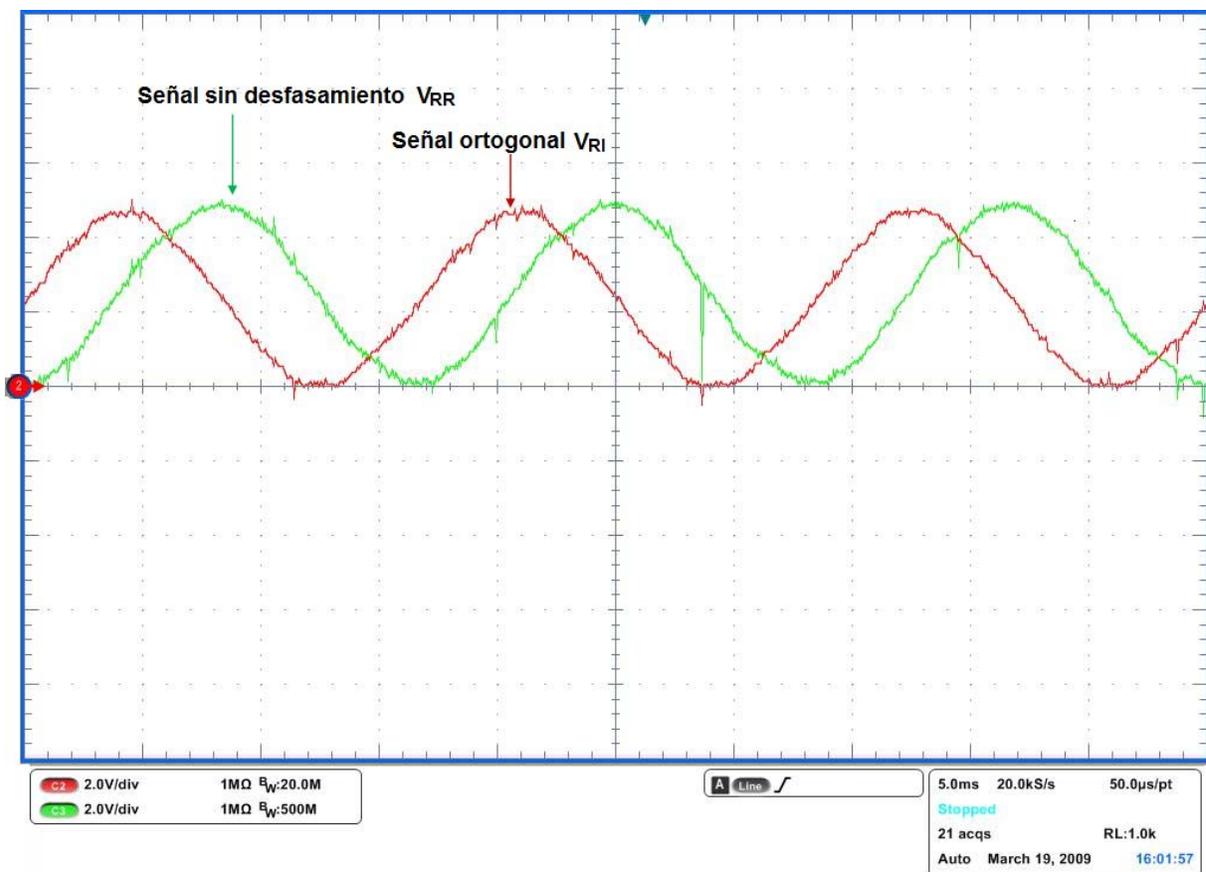


Figura 4.19. Señales del sensado de la red eléctrica con desfaseamiento de 90° y *offset*.

4.3 Transformación a coordenadas DQ.

La transformación a coordenadas DQ se llevó a cabo en un dsPIC aplicando el código que se detalló en la sección 3.5, únicamente con las señales de la red

CAPÍTULO IV. Pruebas y resultados

eléctrica. En la tesis de Aportación al Desarrollo de un Inversor Monofásico para Sistemas Fotovoltaicos Interconectados con Énfasis en la Técnica de Coordenadas DQ que presenta Cinthya María Verdugo Barceló [2], se presenta el desarrollo matemático de esta técnica, así como pruebas más concisas para demostrar su funcionamiento. Las pruebas se realizan transformando y antitransformando las señales de referencia.

El dsPIC30F2020 es el que se encarga de sensar las señales de referencia y aplicar las matrices de transformación y antitransformación, así como generar las señales de seno y coseno necesarias para aplicar cada matriz. Por medio del módulo PWM en el cual se especifica una frecuencia de conmutación de 21 kHz y un tiempo muerto de 1 μ s se generan las señales PWM, las cuales se muestran en la figura 4.20. Para obtener la señal de forma senoidal se filtró el PWM generado por el dsPIC por medio de un filtro Butterworth igual al implementado para el sensado de corriente, con frecuencia de corte a 600 Hz.

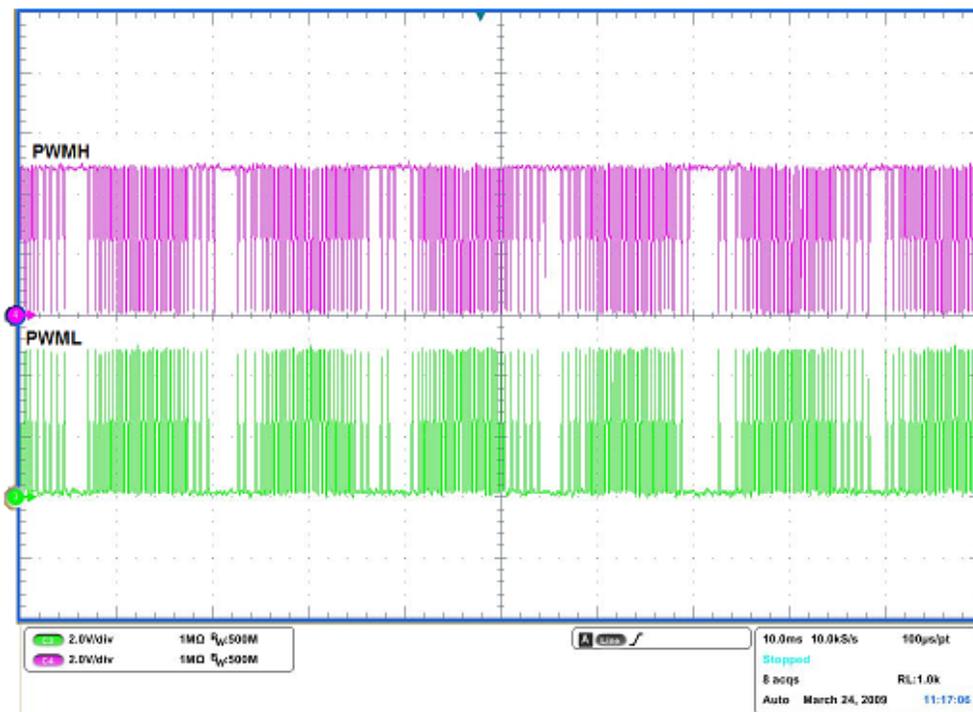


Figura 4.20. Generación de señales PWM para la transformación a coordenadas DQ.

CAPÍTULO IV. Pruebas y resultados

En la figura 4.21 se observa la comparación entre las señales de referencia y la señal resultante, esto permite ver que la señal, transformada a coordenadas DQ y antitransformada de DQ al tiempo, tiene la misma fase y misma amplitud, con lo que se puede corroborar que la técnica de coordenadas DQ de manera digital no afecta a las señales en ningún punto de su procesamiento. Las señales en la figura se encuentran montadas, la señal del voltaje de la red antes de ser transformado y la señal antitransformada al tiempo, por lo que parecieran ser una sola señal.

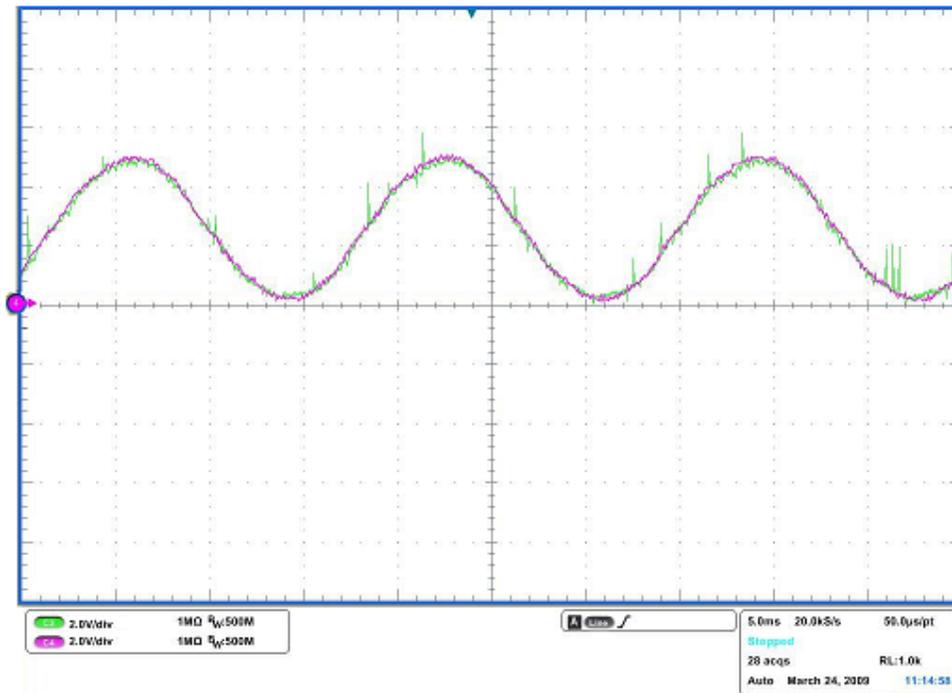


Figura 4.21. Señal de referencia transformada a DQ y antitransformada.

4.4 Controlador

En el capítulo 3 se obtuvo la función de transferencia del sistema y el controlador en modo continuo, estos están dados en las ecuaciones (4.4) y (4.5) respectivamente. Antes de aplicar el controlador en coordenadas DQ se simula el comportamiento del sistema en respuesta a un impulso y de acuerdo a esta se verifica que se cumplan con los parámetros del diseño.

CAPÍTULO IV. Pruebas y resultados

$$\frac{V_o}{V_i} = \frac{4131498237703758544896}{23089744183296s^2 + 1399378443535127281s + 16659267087515152200000} \quad (4.4)$$

$$G_C(s) = \frac{0.675(s+500)}{s} \quad (4.5)$$

En la figura 4.22 se muestra la respuesta al impulso del sistema, con un escalón unitario. En esta la respuesta se va a la referencia del impulso por lo que el compensador que se diseñó está cumpliendo su función.

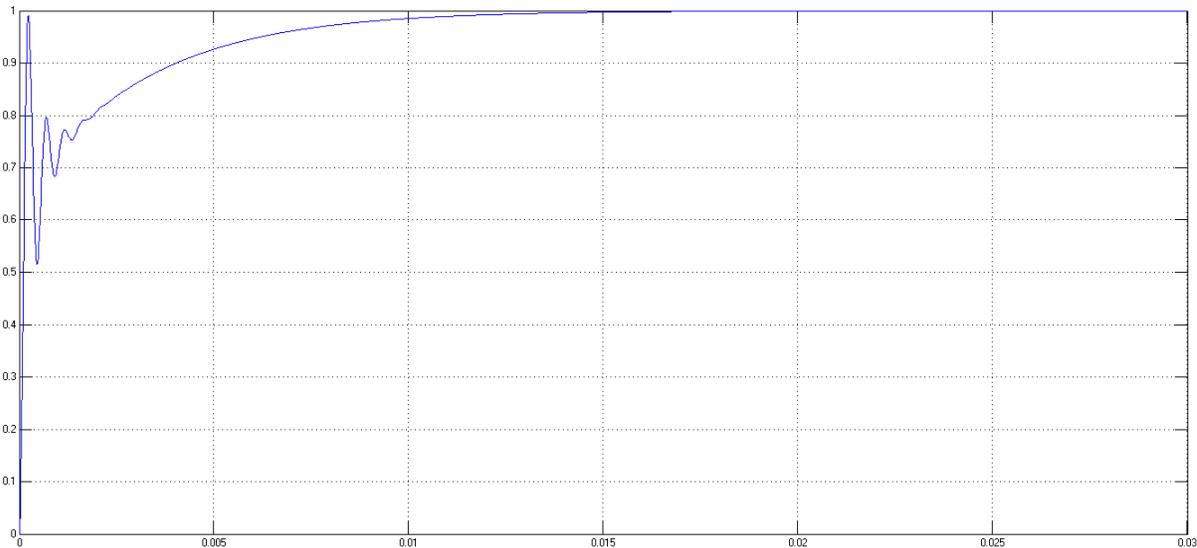


Figura 4.22. Respuesta del sistema ante un escalón unitario.

Al comprobar que el controlador es capaz de seguir una referencia puede ser probado en coordenadas DQ. En el esquema de la figura 4.23 se muestra cómo se estructuró la simulación del sistema, que corresponde al bloque *Planta*, la transformación y antitransformación de la técnica de coordenadas DQ con bloques específicos, la señal de referencia, el controlador en el dominio Z o discretizado y la generación de la señal PWM.

El bloque *Planta* corresponde al modelo en pequeña señal del sistema obtenido en el capítulo 3 y que se presenta en las ecuaciones (4.7) y (4.8).

$$\begin{bmatrix} i_L \\ V_C \end{bmatrix} = \begin{bmatrix} 0 & -1/L \\ 1/C & -1/RC \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} + \begin{bmatrix} S_{ap} - S_{bp} \\ L \\ 0 \end{bmatrix} V_{ref} \quad (4.7)$$

$$i_o = \begin{bmatrix} 0 & 1/R \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} \quad (4.8)$$

En las cuales los valores de los componentes son inductor $L = 2.1 \text{ mH}$, capacitor $C = 6.6 \text{ } \mu\text{F}$, voltaje de referencia al filtro fijo de $V_{ref} = 64 \text{ V}$ y la carga R variable.

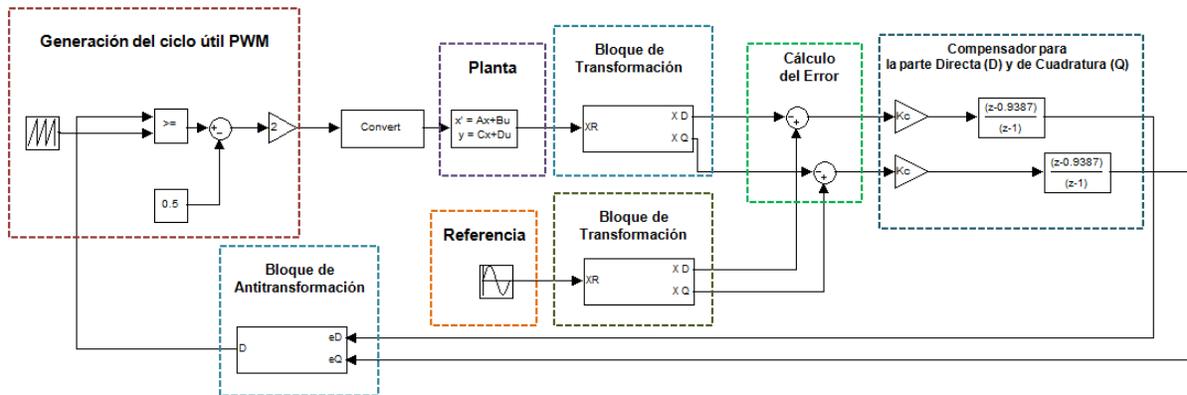


Figura 4.23. Esquema de simulación para el controlador.

El bloque del controlador está discretizado y la ganancia del sistema está dada por K_c definida como 0.675.

Es importante saber cómo se comporta el sistema antes de incluir el controlador en el sistema, por lo que en la figura 4.24 se muestra la salida del sistema para una carga resistiva de $70 \text{ } \Omega$ en la que se observa que la salida de corriente del sistema no es capaz de mantener la magnitud determinada por la referencia, en este caso de 1.25 Vpp y por ende si la carga resistiva se varía, la corriente lo hará también.

La transformación a coordenadas DQ se realiza para la salida del sistema así como para la señal de referencia. Mediante los bloques de transformación y antitransformación se obtienen las señales de directa y de cuadratura de ambas señales. La relación que se establezca entre las magnitudes de las señales de directa y cuadratura van a definir la amplitud de la señal transformada y la fase de la señal viene dada por la proporción entre la parte D y la parte Q. Para aplicar el controlador se necesita obtener el error de la parte directa y de cuadratura, realizado esto, se aplica el controlador y las señales son transformadas al tiempo para generar el PWM del sistema al compararla con una señal diente de sierra.

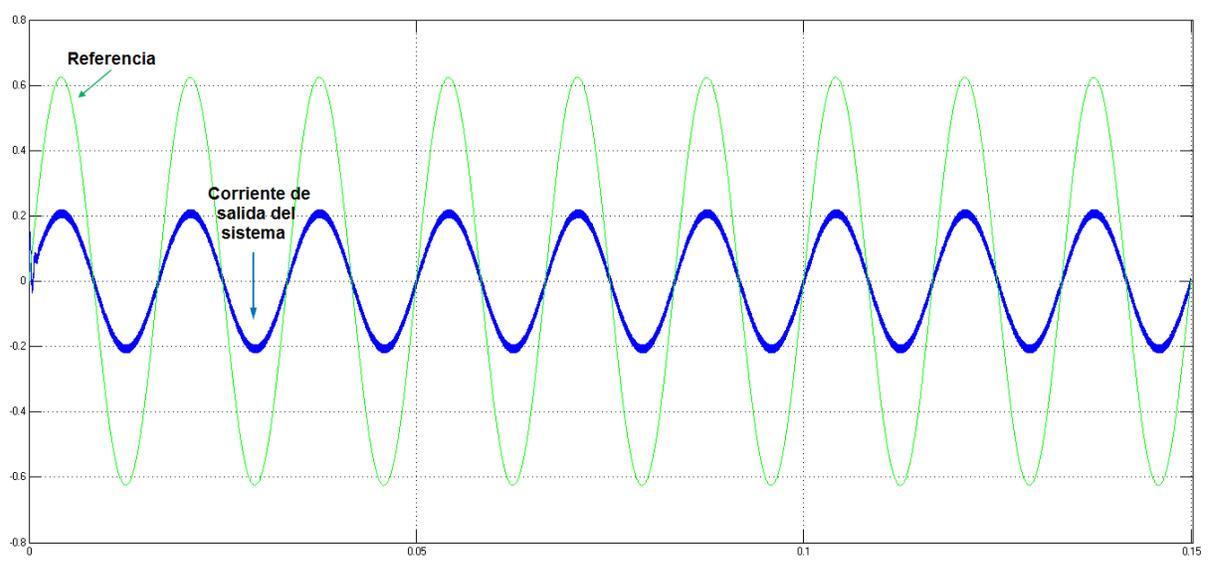


Figura 4.24. Señal de salida del sistema sin controlador.

4.4.1 Pruebas para determinar el rango de operación del controlador

Es necesario establecer en que rango podrá reaccionar el controlador por lo que se hicieron pruebas para tres valores distintos de cargas resistivas y se obtienen las señales de salida del sistema, señales de directa y de cuadratura, así como la señal del ciclo útil, entre otras. El voltaje de la señal de referencia tiene una amplitud de 1.25 Vpp y el voltaje de referencia del filtro LC tal como se especificó es de 64 V.

Para comprobar que el controlador funciona la señal que sale de la planta, que es la corriente, debe tener misma amplitud y misma frecuencia de la referencia la cual es una señal senoidal con frecuencia de 60 Hz con amplitud ya definida simulando la señal de la red eléctrica. Las pruebas se presentan a continuación para cada valor específico de carga determinando con ellas el límite máximo y mínimo de funcionamiento del controlador. Las pruebas se realizan para 3 cargas resistivas: la primera para 30 Ω , la siguiente para 70 Ω y por último 100 Ω .

✦ Para $R = 30 \Omega$

Las señales tanto de referencia como de la salida de la planta son transformadas al dominio DQ en la cual las señales continuas se convierten en señales de cd. En la

CAPÍTULO IV. Pruebas y resultados

figura 4.25, se muestran la corriente del sistema y el voltaje de referencia, se observa que la señal de directa y cuadratura de la planta sufren algunas oscilaciones pero logran estabilizarse en el valor de la magnitud de las señales de la referencia en DQ lo que quiere decir que el controlador está cumpliendo su función y se está siguiendo a la referencia.

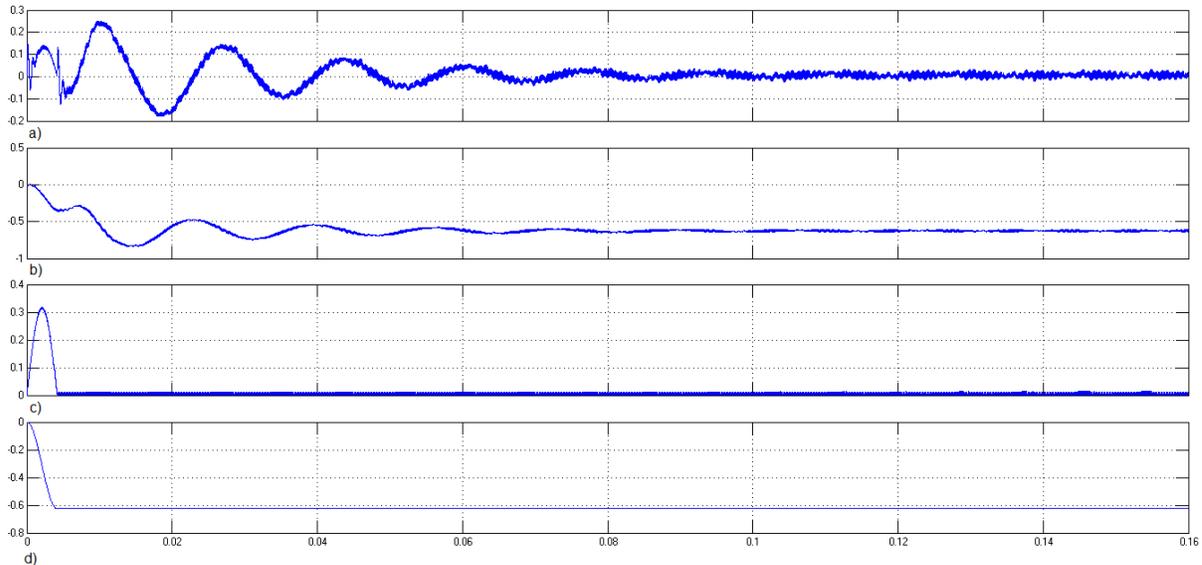


Figura 4.25. Señales directa y de cuadratura para una carga de 30Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

Al tener las señales de directa y cuadratura se obtiene el error del sistema que será compensado, en este caso, dado que el lazo de control está cerrado las señales del error ya fueron compensadas por el controlador. Con el error del sistema es posible ver si el controlador está actuando de forma adecuada haciendo que el error del sistema se haga cero. El error para D y Q de ambas señales se muestran en la figura 4.26, oscilando ambas señales en el valor de cero.

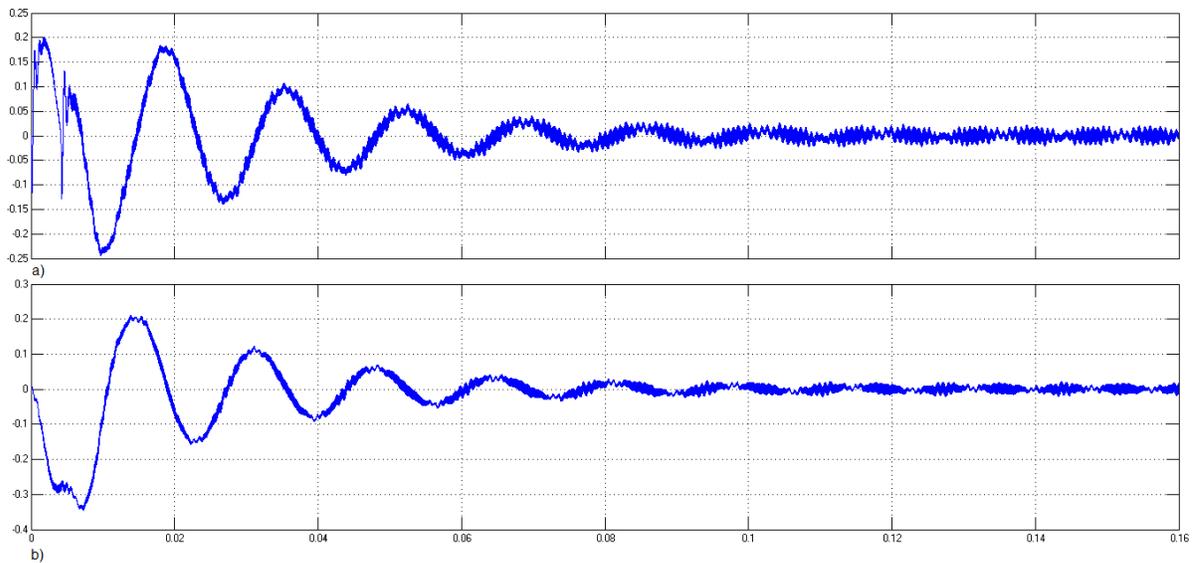
CAPÍTULO IV. Pruebas y resultados


Figura 4.26. Error en directa y cuadratura para una carga de 30Ω . a) Error en directa, b) Error en cuadratura.

La señal compensada de cuadratura oscila en un valor cercano a cero y el valor de la señal compensada en directa oscila en un valor de -1.5, mostradas en la figura 4.27, por ende la amplitud de estas dos señales define qué amplitud de la señal de referencia es con la que se modulará el PWM y esta es una señal con de 3 Vpp. Esta se presenta en la figura 4.28.

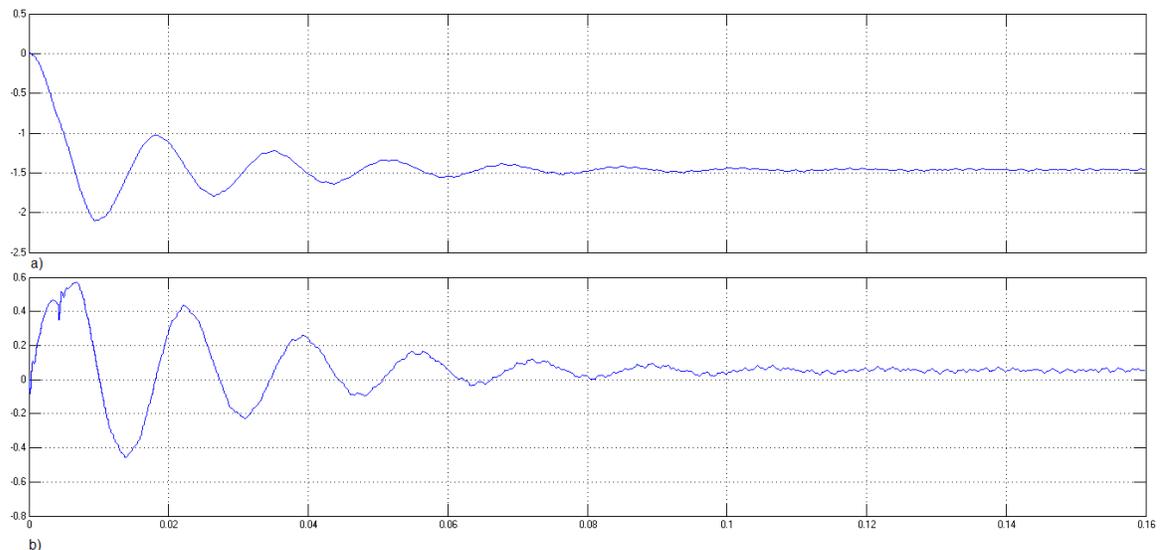


Figura 4.27. Señales compensadas antes de la transformación al tiempo para una carga de 30Ω . a) Señal de directa, b) Señal de cuadratura.

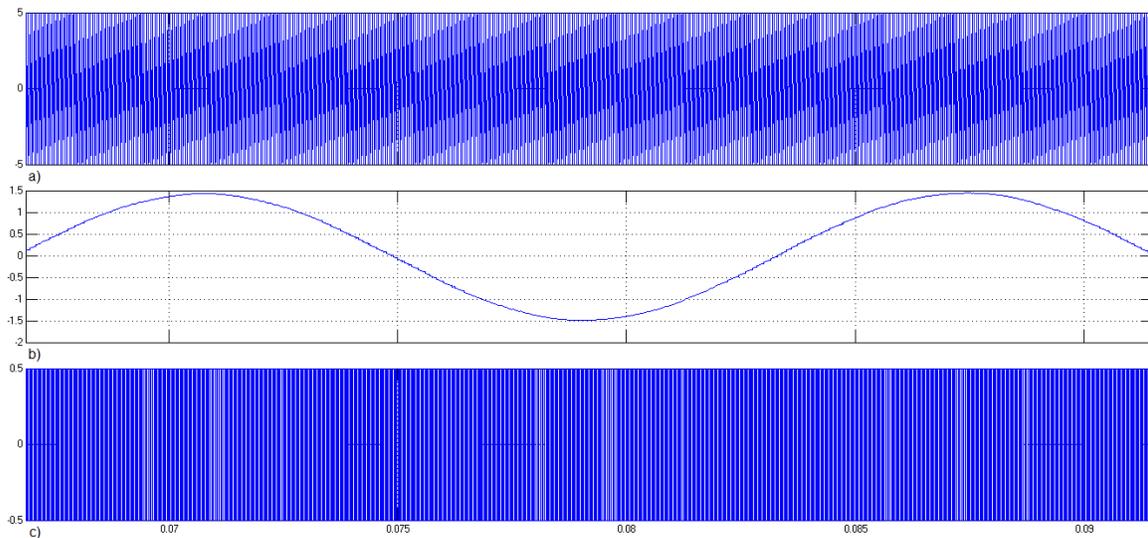


Figura 4.28. Generación del PWM para una carga de 30Ω . a) Señal diente de sierra, b) Señal moduladora, c) PWM.

Al generarse la señal PWM se introduce a la planta y ésta genera la corriente de salida para esta carga específica. En la figura 4.29 se observa la forma de onda de la corriente de salida y la señal de referencia del sistema en donde la señal del sensado del sistema toma el valor de la amplitud del voltaje de referencia, es decir, de 1.25 App.

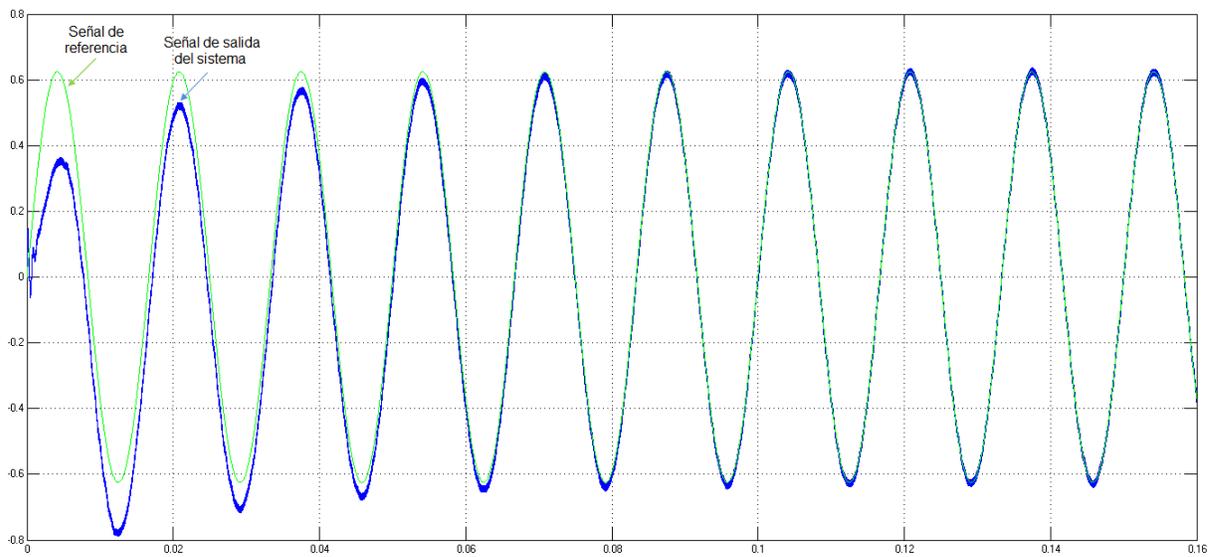


Figura 4.29. Forma de onda de la corriente compensada y la señal de referencia para una carga de 30Ω .

CAPÍTULO IV. Pruebas y resultados

El tiempo en que se estabiliza la señal es de 60 ms debido a que el controlador está en el límite mínimo de su funcionamiento, es por esto que el controlador tarda este tiempo en reaccionar. Aún así, es capaz de seguir la amplitud de la señal de referencia pero para cargas menores a ésta, la señal de salida se deformaría y no cumpliría con el seguimiento a una referencia.

✦ Para $R = 70 \Omega$

Los parámetros de prueba siguen siendo los mismos y solamente se ha cambiado el valor resistivo de la carga a 70Ω . La señal de referencia y la salida en corriente de la planta son convertidas al dominio DQ por lo que en la figura 4.30 se presentan las formas de onda de las mismas.

En este caso, se observa una mayor estabilidad en las señales de directa y cuadratura del sensado. Esta carga permite mayor movilidad al controlador ya que es un valor medio de la carga máxima y mínima entre las cuales éste puede responder. El error entre las señales de directa y cuadratura se encuentran en la figura 4.31, este es el error como ya se mencionó, está compensado debido al lazo cerrado por eso es que las señales oscilan en cero.

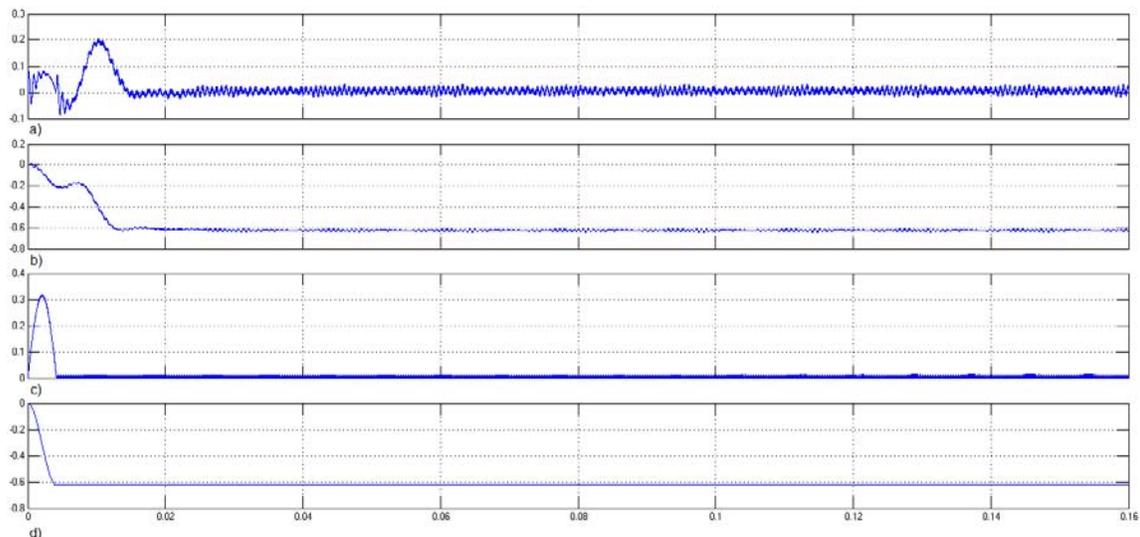


Figura 4.30. Señales D y Q para una carga de 70Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

CAPÍTULO IV. Pruebas y resultados

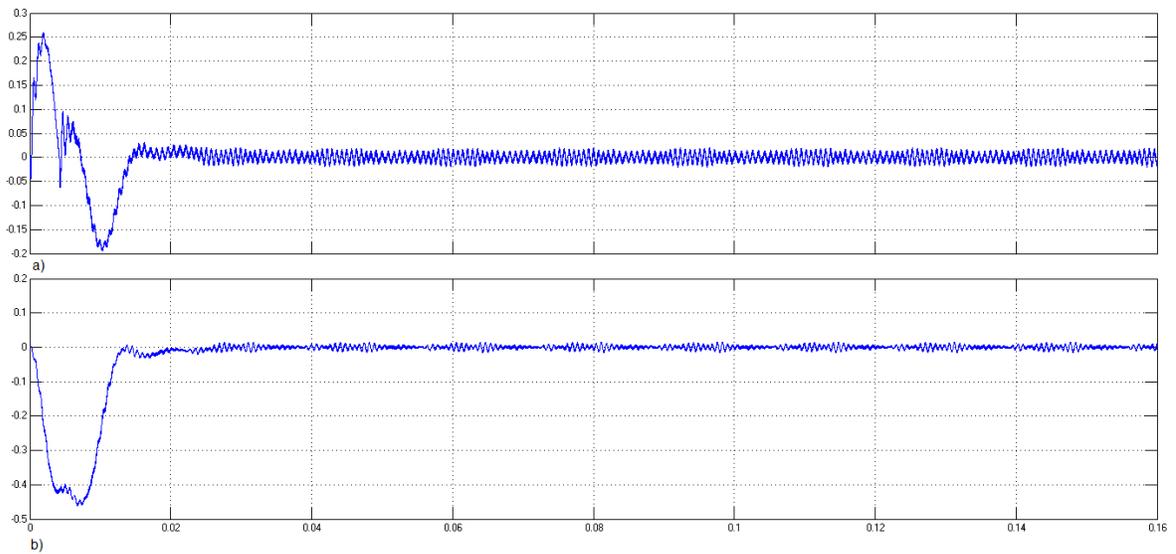


Figura 4.31. Error en directa y cuadratura para una carga de 70Ω . a) Error en Directa, b) Error en cuadratura.

La señal de directa oscila en un valor de 3.5 V y el de cuadratura en un valor cercano a cero (figura 4.32), al ser transformadas al tiempo generan el ciclo útil al comparar la señal moduladora de $\pm 3.5 \text{ V}$ con la señal diente de sierra de $\pm 5 \text{ V}$. El PWM para la planta se muestra en la figura 4.33.

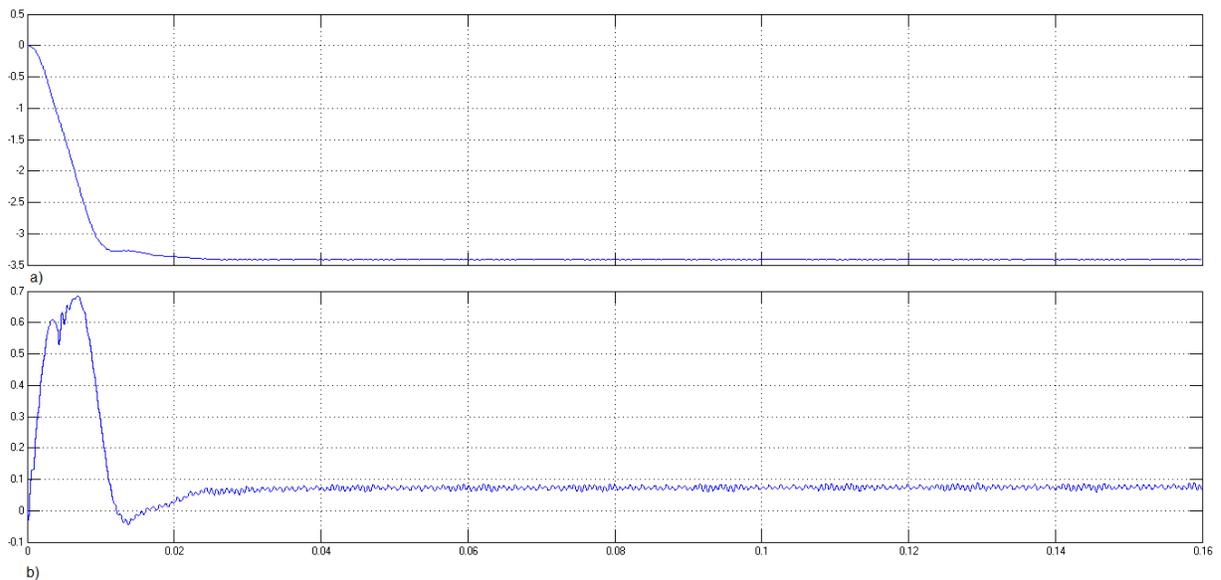


Figura 4.32. Señales compensadas antes de la transformación al tiempo para una carga de 70Ω . a) Señal de directa, b) Señal de cuadratura.

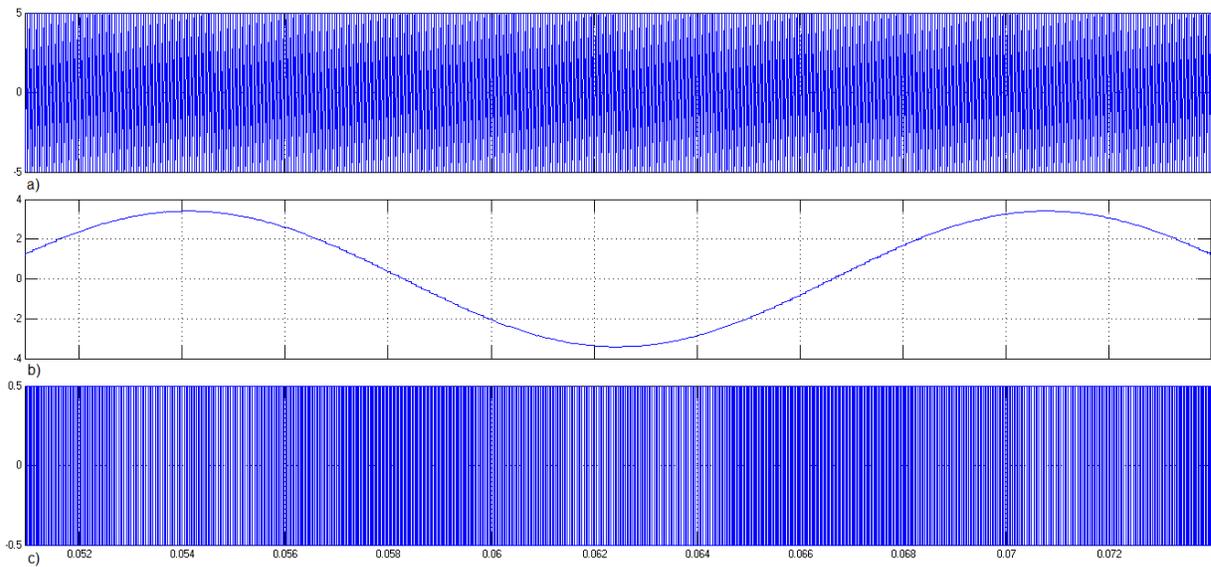
CAPÍTULO IV. Pruebas y resultados


Figura 4.33. Generación del PWM para R de 70Ω . a) Señal diente de sierra, b) Señal moduladora, c) PWM.

Esta señal es inyectada al inversor, representando por la planta, y la salida en corriente comparada con la señal de referencia se muestran en la figura 4.34 donde se observa que a la señal del sensado le toma un tiempo de 18 ms de estabilización y logra tomar el valor de la referencia.

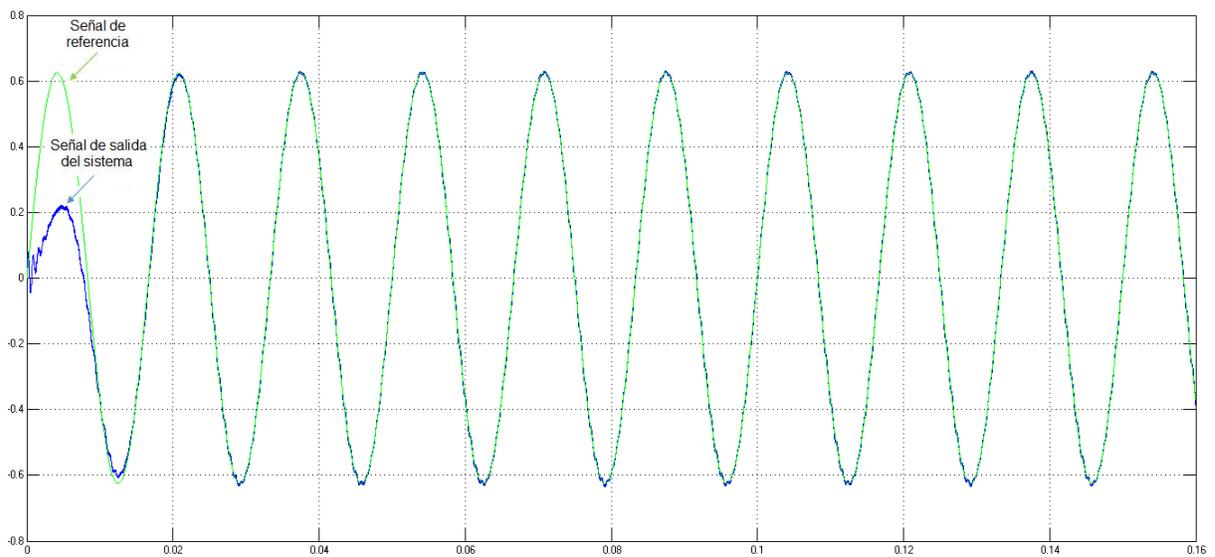


Figura 4.34. Forma de onda de la corriente compensada y la señal de referencia con R de 70Ω .

✦ Para $R = 100 \Omega$

Las señales transformadas a coordenadas DQ de la señal de referencia y de la señal del sensado se muestran en la figura 4.35. En la señal de directa a), se observa una oscilación mayor que con la carga de 70Ω . Se observa nuevamente que los valores de las señales de directa y cuadratura del sensado toman los valores de las señales de la referencia.

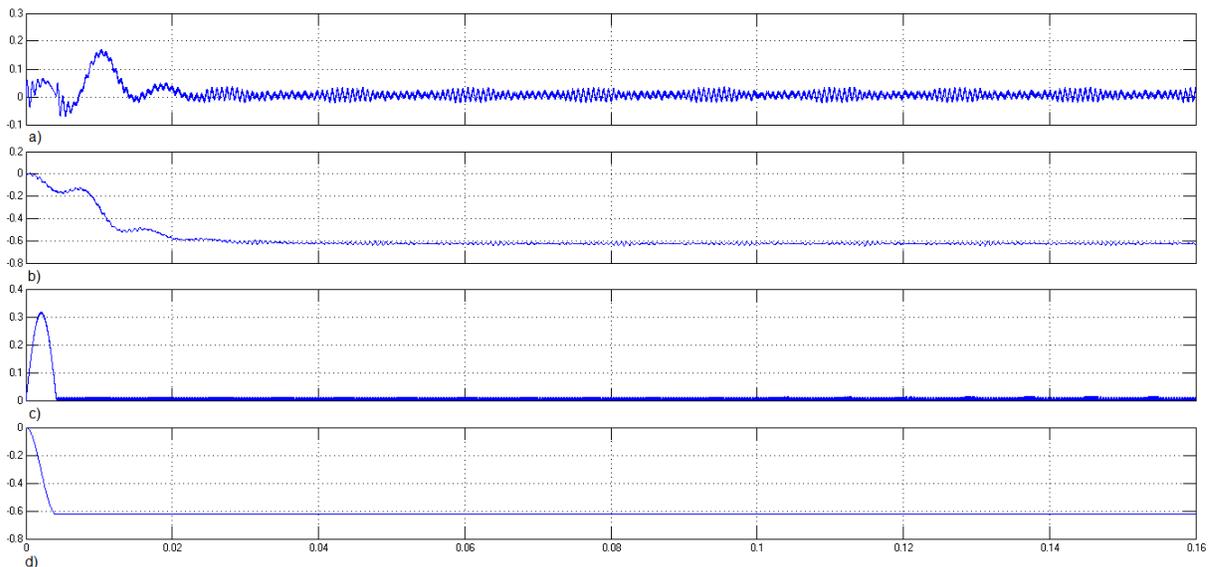


Figura 4.35. Señales directa y de cuadratura para una carga de 100Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

El error para este caso específico puede apreciarse en la figura 4.36 en la cual se observa que los errores para las señales D y Q se hacen cero, lo que indica que el controlador está actuando correctamente. Al compensar los errores, resulta la figura 4.37, en la que el valor de directa toma un valor de 5 y la señal de cuadratura oscila en un valor cercano a cero, por lo que la señal que modula al PWM en este caso es de $\pm 5 \text{ V}$ lo que significa que éste es el límite máximo del rango de operación del controlador. La generación del ciclo útil se presenta en la figura 4.38.

CAPÍTULO IV. Pruebas y resultados

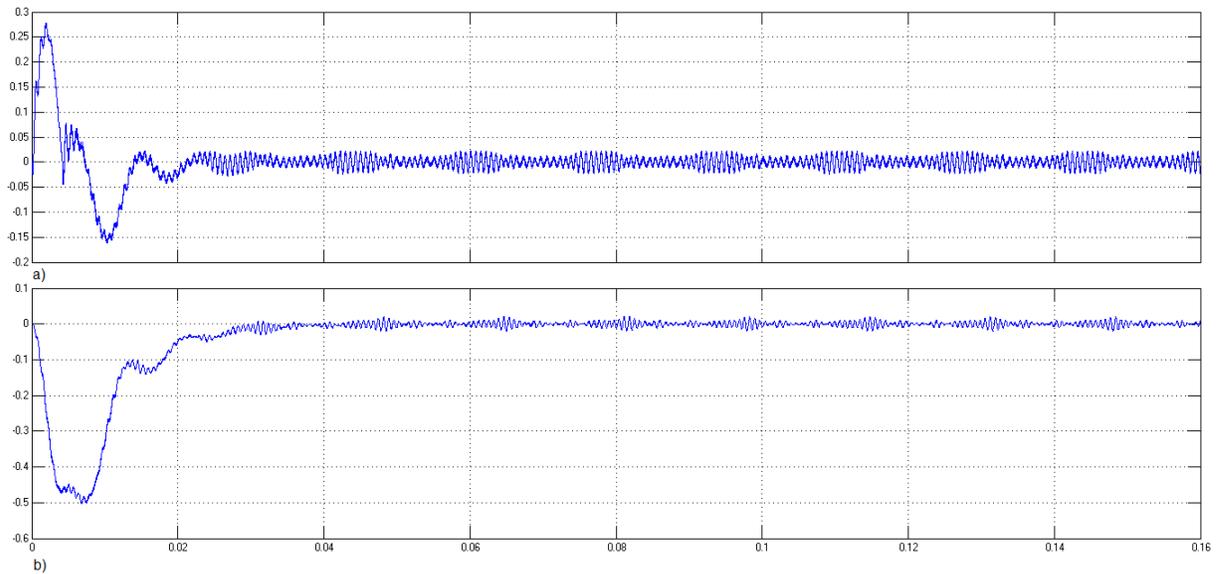


Figura 4.36. Error en directa y cuadratura para R de 100Ω . a) Error en directa, b) Error en cuadratura.

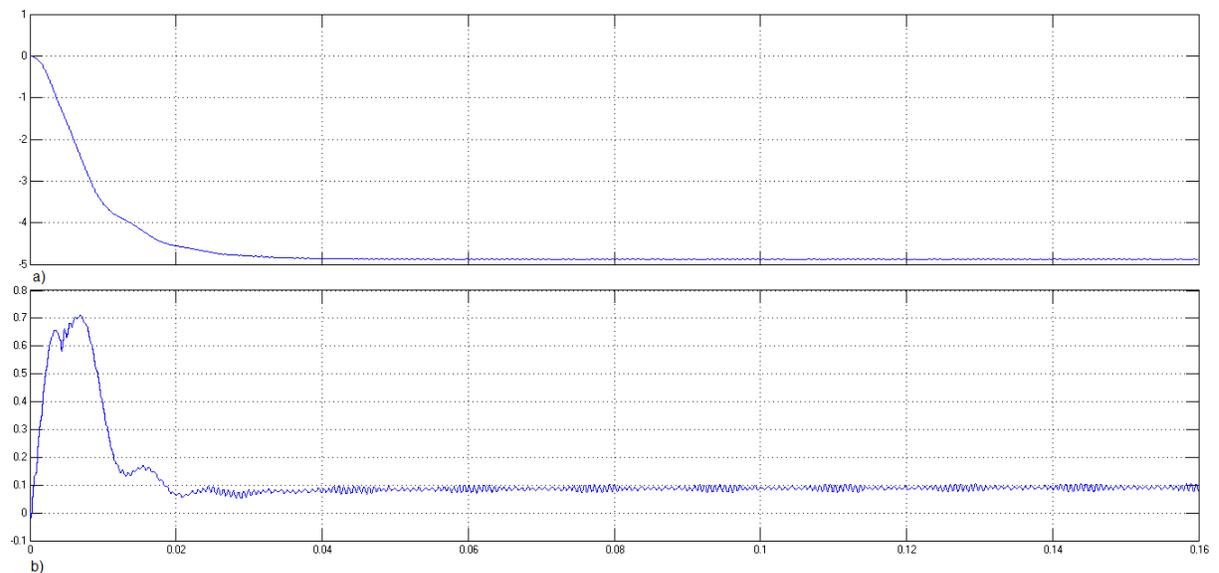


Figura 4.37. Señales compensadas antes de la transformación al tiempo con carga de para una carga de 100Ω . a) Señal de directa, b) Señal de cuadratura.

La señal moduladora no debe exceder el valor máximo de la señal diente de sierra ya que si esto ocurriese se estaría sobremodulando al inversor además de que el controlador no funcionaría pues el error que tendría que compensar sería muy grande.

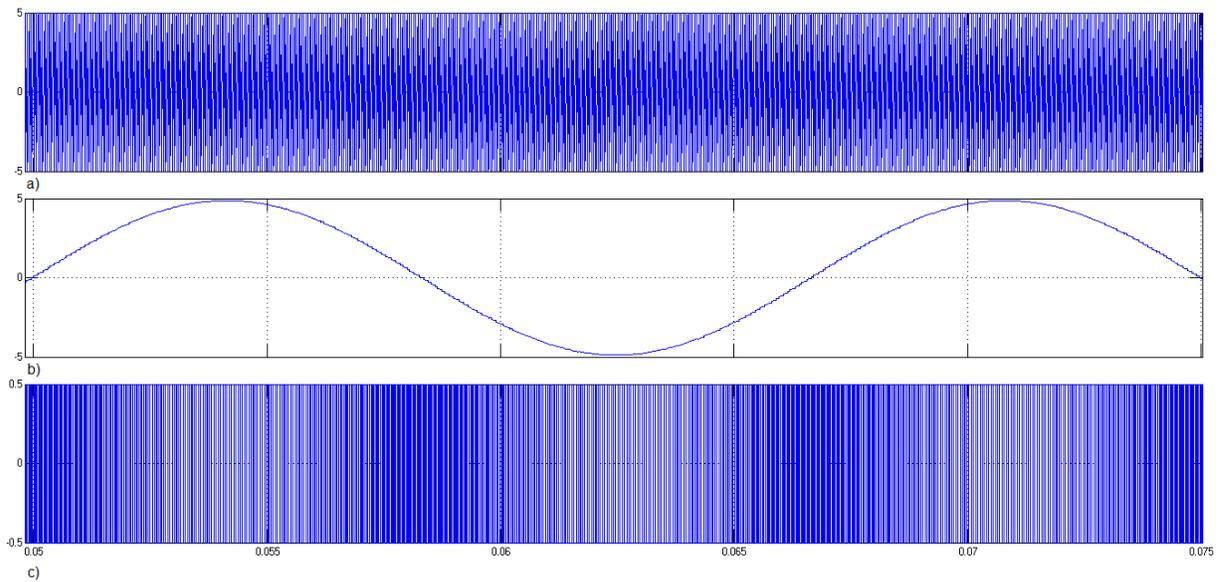


Figura 4.38. Generación del PWM para R de 100Ω . a) Señal diente de sierra, b) Señal moduladora, c) PWM.

En la figura 4.39 se encuentra la forma de onda de la corriente de salida y el voltaje de referencia en las cuales, después de un tiempo de estabilización son completamente iguales en fase y amplitud.

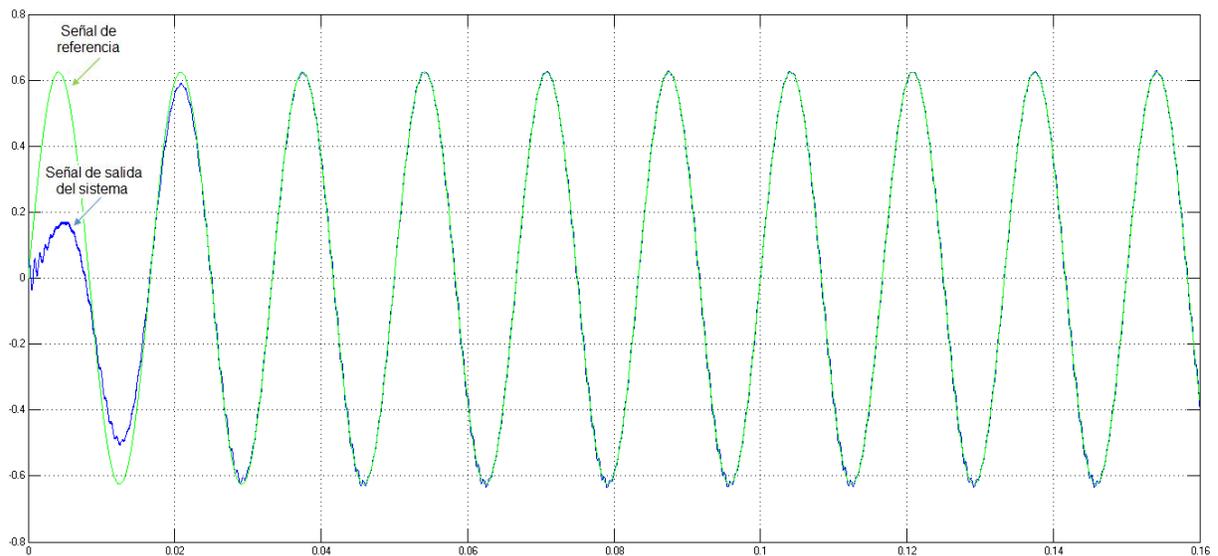


Figura 4.39. Forma de onda de la corriente compensada y la señal de referencia para R de 100Ω .

Con las pruebas realizadas en este punto se establece el rango de operación en el cual el controlador puede tener un buen desempeño, el rango en el cual puede

variarse la carga resistiva va de los 30 a los 100 Ω . Con la carga de 70 Ω se observa que el tiempo de estabilización es menor y no se presentan oscilaciones en la señal, es aquí donde el controlador tiene mayor movilidad ya que es el punto medio entre los cuales puede funcionar correctamente. Para los tres cambios de resistencia se obtuvo la misma frecuencia, fase y la misma amplitud en la corriente de salida del inversor comparada con la señal de referencia con lo que el controlador garantiza un buen funcionamiento en este rango.

4.4.2 Perturbaciones al sistema

Se ha verificado en que rango funciona correctamente el controlador siendo éste de los 30 a los 100 Ω , en este punto se realizan pruebas para dos cargas resistivas fuera del rango ya establecido de funcionamiento: para 20 Ω , esto es, una carga por debajo del límite mínimo del controlador y 110 Ω que corresponde a una carga mayor de la carga máxima que puede manejar el controlador; esto permite observar cual es el comportamiento del controlador y como se afecta la magnitud de la corriente de salida del sistema. Por último, se hace un cambio en la fase de la referencia mientras el controlador se encuentra en estado dinámico para observar su comportamiento.

Las pruebas se realizan con las condiciones establecidas en las pruebas anteriores, con $L = 2.1$ mH, $C = 6.6$ μ F, carga resistiva variable y voltaje de referencia del filtro de 64 V.

✦ Para $R = 20$ Ω

Las señales tanto de la referencia como de la corriente del sistema son transformadas a DQ y se observan en la figura 4.40, sólo que en este caso las señales no adquieren un valor fijo sino que son totalmente oscilatorias. Se obtiene el error, en la figura 4.41 y se observa que no son cero. Esto es debido a que el controlador no responde de forma correcta y no compensa las señales de directa y cuadratura, por lo que la señal de salida en corriente de la planta no puede seguir a la magnitud de la referencia.

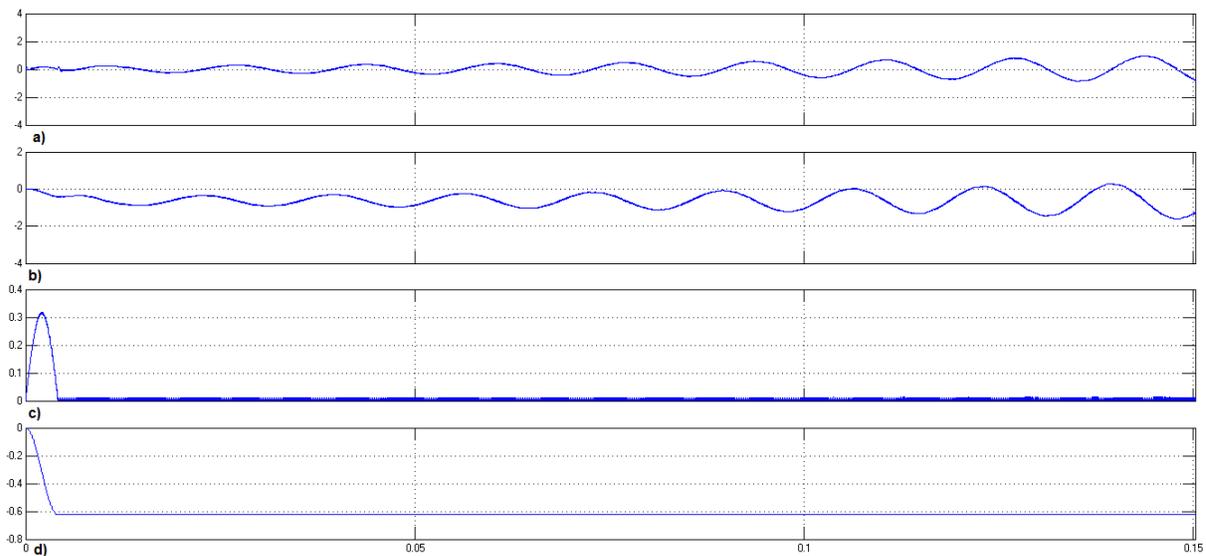
CAPÍTULO IV. Pruebas y resultados


Figura 4.40. Señales directa y de cuadratura para una carga de 20Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

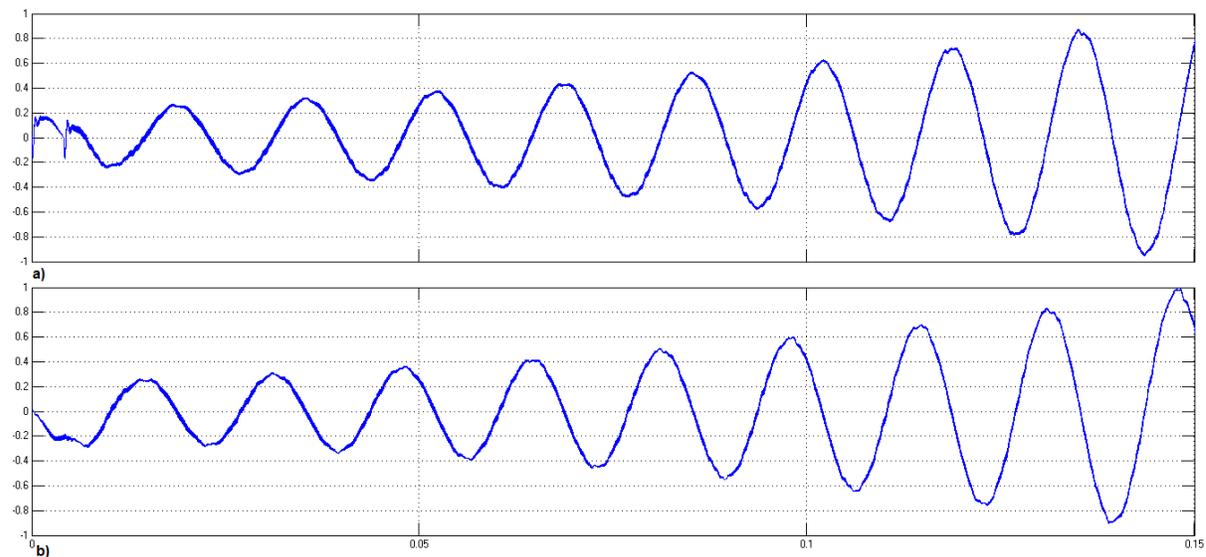


Figura 4.41. Error en directa y cuadratura para R de 20Ω . a) Error en directa, b) Error en cuadratura.

Las señales que deben estar compensadas se muestran en la figura 4.42 y estas definen la señal con la que el PWM debe modularse pero debido a que no toman un valor fijo, el PWM se genera con una señal oscilatoria de valores muy pequeños que comienza a tomar valores negativos por lo que el ciclo útil para el inversor no es uniforme. Este puede observarse en la figura 4.43.

CAPÍTULO IV. Pruebas y resultados

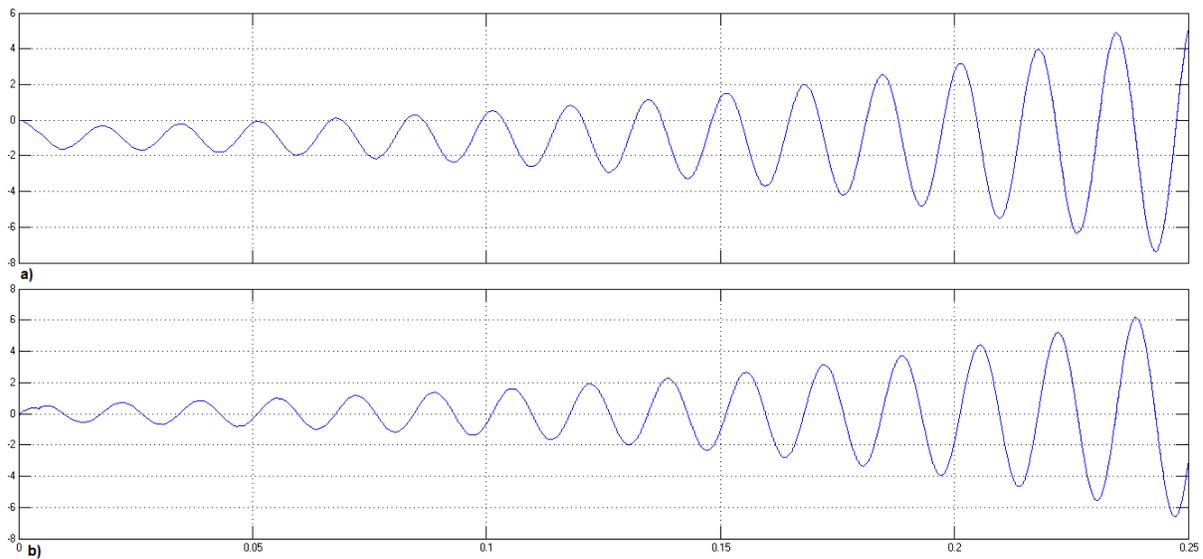


Figura 4.42. Señales compensadas antes de la transformación al tiempo con carga de para una carga de 20Ω . a) Señal de directa, b) Señal de cuadratura.

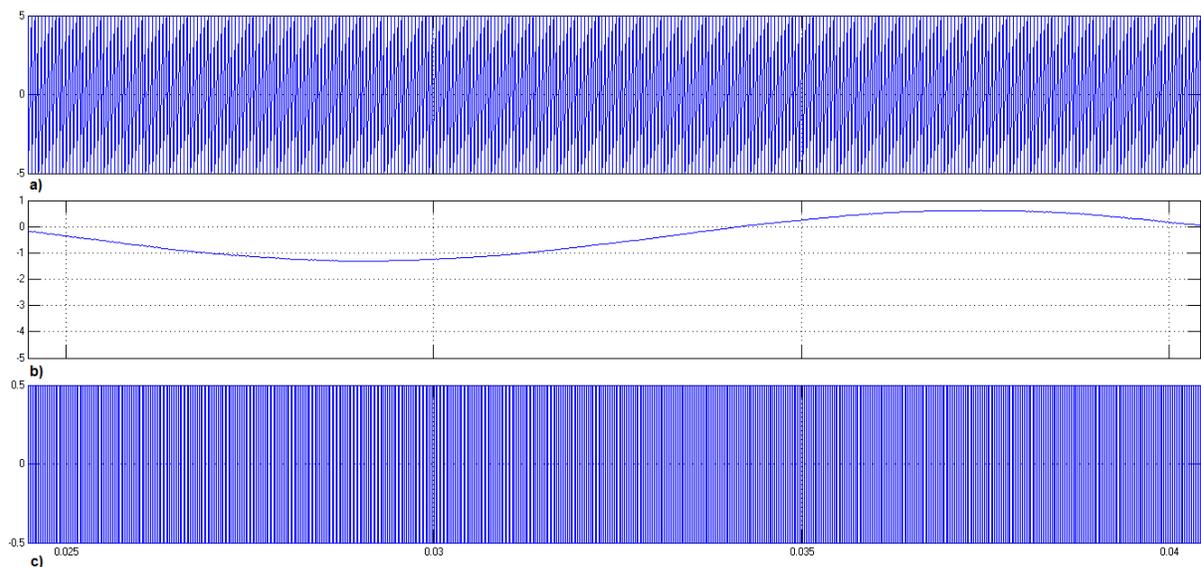


Figura 4.43. Generación del PWM para R de 20Ω . a) Señal diente de sierra, b) Señal moduladora, c) PWM.

La señal de salida de la planta se encuentra en la figura 4.44 en la que se muestra como la señal de corriente no tiene la misma magnitud de la referencia y es oscilatoria. Esto demuestra que el controlador no funciona de manera correcta ante esta carga.

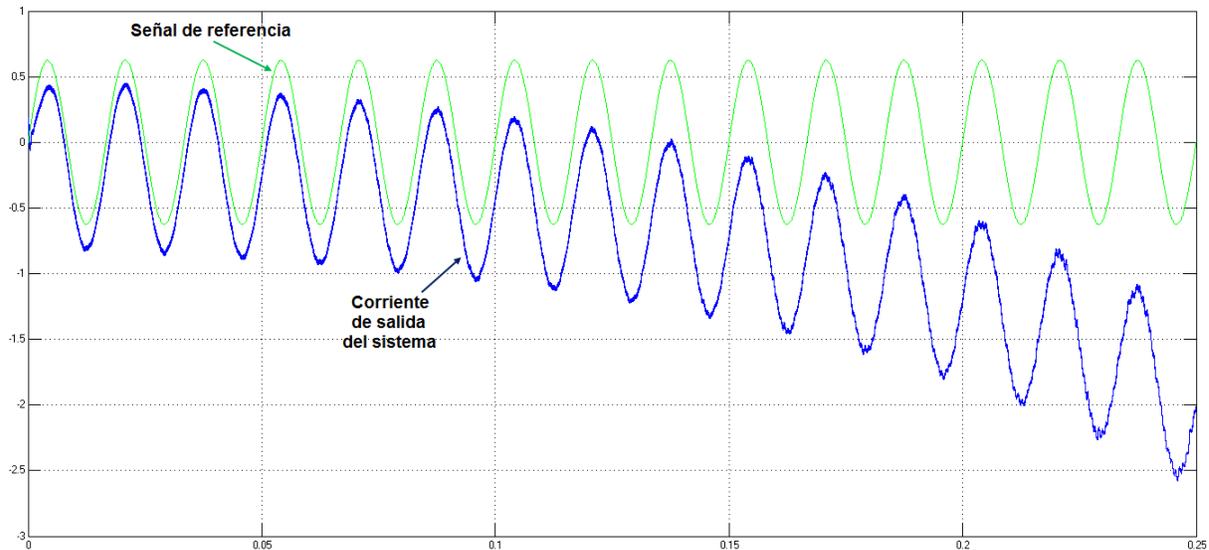
CAPÍTULO IV. Pruebas y resultados


Figura 4.44. Forma de onda de la corriente compensada y la señal de referencia para R de 20Ω .

✦ Para $R = 110 \Omega$

Esta carga está por encima de la resistencia máxima del rango de funcionamiento del controlador. Para este caso, en la figura 4.45, se muestran las señales de referencia y de la planta en directa y cuadratura. Estas se muestran como señales con un valor constante al contrario del caso anterior.

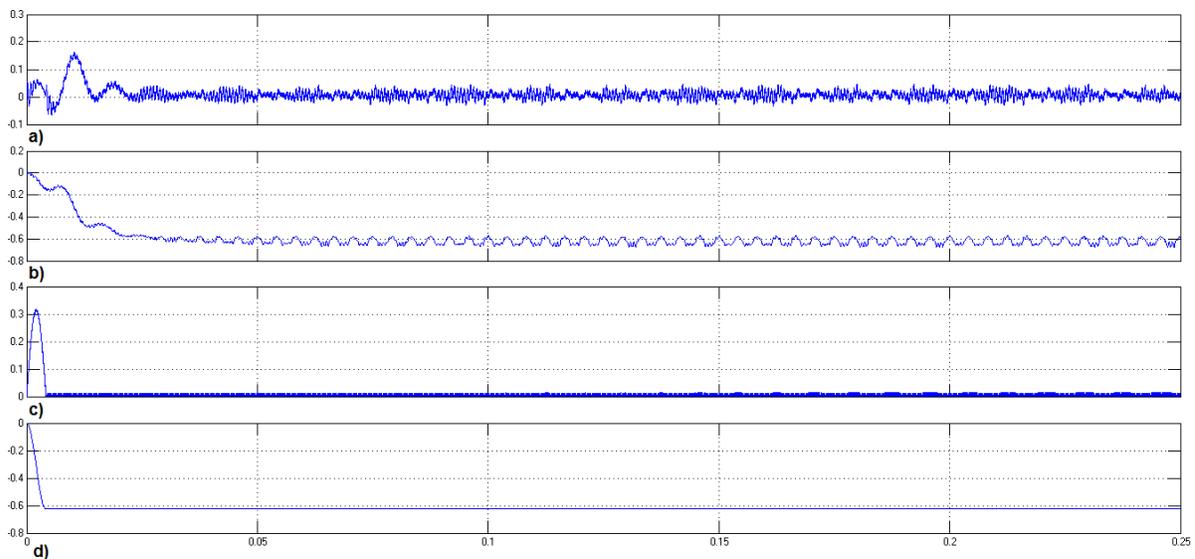


Figura 4.45. Señales directa y de cuadratura para una carga de 110Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

CAPÍTULO IV. Pruebas y resultados

En la figura 4.46, se encuentra el error de directa y cuadratura en los que se observa que oscilan en un valor cercano a cero. Estas señales se compensan y se obtienen las señales de la figura 4.47, la magnitud entre la parte de directa y la de cuadratura generan la señal que modula al PWM y se observa que esta será mayor a 5 V por lo que estará sobremodulado.

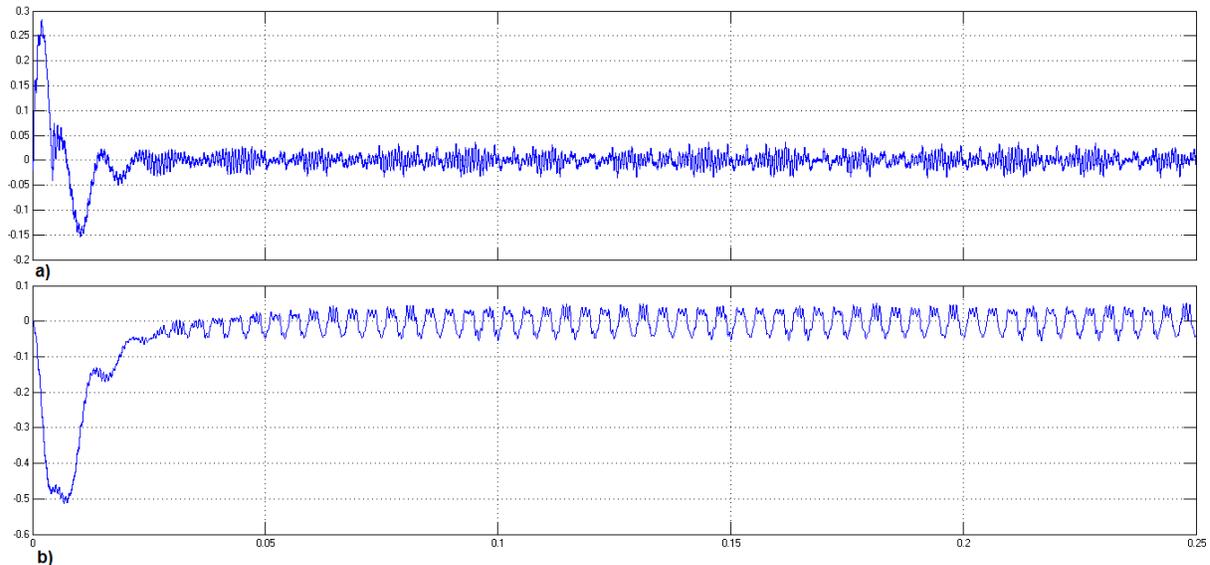


Figura 4.46. Error en directa y cuadratura para R de 110Ω . a) Error en directa, b) Error en cuadratura.

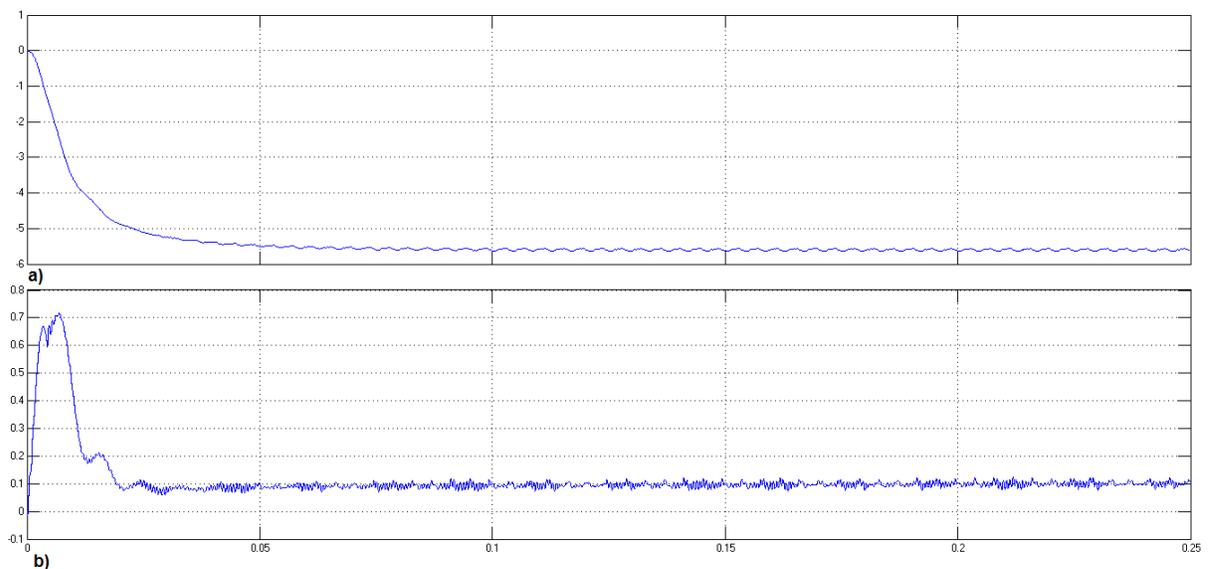


Figura 4.47. Señales compensadas antes de la transformación al tiempo con carga de para una carga de 110Ω . a) Señal de directa, b) Señal de cuadratura.

CAPÍTULO IV. Pruebas y resultados

En la figura 4.48 se muestra la señal PWM que será el ciclo útil para la planta la cual produce la salida en corriente, mostrada en la figura 4.49, en la que se observa que al estar sobremodulado el PWM la señal de salida se recorta en las crestas lo que impide que se mantenga en el valor de la amplitud de la señal de referencia.

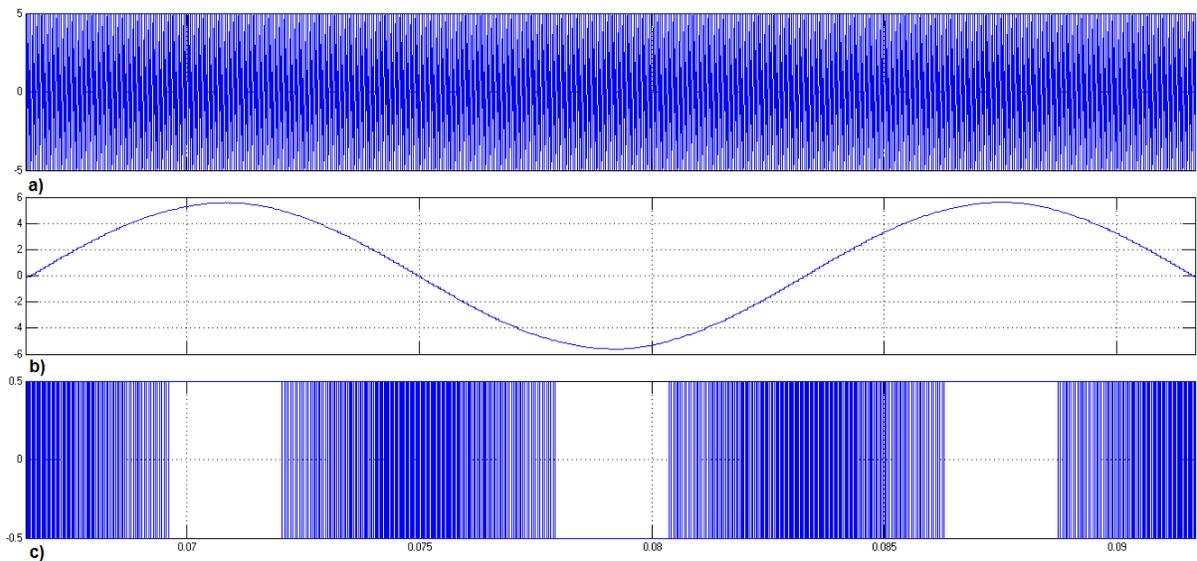


Figura 4.48. Generación del PWM para R de 110Ω . a) Señal diente de sierra, b) Señal moduladora, c) PWM.

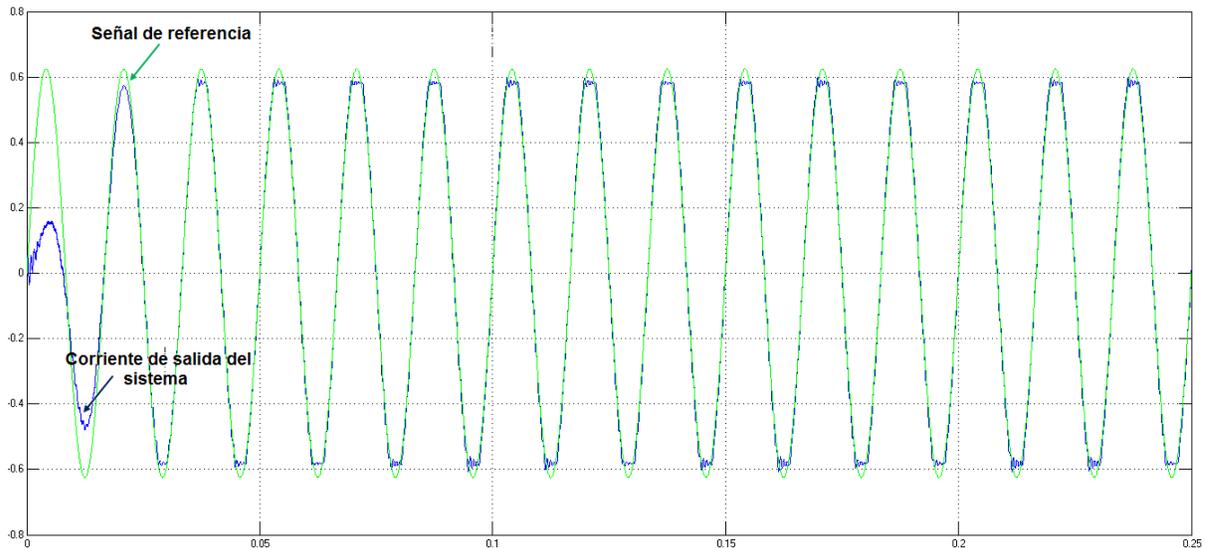


Figura 4.49. Forma de onda de la corriente compensada y la señal de referencia para R de 110Ω .

Estas pruebas dan un panorama de cómo se afectan las señales tanto de la salida de la planta así como de las señales en el entorno de DQ. Se debe tomar especial

CAPÍTULO IV. Pruebas y resultados

cuidado en la señal que module al PWM ya que como se observó, cuando esta tiene valores mayores a 5 V la señal que se inyecta a la planta está sobremodulada lo que provoca que la salida del sistema comience a recortarse y afecta el funcionamiento del controlador ya que sale de su rango y no puede compensar las señales de error.

Por último, se realizaron perturbaciones al sistema cambiando la fase de la referencia mientras el controlador se encontraba en estado dinámico y a continuación se presentan algunas pruebas para las cargas que se encuentran en el rango de operación del controlador y así mismo se analiza cada respuesta del sistema.

✦ *Perturbación a la fase de la referencia con $R = 30 \Omega$*

Como ya se comprobó, esta carga está en el punto mínimo para que el controlador funcione de manera adecuada, las señales al ser transformadas a coordenadas DQ, en la figura 4.50, toman un valor constante pero si existe una perturbación el controlador actuará de tal forma que la señal de salida del sistema siga a la referencia, cualquiera que ésta sea, por lo que se observa que las señales comienzan a oscilar en un nuevo valor que corresponde al cambio en la referencia, al realizar nuevamente el cambio de fase la salida del sistema vuelve a estabilizarse.

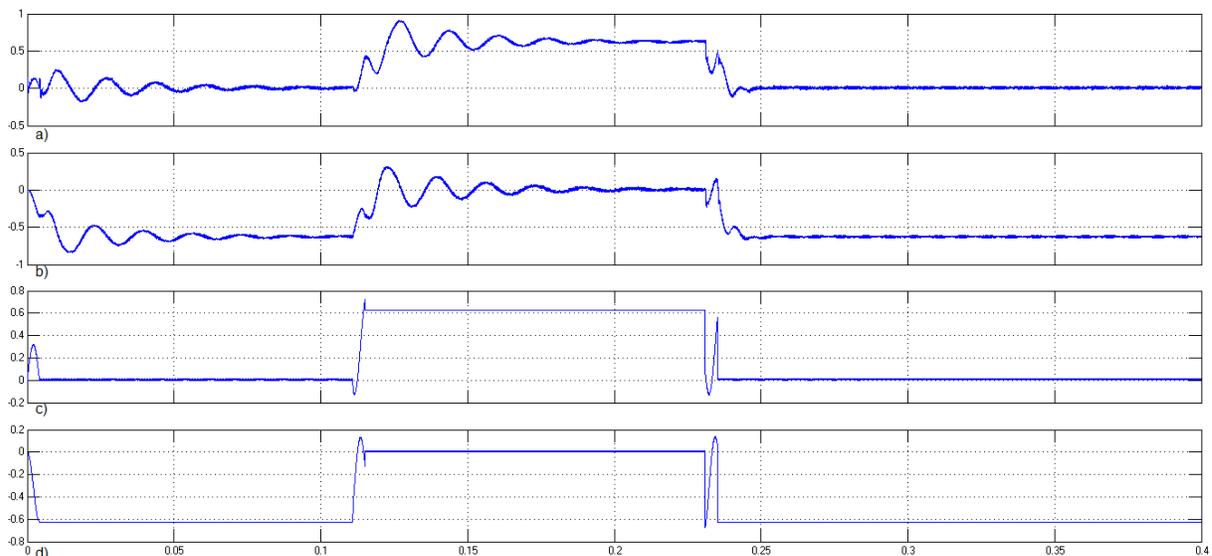


Figura 4.50. Señales en coordenadas DQ con R de 30Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

CAPÍTULO IV. Pruebas y resultados

Las señales compensadas de directa y de cuadratura se muestran en la figura 4.51 y en ellas se observa un sobresalto al existir una perturbación y al volver a la fase original de la referencia, la salida del sistema vuelve a estabilizarse en el valor que corresponde a la señal de referencia.

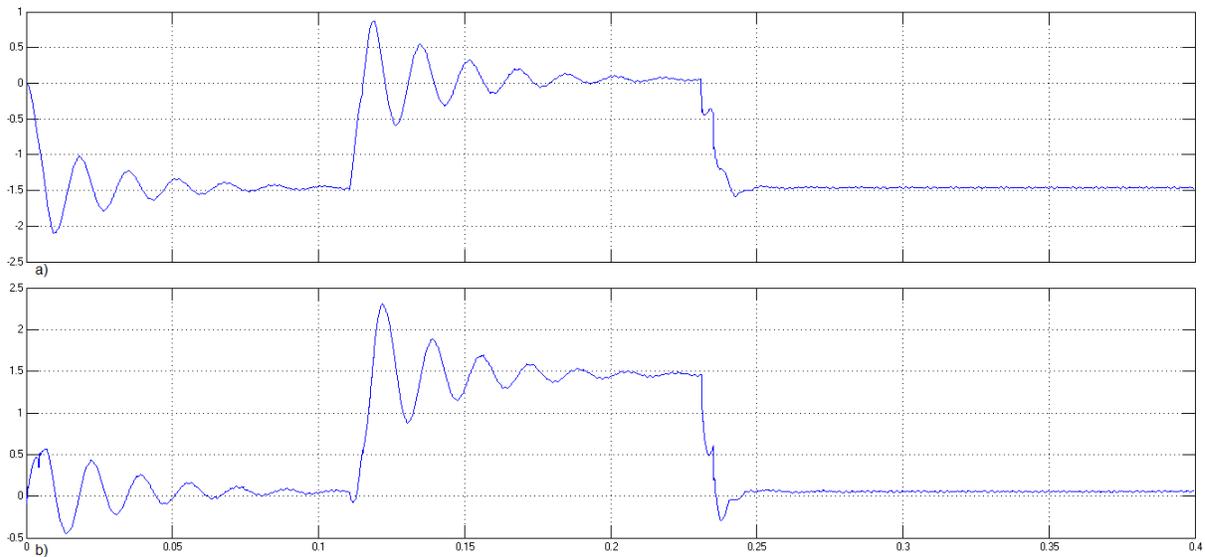


Figura 4.51. Señales compensadas para R de 30Ω . a) Señal compensada de directa, b) Señal compensada de cuadratura

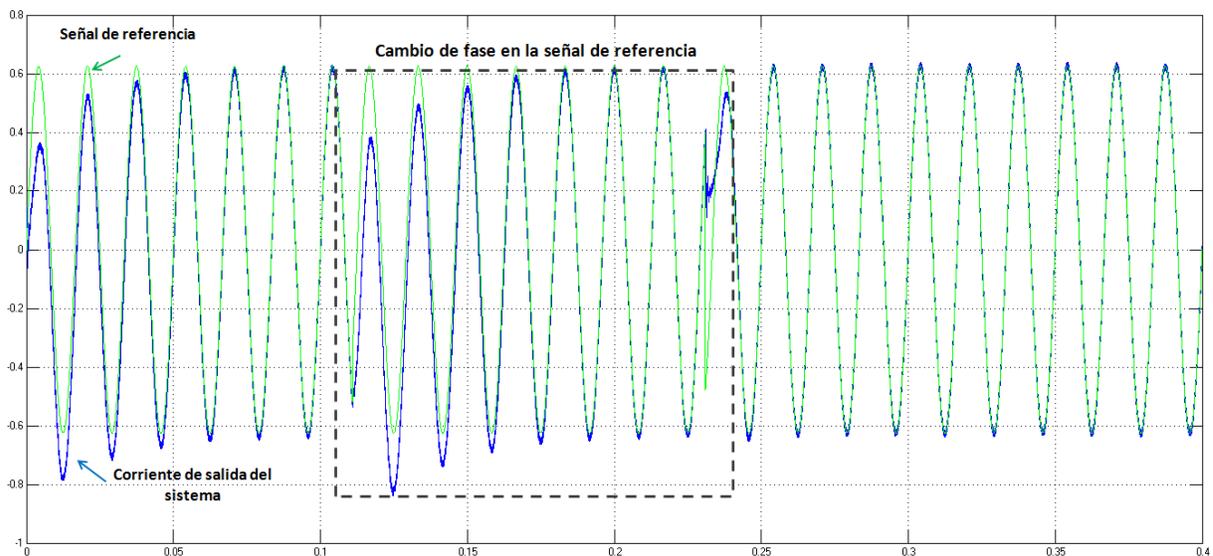


Figura 4.52. Señal de corriente de salida del sistema para una carga de 30Ω .

CAPÍTULO IV. Pruebas y resultados

La señal de salida de la planta en comparación con la señal de referencia se observa en la figura 4.52, en ella se observa que al cambiar la señal de referencia la señal de salida la sigue y al hacer el cambio de fase nuevamente, la corriente de salida sigue nuevamente a la señal de referencia en amplitud y fase.

✦ *Perturbación a la fase de la referencia con $R = 70 \Omega$*

En la figura 4.53 se observan las señales en coordenadas DQ tanto de la planta como de la señal de referencia y se observa el momento en que ocurre la perturbación y cómo las señales del sistema siguen a la referencia solo que de una forma más oscilatoria. Al cambiar nuevamente a la fase original de la referencia el sistema vuelve a presentar una oscilación hasta que se estabiliza.

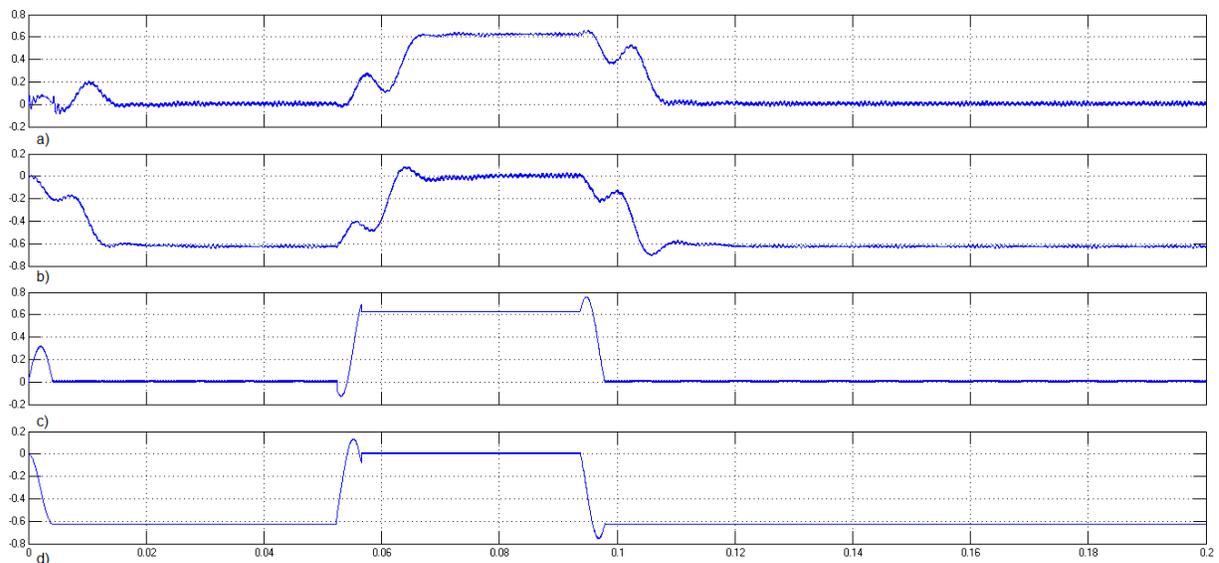


Figura 4.53. Señales en coordenadas DQ para una carga de 70Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

Las señales compensadas con una carga de 70Ω se muestran en la figura 4.54 perturbando al sistema con un cambio de fase en la señal de referencia.

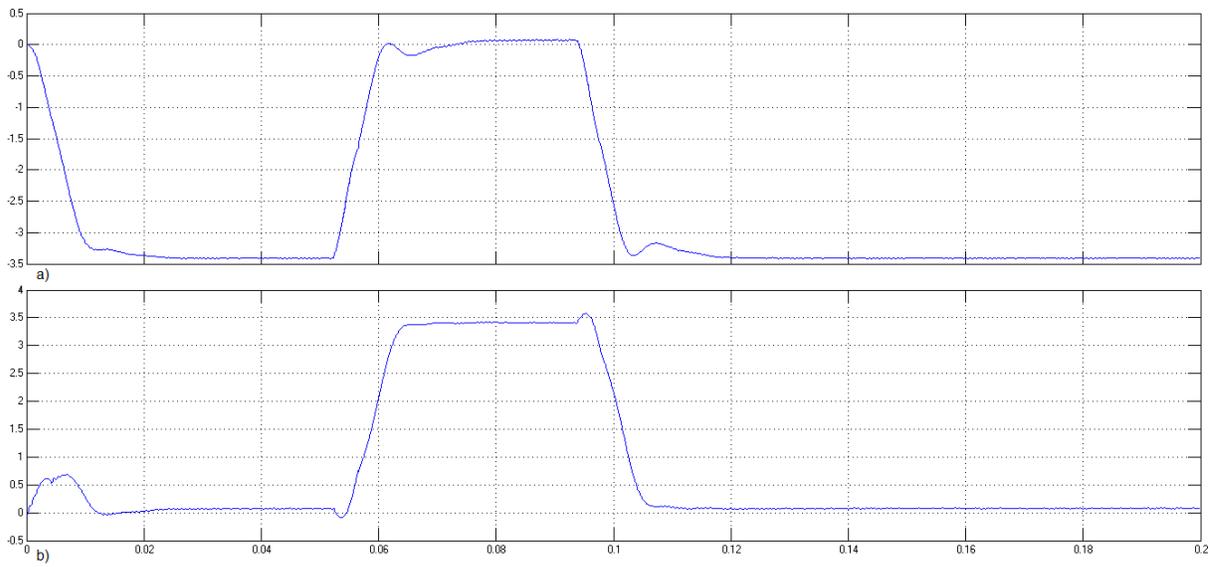


Figura 4.54. Señales compensadas para una carga de 70Ω . a) Señal compensada de directa, b) Señal compensada de cuadratura.

La señal en corriente de la planta se muestra en la figura 4.55 en la que se muestra como se afecta la salida del sistema ante el cambio de fase.

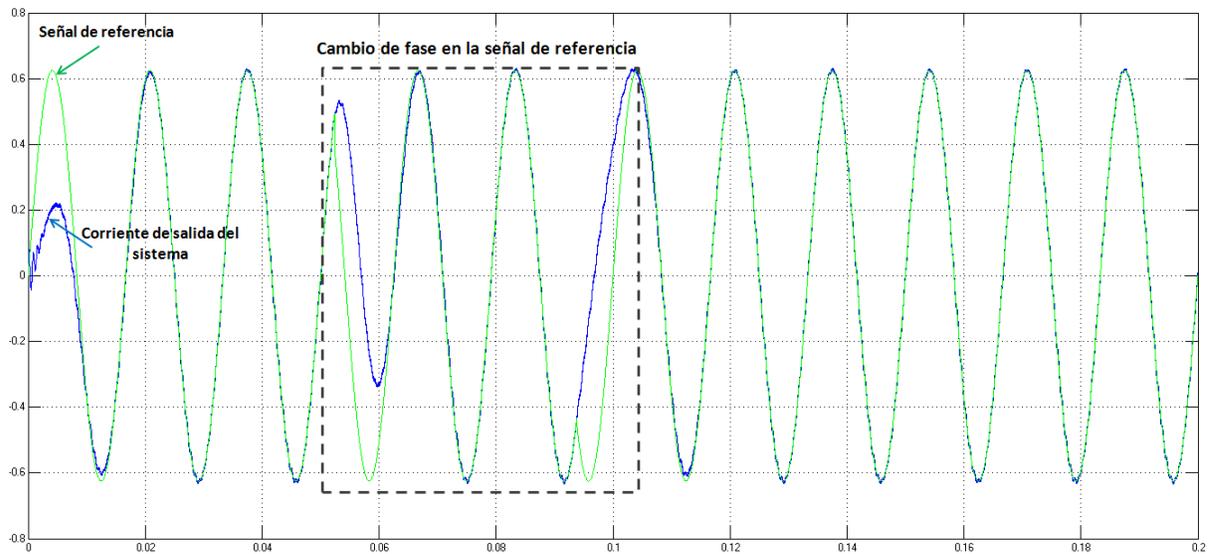


Figura 4.55. Señal de corriente de salida del sistema con una carga de 70Ω .

⊕ *Perturbación a la fase de la referencia con $R = 100 \Omega$*

Para la carga que representa el valor máximo en el rango de operación se realizó la misma perturbación y se obtuvieron las siguientes señales.

CAPÍTULO IV. Pruebas y resultados

Las señales transformadas al dominio DQ se muestran en la figura 4.56, y se presenta el mismo caso que para las cargas anteriores. Las señales de directa y cuadratura de la planta siguen en todo momento a los valores de las señales D y Q de la referencia.

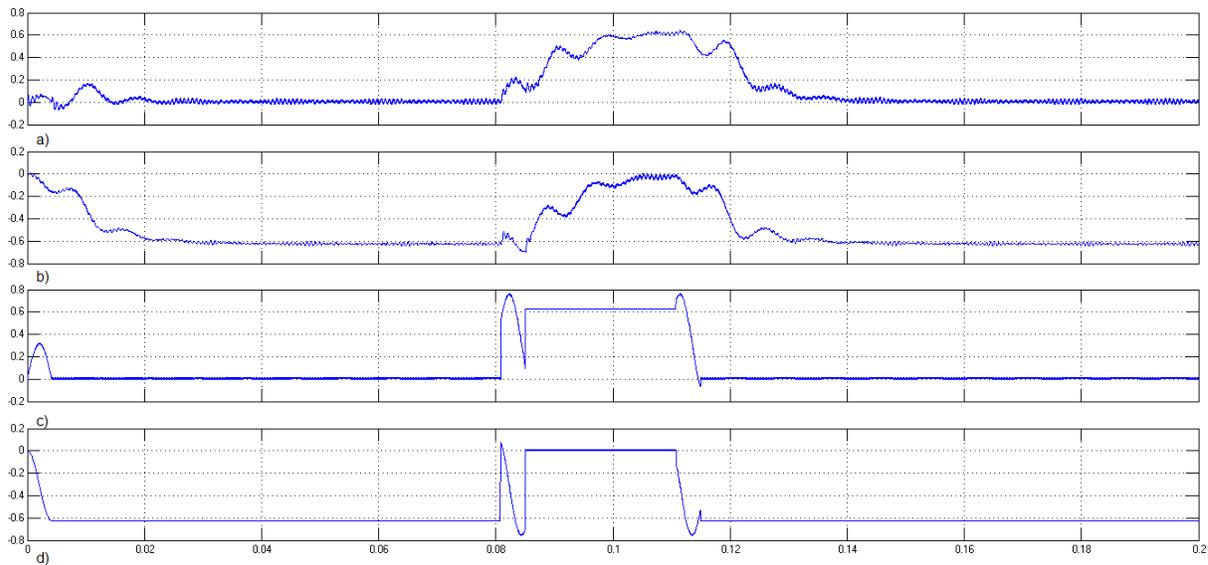


Figura 4.56. Señales en coordenadas DQ con R de 100Ω . a) Señal de directa de la planta, b) Señal de cuadratura de la planta, c) Señal de directa de la referencia, d) Señal de cuadratura de la referencia.

Las señales son compensadas en los cambios de fase y se generan las señales de la figura 4.57. El controlador sigue cumpliendo la función de seguir a la referencia por lo que toma las magnitudes de las señales de directa y de cuadratura de la referencia, esto conlleva un tiempo de estabilización en el que el sistema oscila hasta estabilizarse.

En la figura 4.58 se muestra la salida en corriente del sistema en la que se observa el momento en que suceden los cambios de fase y la salida requiere de un tiempo de estabilización para retomar la amplitud y fase de la señal de referencia.

Las pruebas que se realizaron al controlador muestran cual es su rango de operación y cómo es su comportamiento ante perturbaciones que puedan ocurrir al sistema

CAPÍTULO IV. Pruebas y resultados

como lo es el cambio de fase de la red eléctrica en determinado momento o una carga que no esté en su rango de operación.

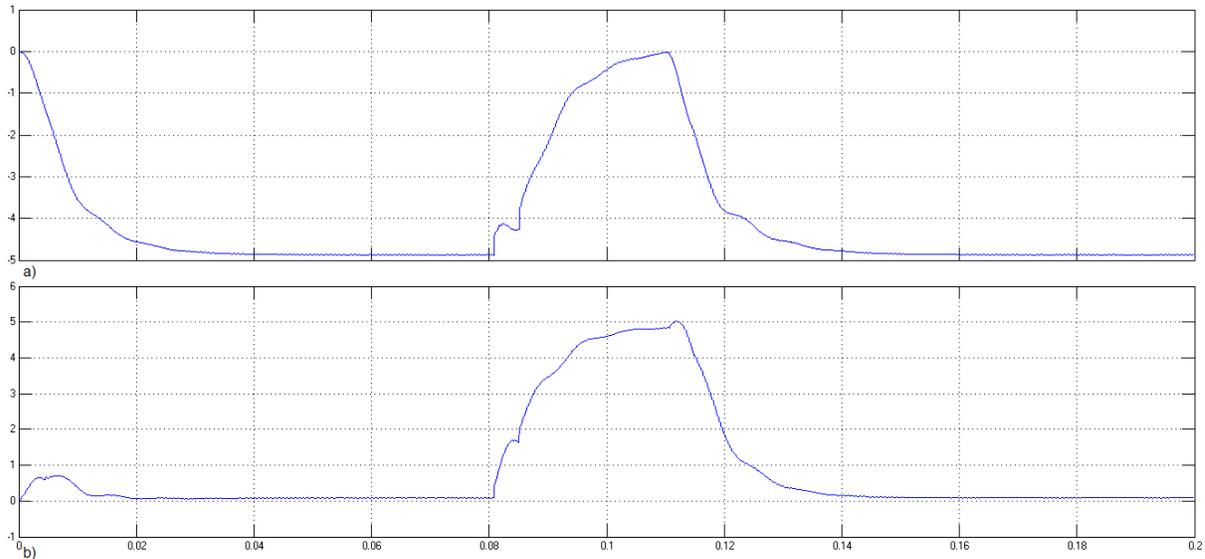


Figura 4.57. Señales compensadas con R de 110Ω . a) Señal compensada de directa, b) Señal compensada de cuadratura.

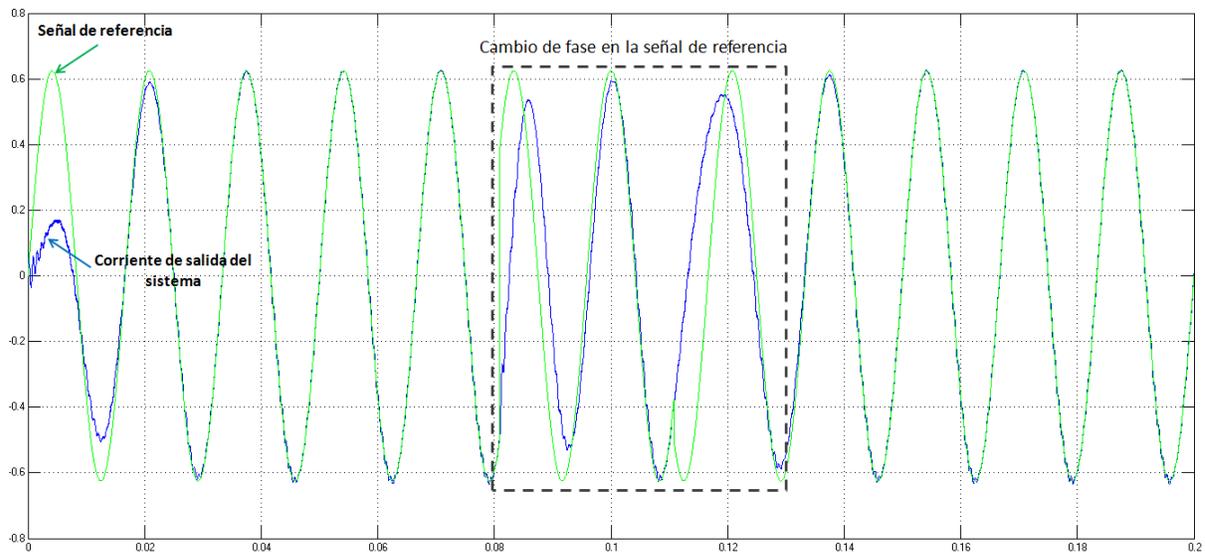


Figura 4.58. Señal de corriente de salida del sistema con carga de 100Ω .

En el siguiente capítulo se presentan las conclusiones a las que se llegó con la realización de este proyecto así como algunas recomendaciones que puedan ser útiles en próximos trabajos relacionados a este.

Referencias

- [1] W. Hart Daniel, “Electrónica de Potencia”, Editorial Prentice Hall, Primera edición, 2001.
 - [2] VERDUGO Barceló, Cinthya María, “Aportación al Desarrollo de un Inversor Monofásico para Sistemas Fotovoltaicos Interconectados con Énfasis en la Técnica de Coordenadas DQ”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Mayo de 2009.
-

Conclusiones y Recomendaciones

Con la finalización de éste trabajo se logró cumplir con los objetivos planteados, se implementó un prototipo en lazo abierto de un sistema fotovoltaico las cuales se definieron como etapa del inversor, adecuación, implementación digital de la técnica de coordenadas DQ y el diseño del control de la corriente de salida del sistema en DQ y realizando las pruebas precisas se obtuvo el rendimiento máximo de los mismos. Este trabajo constituye un antecedente referente a los sistemas fotovoltaicos interconectados a red eléctrica ya que se encuentra recopilada información y pruebas con las cuales se puede dar seguimiento al proyecto mismo o bien a proyectos relacionados con este tema. Es importante aclarar que es la primera ocasión que en el Instituto Tecnológico de Sonora se realiza este proyecto aplicado a sistemas monofásicos y es una zona en la cual este tipo de proyectos tienen mucha importancia debido a la radiación solar que se presenta en la región.

Conclusiones y Recomendaciones

En el inversor se obtuvo el rendimiento correcto para los parámetros con los que se realizaron las pruebas las cuales mostraron la potencia máxima que puede manejar siendo éste uno de los principales objetivos. La adecuación de las señales del sensado fue correcta y se obtuvieron las señales necesarias para la aplicación de la técnica de coordenadas DQ. El diseño y simulación del controlador revelan que este cumple con el objetivo específico de controlar una señal de corriente para un rango definido de cargas por lo que si se realizara una inyección de corriente a la red eléctrica, éste cumpliría con la especificación de inyectar una corriente fija para un rango de cargas específico.

La aplicación de la técnica de coordenadas DQ se implementó en un microcontrolador el cual es apropiado para convertidores de potencia por lo que este documento también podría ser útil para la consulta de este dispositivo. También es la primera vez en que se realiza el modelado de un sistema monofásico en coordenadas DQ lo que sirve como referencia para futuros trabajos.

Durante la realización de este trabajo se observaron varios aspectos en cada etapa por lo cual se pueden hacer una serie de recomendaciones para mejorar cada una de éstas y en un futuro realizar una conexión a la red de suministro público.

La primera es realizar una mejora en el inversor en cuanto a la eficiencia al utilizar transistores que manejen mayor corriente así como voltaje lo que permitirá que el inversor pueda generar una corriente mayor de salida que pueda ser inyectado a la línea monofásica. También colocar un filtro a la salida con los dispositivos adecuados como es un inductor con un núcleo capaz de manejar la frecuencia de conmutación especificada, así como la corriente que circule por ella. Con esto se tendrá una señal de salida en corriente de mejor calidad y con menor contenido armónico.

El sensado también debe ser mejorado ya que la forma en la que éste se realizó fue mediante una resistencia y se observó que es muy difícil trabajar con una señal de este tipo ya que es muy susceptible al ruido de alta frecuencia debida a la conmutación de los transistores y la adecuación de esta señal conlleva un filtrado en

Conclusiones y Recomendaciones

el que no se logra recuperar a la señal suavizada completamente. Además, no provee de aislamiento al circuito por lo que debe utilizarse otro tipo de sensor, por ejemplo de transformador o de efecto hall, tomando en cuenta que la corriente que se utilice tenga una magnitud en la cual el sensor tenga un comportamiento lineal. Esto permitiría que la señal sea mejor procesada por el sistema y se eviten problemas de ruido. En este aspecto se debe tener cuidado de que el sensor no deforme o afecte la señal.

La adecuación de la señal para realizar la transformación a coordenadas DQ, específicamente para obtener la señal ortogonal de la referencia y del sensado, deben realizarse de forma digital ya que al hacerlo de manera analógica puede ocurrir que la señal de salida del sistema pueda estar desfasada en relación con la referencia, esto porque los dispositivos analógicos no garantizan que la señal esté exactamente desfasada 90 grados. Esto puede lograrse de forma digital y al obtener las variables imaginarias del circuito se puede aplicar el controlador diseñado.

El controlador debe ser implementado en un microcontrolador digital tomando en cuenta algunas consideraciones, primero se debe optimizar para que no consuma muchos ciclos del período de conmutación durante su aplicación y los registros que almacenen las variables requeridas por el controlador deben proporcionar el espacio suficiente para que no ocurran desbordamientos y esto ocasione una pérdida de datos importante. De acuerdo a la simulación del controlador, éste funciona correctamente y se demostró que su diseño y aplicación son sencillos pero siempre tomando en cuenta los aspectos mencionados aquí.

Por último, es importante agregar un medidor bidireccional de corriente y voltaje en el cual se muestre cuanta energía se está consumiendo y cuanta es la entregada a la red así como la implementación de un seguidor PMP con el cual se pueda aprovechar al máximo la energía de los paneles. Otro aspecto muy importante para este tipo de sistemas es la detección de fallas en la red eléctrica, esto es, que el sistema pueda dejar de inyectar potencia si la red eléctrica faltara. Esto se logra aplicando un método de *anti-islanding*.

Conclusiones y Recomendaciones

Finalmente, éste es un proyecto que involucra varias ramas de la electrónica por lo que se adquiere conocimiento sobre áreas como control, potencia y el manejo de microcontroladores. Es un proyecto muy interesante que es importante que se retome debido a que la región cuenta con una alta insolación siendo apta para la implementación de sistemas fotovoltaicos interconectados y éste trabajo puede tomarse como una primera base para su próximo desarrollo para la línea monofásica.

BIBLIOGRAFÍA

1. ANES, Asociación Nacional de Energía Solar, (Página Web), <http://www.anes.org>, Consultada en Noviembre de 2008.
2. Universidad Autónoma de México, Centro de Investigación de Energía, (Página Web), <http://xml.cie.unam.mx/xml/investigacion.xml>, Consultada en Noviembre de 2008.
3. CINESTAV, Especialidad de Electrónica del Estado Sólido, (Página Web), <http://www.sees.cinvestav.mx/>, Consultada en Noviembre de 2008.
4. PEÑUELAS Machado José Ángel, “Algoritmo de Seguimiento del Máximo Punto de Potencia para Sistemas Fotovoltaicos en Cd. Obregón, Sonora”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Octubre de 2008.
5. MELENDEZ Bertoti Frank Edmundo, “Monitoreo de sistema fotovoltaico de dos posiciones con respecto al ángulo de elevación en Cd. Obregón, Sonora”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Diciembre de 2006.
6. Asociación de Promotores y Productores de Energías Renovables de Andalucía, (Página Web), <http://www.aprean.com/index.html>, Consultada en Abril de 2009.
7. A. Huang, “Energy Internet - Future Renewable Electric Energy Delivery and Management (FREEDM) Systems”, *IEEE Power Electronics Society Newsletter*, vol. 20 ED-4, pp 8-9, Oct. 2008.
8. Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/laempresa/generacionelectricidad>, Consultada en Diciembre de 2008.

Bibliografía

9. World Wind Energy, (Página Web), http://www.wwindea.org/home/index.php?option=com_content&task=view&id=198&Itemid=43, Consultada en Noviembre de 2008.
10. Comisión Nacional Para el Ahorro de Energía, (Página Web), <http://www.conae.gob.mx/work/sites/CONAE/resources/LocalContent/4830/2/ERM06.pdf>, Consultada en Noviembre de 2008.
11. Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/LaEmpresa/generacionelectricidad/eoloelectrica/>, Consultada en Noviembre de 2008.
12. Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/Templates/otras/cmsVerImprimible.aspx?guid=%7B29667C60-C1D1-4EF3-8EBB-1D44F9A7A26C%7D>, Consultada en Noviembre de 2008.
13. Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/laempresa/generacionelectricidad>, Consultada en Noviembre de 2008.
14. Comisión Federal de Electricidad, (Página Web), <http://www.cfe.gob.mx/es/LaEmpresa/generacionelectricidad/lisctralesgeneradora>, Consultada en Noviembre de 2008.
15. IBAÑEZ Plana M., "Tecnología Solar", Mundi Prensa, 2005.
16. TRISHAN ESRAM and CHAPMAN Patrick L., "Comparison of Photovoltaic Array Maximum Power Point Tracking Techniques", IEEE Transactions on energy conversion, 2006.
17. MUHAMMAD H. Rashid, "Electrónica de potencia. Circuitos, Dispositivos y aplicaciones", Editorial Pearson Educación, Tercera Edición, 2004.

Bibliografía

18. PIETZSCH García Mónica, “Convertidores CC/CA para la conexión directa a red de sistemas fotovoltaicos: comparación entre topologías de 2 y 3 niveles”, (Página Web), <http://upcommons.upc.edu/pfc/handle/2099.1/2696>, consultada en Marzo 2009.
19. RICHARD S. Zhang, “Control of single-phase power converter in D-Q rotating coordinates”, U.S. Patent 6 621 251 B2, September 16, 2003.
20. AL-HADITHI M. Basil, “Sistemas Discretos de Control”, Editorial Visionnet, Primera Edición, 2007.
21. OGATA Katsuhico, “Ingeniería de Control Moderna”, Editorial Pearson, Tercera Edición, 1998.
22. ROHRS Charles E., “Sistemas de Control Lineal”, Editorial McGraw-Hill, Primera Edición, 1994.
23. OGATA Katsuhico, “Sistemas de Control en Tiempo Discreto”, Editorial Pearson, Segunda Edición, 1996.
24. MICROCHIP Technology Inc., dsPIC33F Family Reference Manual, (Página Web), http://www.microchip.com/stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=2573, consultada en Noviembre de 2008.
25. MICROCHIP Technology Inc., “Getting Started with dsPIC30F Digital Signal Controllers User’s Guide”, 2005, (Página Web), <http://ww1.microchip.com/downloads/en/DeviceDoc/70151a.pdf>, consultada en Noviembre 2008.
26. MICROCHIP Technology Inc., dsPIC30F Family Reference Manual, (Página Web), http://www.microchip.com/stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=2574, consultada en Noviembre de 2008.

Bibliografía

27. MICROCHIP Technology Inc., dsPIC30F1010/202X, Datasheet, (Página Web), <http://ww1.microchip.com/downloads/en/DeviceDoc/70178C.pdf>, consultada en Noviembre 2008.
28. MICROCHIP Technology Inc., “MPLAB IDE User’s Guide”, 2006, (Página Web), <http://ww1.microchip.com/downloads/en/DeviceDoc/51519a.pdf>, consultada en Noviembre 2008.
29. IRIBE Quintero Víctor, “Técnica de Modulación por Vectores Espaciales Implementada en un dsPIC30F3010”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Diciembre de 2007.
30. DOMITSU Kono Manuel, “Programación en el lenguaje C”, (Página Web), http://www.itson.mx/die/mdomitsu/bibliotecaDigital/Programacion_Lenguaje_C, consultada en Noviembre 2008.
31. MICROCHIP Technology Inc., “MPLAB C30 C Compiler User’s Guide”, 2007, (Página Web), http://ww1.microchip.com/downloads/en/DeviceDoc/C30_Users_Guide_51284e.pdf, consultada en Noviembre 2008.
32. MICROCHIP Technology Inc., dsPIC30F1010/202X, Datasheet, (Página Web), <http://ww1.microchip.com/downloads/en/DeviceDoc/70178C.pdf>, consultada en Noviembre 2008.
33. W. Hart, Daniel, “Electrónica de Potencia”, Editorial Prentice Hall, Primera edición, 2001.
34. VERDUGO Barceló, Cinthya María, “Aportación al Desarrollo de un Inversor Monofásico para Sistemas Fotovoltaicos Interconectados con Énfasis en la Técnica de Coordenadas DQ”, Tesis de Ingeniero en Electrónica, Instituto Tecnológico de Sonora, Cd. Obregón, Sonora, Mayo de 2009.

APÉNDICE A

Modelado del sistema en coordenadas DQ

- A partir del análisis del siguiente circuito se obtienen las ecuaciones en espacio de estados del convertidor cd-ca.

$$\dot{x} = Ax + Bu$$

$$y = Cx$$

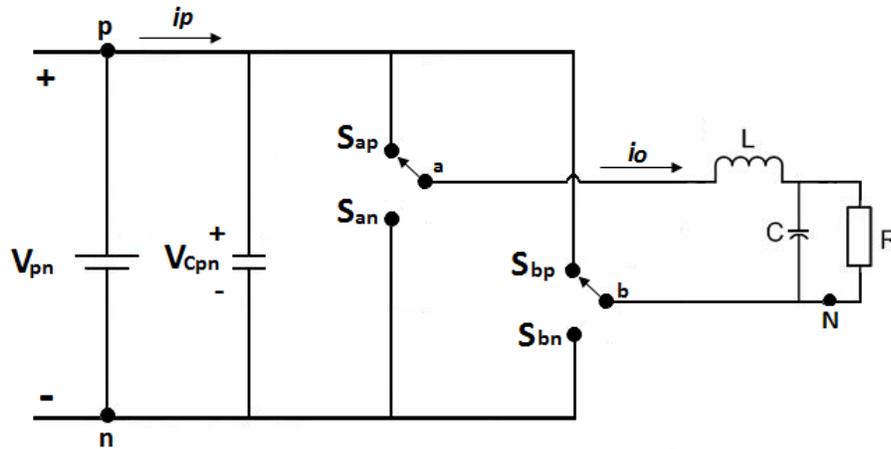


Figura A1. Circuito de análisis para el modelado del sistema.

Las ecuaciones deben estar en función de las variables activas del sistema las cuales son el voltaje en el capacitor y la corriente en la bobina:

$$V_L = L \frac{di_L}{dt}$$

$$i_C = C \frac{dV_C}{dt}$$

$$V_{ref} = S_{ap}V_i - S_{ab}V_i$$

$$-V_{ref} + V_L + V_C = 0$$

$$V_L = V_{ref} - V_C$$

$$\frac{di_L}{dt} = \frac{V_{ref}}{L} - \frac{V_C}{L}$$

Al dejar en función de la derivada de la corriente de la bobina:

$$i_L = \frac{V_{ref}}{L} - \frac{V_C}{L}$$

Realizando el análisis para encontrar el voltaje en el capacitor:

$$i_L = i_C + i_o$$

$$i_C = i_L - i_o$$

$$i_C = i_L - \frac{V_C}{R}$$

$$\frac{dV_C}{dt} = \frac{i_L}{C} - \frac{V_C}{RC}$$

$$\therefore \dot{V}_C = \frac{i_L}{C} - \frac{V_C}{RC}$$

Debido a que la variable a controlar es la corriente, se debe encontrar la ecuación de la corriente de salida:

$$i_o = i_R$$

$$i_R = \frac{V_C}{R}$$

$$i_o = \frac{V_C}{R}$$

Las ecuaciones en espacio de estados son las siguientes:

$$\begin{bmatrix} \dot{i}_L \\ \dot{V}_C \end{bmatrix} = \begin{bmatrix} 0 & -1/L \\ 1/C & -1/RC \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix} + \begin{bmatrix} Sap - Sbp \\ L \\ 0 \end{bmatrix} V_{ref}$$

Con salida en corriente:

$$i_o = \begin{bmatrix} 0 & 1/R \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix}$$

Con salida en voltaje:

$$V_o = \begin{bmatrix} 0 & 1 \end{bmatrix} \begin{bmatrix} i_L \\ V_C \end{bmatrix}$$

- Análisis para obtener las ecuaciones en espacio de estados en coordenadas DQ.

Para la transformación DQ se utilizan las siguientes ecuaciones que relacionan los voltajes y corrientes de directa y de cuadratura con los senos y cosenos.

$$V_o = V_{od} \cos \theta - V_{oq} \sin \theta$$

$$V_c = V_{cd} \cos \theta - V_{cq} \sin \theta$$

$$I_L = I_{Ld} \cos \theta - I_{Lq} \sin \theta$$

$$d = D_d \cos \theta - D_q \sin \theta$$

$$\begin{aligned} & \frac{d}{dt} \begin{bmatrix} I_{Ld} \cos \theta - I_{Lq} \sin \theta \\ V_{cd} \cos \theta - V_{cq} \sin \theta \end{bmatrix} \\ &= \begin{bmatrix} -1/L (V_{cd} \cos \theta - V_{cq} \sin \theta) + V_i/L (D_d \cos \theta - D_q \sin \theta) \\ 1/C (I_{Ld} \cos \theta - I_{Lq} \sin \theta) - 1/RC (V_{cd} \cos \theta - V_{cq} \sin \theta) \end{bmatrix} \end{aligned}$$

$$\theta = \omega t ;$$

Se obtienen los voltajes y corrientes de directa y cuadratura:

$$1) I_{Ld} \frac{d}{dt} \cos(\omega t) - \omega I_{Lq} \cos(\omega t) = -1/L (V_{cd} \cos(\omega t)) + V_i/L (D_d \cos(\omega t))$$

$$I_{Ld} \frac{d}{dt} \cos(\omega t) = \omega I_{Lq} \cos(\omega t) - 1/L (V_{cd} \cos(\omega t)) + V_i/L (D_d \cos(\omega t))$$

$$2) -I_{Lq} \frac{d}{dt} \sin(\omega t) - \omega I_{Ld} \sin(\omega t) = 1/L (V_{cq} \sin(\omega t)) - V_i/L (D_d \sin(\omega t))$$

$$-I_{Lq} \frac{d}{dt} \sin(\omega t) = \omega I_{Ld} \sin(\omega t) + 1/L (V_{cq} \sin(\omega t)) - V_i/L (D_d \sin(\omega t))$$

$$3) V_{cd} \frac{d}{dt} \cos(\omega t) - \omega V_{cq} \cos(\omega t) = -1/C (I_{Ld} \cos(\omega t)) - 1/RC (V_{cd} \cos(\omega t))$$

$$V_{cd} \frac{d}{dt} \cos(\omega t) = \omega V_{cq} \cos(\omega t) + 1/C (I_{Ld} \cos(\omega t)) - 1/RC (V_{cd} \cos(\omega t))$$

$$\begin{aligned} 4) -V_{cq} \frac{d}{dt} \sin(\omega t) - \omega V_{cd} \sin(\omega t) \\ = -1/C (I_{Lq} \sin(\omega t)) + 1/RC (V_{cq} \sin(\omega t)) \end{aligned}$$

$$\begin{aligned} V_{cq} \frac{d}{dt} \sin(\omega t) \\ = -\omega V_{cd} \sin(\omega t) + 1/C (I_{Lq} \sin(\omega t)) - 1/RC (V_{cq} \sin(\omega t)) \end{aligned}$$

Para eliminar la dependencia al tiempo:

$$i_L = I_m \text{Sen}(\omega t + \alpha)$$

$$i_{Ld} = \frac{I_m \text{Sen}(\omega t + \alpha) \text{Sen}(\omega t)}{2}$$

$$i_{Lq} = \frac{I_m \text{Sen}(\omega t + \alpha) \text{Cos}(\omega t)}{2}$$

$$I_{LD} = I_m [\text{Cos}(\omega t + \alpha - \omega t) - \text{Cos}(\omega t + \alpha + \omega t)]$$

$$I_{LD} = I_m [\text{Cos}(\alpha) - \text{Cos}(2\omega t + \alpha)]$$

De esta manera se obtiene la matriz del inversor con filtro LC en coordenadas DQ:

$$\frac{d}{dt} I_{Ld} = -\omega I_{Lq} - \frac{V_{Cd}}{L} + \frac{D_d}{L} V_i$$

$$\frac{d}{dt} I_{Lq} = \omega I_{Ld} - \frac{V_{Cq}}{L} + \frac{D_q}{L} V_i$$

$$\frac{d}{dt} V_{Cd} = -\omega V_{Cq} + \frac{I_{Ld}}{C} + \frac{V_{Cd}}{RC}$$

$$\frac{d}{dt} V_{Cq} = \omega V_{Cd} + \frac{I_{Lq}}{C} + \frac{V_{Cq}}{RC}$$

$$\frac{d}{dt} \begin{bmatrix} I_{Ld} \\ I_{Lq} \\ V_{Cd} \\ V_{Cq} \end{bmatrix} = \begin{bmatrix} 0 & \omega & -1/L & 0 \\ -\omega & 0 & 0 & -1/L \\ 1/C & 0 & -1/RC & \omega \\ 0 & 1/C & -\omega & -1/RC \end{bmatrix} \begin{bmatrix} I_{Ld} \\ I_{Lq} \\ V_{Cd} \\ V_{Cq} \end{bmatrix} + \begin{bmatrix} D_d/L & 0 \\ 0 & D_q/L \\ 0 & 0 \\ 0 & 0 \end{bmatrix} V_i$$

$$\begin{bmatrix} V_d \\ V_q \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} I_{Ld} \\ I_{Lq} \\ V_{Cd} \\ V_{Cq} \end{bmatrix} + D$$

$$V_o = V_{od} \text{Cos}(\omega t) - V_{oq} \text{Sen}(\omega t)$$

APÉNDICE B

**Código fuente del programa para la
implementación de la transformación a DQ**

APÉNDICE B

Código fuente en lenguaje C para la implementación de la técnica de transformación a coordenadas DQ. El programa está basado en el controlador digital de señales dsPIC30F2020 de Microchip y trabaja a una velocidad de 30 MIPS.

```

_FOSCSEL(FRC_PLL)
_FOSC(CSW_FSCM_OFF & FRC_HI_RANGE & OSC2_IO)
_FWDT(FWDTEN_OFF)
_FPOR(PWRT_128)
_FGS(CODE_PROT_OFF)
_FBS(BSS_NO_FLASH)

void ADC_config(void);
void Encendido(void);
void PWM_config(void);
void Calculos(void);

int XRV, XRI, XIV, XII;
int XDv, XQv, XDi, XQi, Periodo, t, XD, XQ;
int E, F, G, H, T;
int XDanterior = 0, XQanterior = 0, XDanterior2 = 0, XQanterior2 = 0;
int YD, YQ, YDanterior = 0, YQanterior = 0, YDanterior2 = 0, YQanterior2 = 0;
char listo = 0;

const signed char seno[360] = {0,2,3,5,7,9,10,12,14,16,17,19,21,22,24,26,28,29,31,33,34,36,37,39,41,42,44,45,47,48,50,52,53,54,56,57,59,60,62,
63,64,66,67,68,69,71,72,73,74,75,77,78,79,80,81,82,83,84,85,86,87,87,88,89,90,91,91,92,93,93,94,95,95,96,96,97,97,97,98,98,98,99,99,99,99,
100,100,100,100,100,100,100,100,100,100,100,99,99,99,99,98,98,98,97,97,97,96,96,95,95,94,93,93,92,91,91,90,89,88,87,87,86,85,84,83,82,81,
80,79,78,77,75,74,73,72,71,69,68,67,66,64,63,62,60,59,57,56,54,53,52,50,48,47,45,44,42,41,39,37,36,34,33,31,29,28,26,24,22,21,19,17,16,14,
12,10,9,7,5,3,2,0,-2,-3,-5,-7,-9,-10,-12,-14,-16,-17,-19,-21,-22,-24,-26,-28,-29,-31,-33,-34,-36,-37,-39,-41,-42,-44,-45,-47,-48,-50,-52,-53,-54,-56,
-57,-59,-60,-62,-63,-64,-66,-67,-68,-69,-71,-72,-73,-74,-75,-77,-78,-79,-80,-81,-82,-83,-84,-85,-86,-87,-87,-88,-89,-90,-91,-91,-92,-93,-93,-94,-95,
-95,-96,-96,-97,-97,-97,-98,-98,-98,-99,-99,-99,-99,-100,-100,-100,-100,-100,-100,-100,-100,-100,-99,-99,-99,-99,-98,-98,-98,-97,-97,-97,
-96,-96,-95,-95,-94,-93,-93,-92,-91,-91,-90,-89,-88,-87,-87,-86,-85,-84,-83,-82,-81,-80,-79,-78,-77,-75,-74,-73,-72,-71,-69,-68,-67,-66,-64,-63,-62,
-60,-59,-57,-56,-54,-53,-52,-50,-48,-47,-45,-44,-42,-41,-39,-37,-36,-34,-33,-31,-29,-28,-26,-24,-22,-21,-19,-17,-16,-14,-12,-10,-9,-7,-5,-3,-2};

const signed char coseno[360] = {100,100,100,100,100,100,99,99,99,99,98,98,98,97,97,97,96,96,95,95,94,93,93,92,91,91,90,89,88,87,87,86,85,
84,83,82,81,80,79,78,77,75,74,73,72,71,69,68,67,66,64,63,62,60,59,57,56,54,53,52,50,48,47,45,44,42,41,39,37,36,34,33,31,29,28,26,24,22,21,
19,17,16,14,12,10,9,7,5,3,2,0,-2,-3,-5,-7,-9,-10,-12,-14,-16,-17,-19,-21,-22,-24,-26,-28,-29,-31,-33,-34,-36,-37,-39,-41,-42,-44,-45,-47,-48,-50,-52,
-53,-54,-56,-57,-59,-60,-62,-63,-64,-66,-67,-68,-69,-71,-72,-73,-74,-75,-77,-78,-79,-80,-81,-82,-83,-84,-85,-86,-87,-87,-88,-89,-90,-91,-91,-92,-93,
-93,-94,-95,-95,-96,-96,-97,-97,-97,-98,-98,-98,-99,-99,-99,-99,-100,-100,-100,-100,-100,-100,-100,-100,-100,-99,-99,-99,-99,-98,-98,-98,
-97,-97,-97,-96,-96,-95,-95,-94,-93,-93,-92,-91,-91,-90,-89,-88,-87,-87,-86,-85,-84,-83,-82,-81,-80,-79,-78,-77,-75,-74,-73,-72,-71,-69,-68,-67,-66,
-64,-63,-62,-60,-59,-57,-56,-54,-53,-52,-50,-48,-47,-45,-44,-42,-41,-39,-37,-36,-34,-33,-31,-29,-28,-26,-24,-22,-21,-19,-17,-16,-14,-12,-10,-9,-7,-5,
-3,-2,0,2,3,5,7,9,10,12,14,16,17,19,21,22,24,26,28,29,31,33,34,36,37,39,41,42,44,45,47,48,50,52,53,54,56,57,59,60,62,63,64,66,67,68,69,71,72,
73,74,75,77,78,79,80,81,82,83,84,85,86,87,87,88,89,90,91,91,92,93,93,94,95,95,96,96,97,97,97,98,98,98,99,99,99,100,100,100,100,100};

int main(void)
{
    OSCTUNbits.TUN = 7; // Se establece Máxima frecuencia
    TRISF = 0;
    ADC_config();
    PWM_config();
    Encendido();

    while (1)
    {
        if(listo == 1)

```

APÉNDICE B

```

{
    PORTFbits.RF7 = 1;
    Calculos();
    PORTFbits.RF7 = 0;
}
}

void ADC_config(void)
{
    ADCONbits.ADSIDL = 0;           // Opera en Modo Idle
    ADCONbits.FORM = 0;            // Formato de salida Integer
    ADCONbits.EIE = 0;            // Interrupciones tempranas deshabilitadas
    ADCONbits.ORDER = 0;          // Muestreo de cada canal primero
    ADCONbits.SEQSAMP = 1;        // Muestreo secuencial habilitado
    ADCONbits.ADCS = 0;           // Clock Fosc/4
    ADPCFG = 0xFFFF;             // AN0, AN1, AN2 y AN3 como entradas analógicas
    ADSTAT = 0;                  // Se limpia registro ADSTAT
    ADCPC0bits.TRGSRC0 = 0x000C;  // Conversión disparada por Timer1 (AN0 y AN1)
    ADCPC0bits.TRGSRC1 = 0x000C;  // Conversión disparada por Timer1 (AN2 y AN3)
    ADCPC0bits.IRQEN0 = 1;        // Habilita Interrupción Canal 1
}

void PWM_config(void)
{
    PTPER = 28700;                // Periodo de 46.27us
    PDC1 = 14350;                 // Ciclo útil 50%
    DTR1 = 565;                   // Tiempo muerto de 1us
    IOCON1bits.PMOD = 0x0;        // Activar salidas complementarias
    IOCON1bits.PENH = 0x0001;     // Salidas PWM-H controladas por PWM
    IOCON1bits.PENL = 0x0001;     // Salidas PWM-L controladas por PWM
}

void Encendido(void)
{
    T1CON = 0x0000;               // Prescalador 1:1
    TMR1 = 0x0000;                // Se limpia el contador de Timer1
    PR1 = 843;                    // Se establece un período de 46useg
    IFS0bits.ADIF = 0x0000;      // Se limpia bandera del ADC
    IEC0bits.ADIE = 0x0001;      // Se habilita la interrupción del ADC
    ADCONbits.ADON = 0x0001;     // Se enciende el ADC
    T1CONbits.TON = 0x0001;      // Se enciende el Timer1
    PTC0bits.PTEN = 0x0001;      // Se enciende el módulo PWM
    t = 0;
}

void Calculos(void)
{
    XDv = (XRV*coseno[t]) + (XIV*seno[t]); // Transformación de Tiempo a DQ
    XQv = (-XRV*seno[t]) + (XIV*coseno[t]);
    XDl = (XRI*coseno[t]) + (XII*seno[t]);
    XQi = (-XRI*seno[t]) + (XII*coseno[t]);
}

```

APÉNDICE B

```

XDv = (XDv)/100;
XQv = (XQv)/100;
XDi = (XDi)/100;
XQi = (XQi)/100;

E = (XDv*coseno[t]); //Antitransformación
E = E/100;
F = (XQv*seno[t]);
F = F/100;

T = (E - F);
Periodo = 14350 + T;

if(Periodo < 500)
{
    Periodo = 500;
}

if(Periodo > 27000)
{
    Periodo = 27000;
}

PDC1 = Periodo;

listo = 0;

if(t<=359)
{
    t++;
    if (t == 359)
        t = 0;
}
}

void __attribute__((interrupt,auto_psv)) _ADCInterrupt(void)
{
    IFS0bits.ADIF = 0; // Se limpia la bandera de interrupción

    XRI = (signed int)(XRI - 511);
    XII = (signed int)(XII - 511);
    XRV = (signed int)(XRV - 511);
    XIV = (signed int)(XIV - 511);

    listo = 1;

    ADSTATbits.PORDY= 0; // Se limpian los bits del registro ADSTAT
    ADSTATbits.P1RDY= 0;

    TMR1 = 0x0000; // Se limpia el contador de Timer1
}

```

APÉNDICE C

Diagrama esquemático del sistema implementado

ANEXO

Hoja de especificaciones del controlador digital de señales dsPIC30F2020



dsPIC30F1010/202X

Data Sheet

28/44-Pin High-Performance
Switch Mode Power Supply
Digital Signal Controllers



dsPIC30F1010/202X

28/44-Pin dsPIC30F1010/202X Enhanced Flash SMPS 16-Bit Digital Signal Controller

Note: This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the "dsPIC30F Family Reference Manual" (DS70046). For more information on the device instruction set and programming, refer to the "dsPIC30F/33F Programmer's Reference Manual" (DS70157).

High-Performance Modified RISC CPU:

- Modified Harvard architecture
- C compiler optimized instruction set architecture
- 83 base instructions with flexible addressing modes
- 24-bit wide instructions, 16-bit wide data path
- 12 Kbytes on-chip Flash program space
- 512 bytes on-chip data RAM
- 16 x 16-bit working register array
- Up to 30 MIPS operation:
 - Dual Internal RC
 - 9.7 and 14.55 MHz ($\pm 1\%$) Industrial Temp
 - 6.4 and 9.7 MHz ($\pm 1\%$) Extended Temp
 - 32X PLL with 480 MHz VCO
 - PLL inputs $\pm 3\%$
 - External EC clock 6.0 to 14.55 MHz
 - HS Crystal mode 6.0 to 14.55 MHz
- 32 interrupt sources
- Three external interrupt sources
- 8 user-selectable priority levels for each interrupt
- 4 processor exceptions and software traps

DSP Engine Features:

- Modulo and Bit-Reversed modes
- Two 40-bit wide accumulators with optional saturation logic
- 17-bit x 17-bit single-cycle hardware fractional/integer multiplier
- Single-cycle Multiply-Accumulate (MAC) operation
- 40-stage Barrel Shifter
- Dual data fetch

Peripheral Features:

- High-current sink/source I/O pins: 25 mA/25 mA
- Three 16-bit timers/counters; optionally pair up 16-bit timers into 32-bit timer modules
- One 16-bit Capture input functions
- Two 16-bit Compare/PWM output functions
 - Dual Compare mode available
- 3-wire SPI modules (supports 4 Frame modes)
- I²C™ module supports Multi-Master/Slave mode and 7-bit/10-bit addressing
- UART Module:
 - Supports RS-232, RS-485 and LIN 1.2
 - Supports IrDA® with on-chip hardware endec
 - Auto wake-up on Start bit
 - Auto-Baud Detect
 - 4-level FIFO buffer

Power Supply PWM Module Features:

- Four PWM generators with 8 outputs
- Each PWM generator has independent time base and duty cycle
- Duty cycle resolution of 1.1 ns at 30 MIPS
- Individual dead time for each PWM generator:
 - Dead-time resolution 4.2 ns at 30 MIPS
 - Dead time for rising and falling edges
- Phase-shift resolution of 4.2 ns @ 30 MIPS
- Frequency resolution of 8.4 ns @ 30 MIPS
- PWM modes supported:
 - Complementary
 - Push-Pull
 - Multi-Phase
 - Variable Phase
 - Current Reset
 - Current-Limit
- Independent Current-Limit and Fault Inputs
- Output Override Control
- Special Event Trigger
- PWM generated ADC Trigger

dsPIC30F1010/202X

Analog Features:

ADC

- 10-bit resolution
- 2000 Ksps conversion rate
- Up to 12 input channels
- "Conversion pairing" allows simultaneous conversion of two inputs (i.e., current and voltage) with a single trigger
- PWM control loop:
 - Up to six conversion pairs available
 - Each conversion pair has up to four PWM and seven other selectable trigger sources
- Interrupt hardware supports up to 1M interrupts per second

COMPARATOR

- Four Analog Comparators:
 - 20 ns response time
 - 10-bit DAC reference generator
 - Programmable output polarity
 - Selectable input source
 - ADC sample and convert capable
- PWM module interface
 - PWM Duty Cycle Control
 - PWM Period Control
 - PWM Fault Detect
- Special Event Trigger
- PWM-generated ADC Trigger

Special Microcontroller Features:

- Enhanced Flash program memory:
 - 10,000 erase/write cycle (min.) for industrial temperature range, 100k (typical)
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Flexible Watchdog Timer (WDT) with on-chip low power RC oscillator for reliable operation
- Fail-Safe clock monitor operation
- Detects clock failure and switches to on-chip low power RC oscillator
- Programmable code protection
- In-Circuit Serial Programming™ (ICSP™)
- Selectable Power Management modes
 - Sleep, Idle and Alternate Clock modes

CMOS Technology:

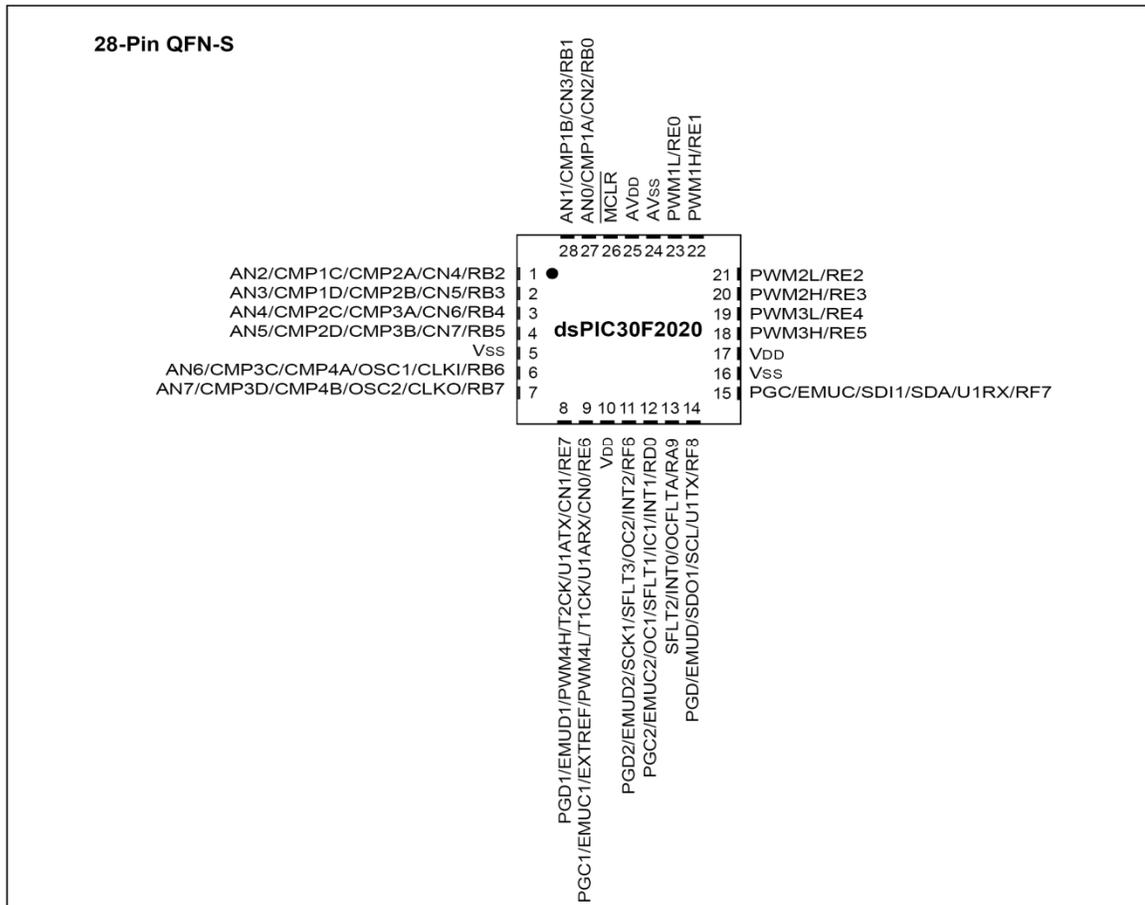
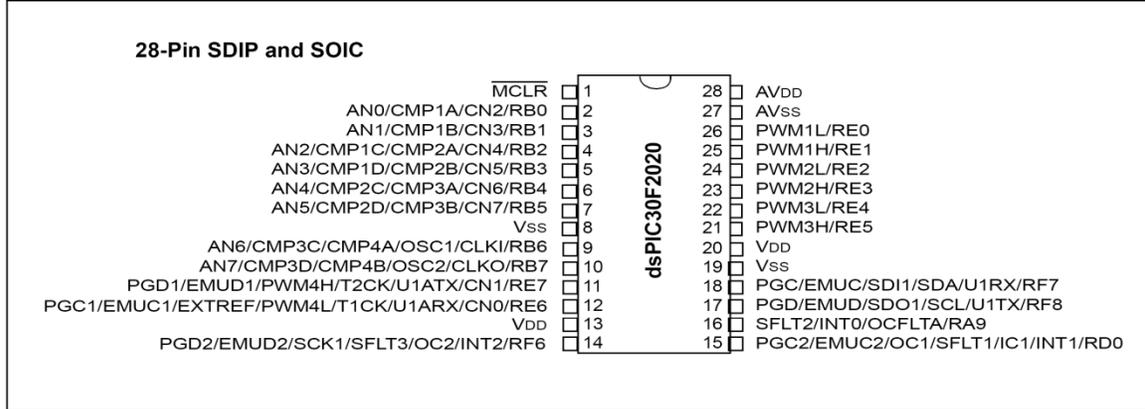
- Low-power, high-speed Flash technology
- 3.3V and 5.0V operation ($\pm 10\%$)
- Industrial and Extended temperature ranges
- Low power consumption

dsPIC30F SWITCH MODE POWER SUPPLY FAMILY

Product	Pins	Packaging	Program Memory (Bytes)	Data SRAM (Bytes)	Timers	Capture	Compare	UART	SPI	I ² C™	PWM	ADCs	S & H	A/D Inputs	Analog Comparators	GPIO
dsPIC30F1010	28	SDIP	6K	256	2	0	1	1	1	1	2x2	1	3	6 ch	2	21
dsPIC30F1010	28	SOIC	6K	256	2	0	1	1	1	1	2x2	1	3	6 ch	2	21
dsPIC30F1010	28	QFN-S	6K	256	2	0	1	1	1	1	2x2	1	3	6 ch	2	21
dsPIC30F2020	28	SDIP	12K	512	3	1	2	1	1	1	4x2	1	5	8 ch	4	21
dsPIC30F2020	28	SOIC	12K	512	3	1	2	1	1	1	4x2	1	5	8 ch	4	21
dsPIC30F2020	28	QFN-S	12K	512	3	1	2	1	1	1	4x2	1	5	8 ch	4	21
dsPIC30F2023	44	QFN	12K	512	3	1	2	1	1	1	4x2	1	5	12 ch	4	35
dsPIC30F2023	44	TQFP	12K	512	3	1	2	1	1	1	4x2	1	5	12 ch	4	35

dsPIC30F1010/202X

Pin Diagrams



dsPIC30F1010/202X

FIGURE 1-3: dsPIC30F2023 BLOCK DIAGRAM

