



INSTITUTO TECNOLÓGICO DE SONORA

ELEVADOR-INVERSOR MONOFÁSICO

**TESIS QUE PARA OBTENER
EL TÍTULO DE**

INGENIERO EN ELECTRÓNICA

PRESENTA

MIGUEL ANGEL SERNA MURRIETA

CD. OBREGÓN, SONORA

ENERO DE 2009

A Dios
A mis padres, Yolanda Murrieta y Miguel Serna
A mi hermana Dalia Serna
A mi sobrino Miguel Valenzuela
A mis amigos

AGRADECIMIENTOS

A Dios por no soltarme de su mano, guiarme y apoyarme siempre para poder cumplir mis objetivos y alcanzar mis metas.

A mis padres Yolanda Murrieta y Miguel Serna por la oportunidad de existir, por todo sacrificio realizado, por su comprensión y confianza incondicional, por ser mi ejemplo a seguir y darme fuerza para seguir adelante, aconsejarme y apoyarme en tiempos difíciles..

A mi hermana Dalia Zulema Serna por apoyarme en todo momento y ser una de mis principales motivaciones para seguir adelante y no desistir ante ningún problema, por ser un ejemplo para mi de fuerza y coraje.

A mi asesor el Dr. José Antonio Beristain Jiménez por su incondicional apoyo y gran ayuda en el desarrollo del presente trabajo, por el invaluable conocimiento otorgado y sus sabios consejos.

A mis revisores, el Dr. Adolfo Soto, el M.C. Raymundo Márquez y el Ing. Alejandro Aganza por el tiempo dedicado y acertados comentarios bases inapelables para lograr un trabajo de la mayor calidad posible.

A mis amigos y compañeros de carrera que estuvieron conmigo en los buenos y no tan buenos momentos a lo largo de esta experiencia, que me brindaron su amistad y me permitieron formar parte de sus vidas.

A todos aquellos que estuvieron conmigo en mente y corazón, a quienes me ayudaron a salir adelante, me permitieron apoyarlos y ser apoyado ¡gracias!

Miguel Ángel Serna Murrieta

ÍNDICE

Dedicatoria	ii
Agradecimientos	iii
Índice	v
Lista de figuras	viii
Lista de tablas	xi
Lista de acrónimos y abreviaturas	xii
Resumen	xiii
 Capítulo I Introducción	
1.1 Antecedentes.....	2
1.1.1 Inversor monofásico.....	2
1.1.2 Convertidores de CD-CD.....	4
1.2 Planteamiento del problema.....	9
1.3 Justificación.....	10
1.4 Objetivos.....	11
1.5 Alcances.....	11

Capítulo II Marco de referencia y estado del arte

2.1 Introducción.....	13
2.2 Inversores monofásicos elevadores.....	16
2.2.1 Inversor monofásico con transformador elevador.....	16
2.2.2 Inversor monofásico en cascada con convertidor CD-CD elevador.....	17
2.2.3 Elevador-inversor monofásico.....	18
2.3 Técnicas de modulación.....	22
2.3.1 Modulación por Ancho de Pulso Sinusoidal.....	23
2.3.2 Control por Modos Deslizantes.....	24
2.4 Estado del arte.....	26

Capítulo III Diseño y simulación

3.1 Diseño del elevador-inversor monofásico.....	30
3.2. Resultados de simulación en lazo abierto.....	33

Capítulo IV Implementación y resultados experimentales

4.1 Introducción.....	40
4.2 Implementación del elevador-inversor monofásico.....	40
4.2.1 Etapa de potencia.....	40
4.2.2 Etapa de modulación SPWM.....	41
4.3 Resultados experimentales en lazo abierto.....	43

Capítulo V Propuesta de control en lazo cerrado

5.1 Descripción del sistema.....	49
5.2 Controlador por modos deslizantes.....	54
5.3 Selección de los parámetros de control.....	55
5.4 Propuesta de implementación del elevador-inversor en lazo cerrado.....	57
5.4.1 Etapa de control en lazo cerrado.....	57
Conclusiones y trabajos futuros.....	60
Bibliografía.....	62
Apéndice A. Simulación del elevador-inversor con distintos ciclos de trabajo....	65
Apéndice B. Programación del microcontrolador 18F1330.....	70
Apéndice C. Simulación del elevador-inversor con control por modos deslizantes.....	85

LISTA DE FIGURAS

Figura 1.1	Estructura del inversor puente completo monofásico.....	3
Figura 1.2	Convertidor elevador (Boost).....	6
Figura 1.3	Formas de onda de corrientes y voltajes en un convertidor elevador en modo de conducción continuo.....	6
Figura 1.4	Esquema de un puente inversor con un convertidor elevador como fuente de alimentación.....	8
Figura 1.5	Esquema del elevador-inversor monofásico.....	9
Figura 2.1	Sistema de generación de energía con una celda fotovoltaica como fuente primaria de alimentación.....	13
Figura 2.2	Inversor con transformador de baja frecuencia a la salida.....	15
Figura 2.3	Inversor aislado con transformador de alta frecuencia.....	15
Figura 2.4	Inversor con transformador de alta frecuencia sin filtro de salida.....	16
Figura 2.5	Convertidor CD-CD elevador en cascada con un puente inversor monofásico.....	17
Figura 2.6	Diagrama a bloques y formas de onda presentes en el elevador-inversor monofásico.....	18
Figura 2.7	Convertidor CD-CD elevador bidireccional en corriente.....	19
Figura 2.8	Elevador-inversor monofásico formado por dos convertidores elevadores bidireccionales en paralelo.....	20
Figura 2.9	Características de ganancia del elevador-inversor y cada convertidor elevador.....	21
Figura 2.10	Señal portadora y señal de referencia usadas para generar una señal SPWM.....	22
Figura 2.11	Modos característicos del Control por Modos Deslizantes: Modo	25

	de alcance y modo de deslizamiento.....	
Figura 2.12	Función de transferencia del convertidor CD-CD elevador.....	27
Figura 3.1	Elevador-inversor monofásico.....	30
Figura 3.2	Voltaje de salida simulado V_0	33
Figura 3.3	Espectro armónico del voltaje de salida V_0	34
Figura 3.4	Corriente de salida del elevador-inversor i_0	34
Figura 3.5	Voltaje en el capacitor de salida V_{C1}	35
Figura 3.6	Corriente simulada en la bobina de entrada i_{L1}	36
Figura 3.7	Voltaje en la bobina de entrada V_{L1}	36
Figura 3.8	Corriente de entrada suministrada por V_i	38
Figura 3.9	Voltaje drenaje-fuente presente en Q_1	38
Figura 3.10	Corriente a través del transistor Q_1 , i_{Q1}	38
Figura 4.1	Diagrama esquemático del sistema mínimo para el microcontrolador.....	42
Figura 4.2	Diagrama a bloques del circuito de disparo de los transistores de un convertidor.....	43
Figura 4.3	Señales PWM moduladoras de Q_1 y Q_2 (5 V/DIV, 500 μ seg/DIV).....	44
Figura 4.4	Tiempo muerto entre las señales PWM moduladoras de Q_1 y Q_2 (5 V/DIV; 1 μ seg/DIV).....	45
Figura 4.5	Voltaje de salida experimental V_0 del elevador-inversor con $D=0.7$ (50 V/DIV; 5 mseg/DIV).....	45
Figura 4.6	Voltaje de salida experimental: a) V_1 presente en C_1 y b) V_2 presente en C_2 con $D=0.7$ (50 V/DIV; 5 mseg/DIV).....	46
Figura 4.7	Voltaje de salida experimental V_0 del elevador-inversor con $D=0.8$ (50 V/DIV; 5 mseg/DIV).....	46
Figura 4.8	Voltaje de salida experimental: a) V_1 presente en C_1 y b) V_2 presente en C_2 con $D=0.8$ (50 V/DIV; 5 mseg/DIV).....	47
Figura 4.9	Voltaje de salida experimental V_0 del elevador-inversor con $D=0.89$ (50 V/DIV; 5 mseg/DIV).....	48
Figura 4.10	Voltaje de salida experimental: a) V_1 presente en C_1 y b) V_2 presente en C_2 con $D=0.89$ (50 V/DIV; 5 mseg/DIV).....	48

	presente en C_2 con $D=0.89$ (50 V/DIV; 5 mseg/DIV).....	
Figura 5.1	Elevador-inversor controlado por modos deslizantes.....	51
Figura 5.2	Circuito equivalente del elevador-inversor.....	52
Figura 5.3	Modos de operación del elevador-inversor: a) t_{on} y b) t_{off}	52
Figura 5.4	Circuito equivalente con funciones de conmutación del elevador inversor.....	53
Figura 5.5	Esquema del controlador por modos deslizantes.....	56
Figura 5.6	Esquema del controlador del elevador-inversor en lazo cerrado.....	60
Figura 5.7	Diagrama esquemático del sistema mínimo para el control en lazo cerrado.....	61
Figura A.1	Elevador-inversor monofásico.....	66
Figura A.2	Voltaje de salida V_0 con $D=70\%$	67
Figura A.3	Voltaje de salida V_{C1} del capacitor C_1 y V_{C2} del capacitor C_2	67
Figura A.4	Voltaje de salida V_0 con $D=80\%$	68
Figura A.5	Voltaje de salida V_{C1} del capacitor C_1 y V_{C2} del capacitor C_2	69
Figura B.1	Diagrama a bloques del módulo PWM del microcontrolador PIC18F1330.....	84
Figura C.1	Voltaje de salida V_0 del elevador-inversor con control por modos deslizantes.....	86
Figura C.2	Voltajes de salida V_1 y V_2 presentes en C_1 y C_2 respectivamente.....	87
Figura C.3	Componente fundamental de armónicos del voltaje de salida V_0	88
Figura C.4	Componentes armónicos presentes en la frecuencia de conmutación.....	88
Figura C.5	Armónicos presentes en el doble de la frecuencia de conmutación.....	89
Figura C.6	Armónicos presentes en 3 veces la frecuencia de conmutación.....	89

LISTA DE TABLAS

Tabla 1.1	Estados de conmutación para un inversor puente completo monofásico.....	3
Tabla 3.1	Especificaciones del elevador-inversor.....	33
Tabla 4.1	Elementos utilizados en la implementación.....	41
Tabla 4.2	Componentes utilizados en el circuito de generacion de disparos de los transistores.....	43
Tabla 4.3	Magnitudes de voltaje, corriente y potencia registrados con un FLUKE 39.....	49

LISTA DE ACRONIMOS Y ABREVIATURAS

CA	Corriente alterna
CD	Corriente directa
THD	Distorsión armónica total (Total Harmonic Distortion)
PWM	Modulación por ancho de pulso (Pulse Width Modulation)
SPWM	Modulación por ancho de pulso sinusoidal (Sinusoidal Pulse Width Modulation)
DF	Factor de distorsión (Distortion Factor)
LOH	Armónica de orden más bajo (Lowest Order Harmonic)
SMC	Control por modo deslizante (Sliding Mode Control)
VSC	Control por estructura variable (Variable Structure Control)
DSMC	Control discreto por modos deslizantes (Discrete Sliding Mode Control)
Vp	Voltaje pico
Vpp	Voltaje pico-pico
ADC	Convertidor analógico-digital (Analog to Digital Converter)

RESUMEN

Existe un gran número de inversores de voltaje monofásicos de los cuales la gran mayoría requiere una etapa previa o posterior a la inversora para que sea posible el obtener un voltaje de salida mayor al voltaje de alimentación primario.

En el presente documento se diseña e implementa una topología de inversor monofásico controlado por voltaje que permite obtener a la salida una magnitud de voltaje mayor a la que entrega la fuente de alimentación, esto en una sola etapa.

El elevar e invertir el voltaje de entrada en una sola etapa se hace posible al trabajar con dos convertidores elevadores CD-CD en un arreglo y con un control estratégico para la función que se requiere, misma que se expone a detalle en este trabajo en cinco capítulos:

En el capítulo I se presenta una breve introducción a los inversores monofásicos y los convertidores de CD-CD, la forma en que estos trabajan y como es posible obtener sus respectivos voltajes de salida. Se plantea el problema de obtener una magnitud de voltaje mayor al de entrada con topologías convencionales lo cual da pie a presentar los objetivos y limitantes de la topología que se propone.

En el capítulo II se exponen las aplicaciones de los inversores en la industria y se detalla un par de topologías que hacen posible resolver el problema que se expone aunque no tan eficazmente como la topología propuesta. Se da una introducción al funcionamiento del elevador-inversor monofásico y las técnicas de modulación que se utilizan en este trabajo.

El capítulo III muestra el proceso de diseño del elevador-inversor, el circuito y los dispositivos requeridos así como las ecuaciones matemáticas que hacen posible obtener los valores adecuados para cada dispositivo a fin de obtener los resultados que se esperan en cuanto a magnitud de voltaje de salida. Este diseño se respalda con la simulación del circuito que se diseña en este capítulo.

En el capítulo IV se realiza la implementación del dispositivo que se obtiene en el capítulo III, se implementa la etapa de potencia y la etapa de control digital y se muestran los resultados que se obtienen de forma experimental del elevador-inversor monofásico, formas de onda, valores de voltaje, corriente y potencia.

El capítulo V propone el diseño de control para el elevador-inversor mediante Control por Modos Deslizantes de forma digital. Se muestra el desarrollo matemático y circuital de este diseño basado en la variable a controlar, el voltaje.

Para finalizar se exponen las conclusiones que se obtienen al concluir este trabajo, recomendaciones para investigaciones futuras y los códigos de programación para la modulación en lazo abierto y el control en lazo cerrado propuesto en el microcontrolador 18F1330 de Microchip®, así como simulaciones del funcionamiento del elevador-inversor con distintos ciclos de trabajo en lazo abierto y lazo cerrado.

CAPÍTULO I

INTRODUCCIÓN

1.1 Antecedentes

La generación de una señal alterna a partir de una fuente de corriente continua es uno de los procesos de conversión de potencia eléctrica más empleados en la actualidad. Entre sus aplicaciones cabe mencionar el control de motores de inducción, control de motores de imán permanente, sistemas de iluminación de emergencia, etc. Existen un gran número de topologías que hacen posible la conversión entre una tensión de CD y una de CA, entre las más conocidas y usadas se encuentran los llamados inversores de medio puente o de puente completo, de una sola fase o trifásicos [1] y [7].

1.1.1 Inversor monofásico

La función de un inversor es cambiar un voltaje de entrada de CD a un voltaje simétrico de salida de CA, con la magnitud y frecuencia deseadas. El voltaje de salida puede ser fijo o variable, a una frecuencia fija o variable. En el circuito de la figura 1.1 se puede observar el esquema de un inversor puente completo monofásico, esta topología lleva a cabo su labor inversora de la siguiente forma: los interruptores conmutan en parejas: S_1 y S_4 permiten generar el semiciclo positivo de

la señal alterna de salida, mientras que S_2 y S_3 se activan para inducir el semiciclo negativo. Para una correcta operación es necesario que el control genere dos señales desfasadas 180° entre sí, las cuales hacen conmutar los interruptores a la frecuencia requerida [1].

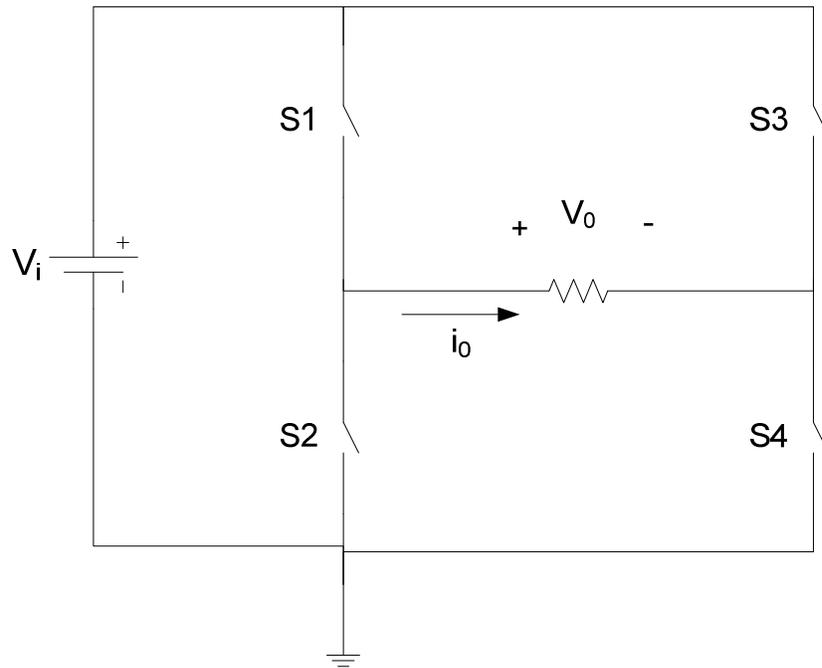


Figura 1.1 Estructura del inversor puente completo monofásico.

La tabla 1.1 muestra todos los posibles estados de conmutación válidos para el circuito de la figura 1.1 donde se observa cómo funcionan las secuencias de conmutación S_1 , S_2 , S_3 y S_4 .

Si al mismo tiempo conducen dos interruptores: uno superior y uno inferior, de tal modo que el voltaje de salida es $\pm V_i$, el estado de conmutación es 1, mientras que si están apagados al mismo tiempo, el estado de conmutación es 0.

Tabla 1.1 Estados de conmutación para un inversor puente completo monofásico.

Estado	Interruptores				V_o
	S_1	S_2	S_3	S_4	
1	1	0	0	1	V_i
2	0	1	1	0	$-V_i$
3	1	0	1	0	0
4	0	1	0	1	0

$S_x \begin{cases} 1 \rightarrow \text{Si el interruptor está encendido} \\ 0 \rightarrow \text{Si el interruptor está apagado} \end{cases}$
 donde $x \in \{1, 2, 3 \text{ y } 4\}$

El voltaje rms de salida V_o para una señal rectangular se puede calcular con:

$$V_o = \left(\frac{2}{T_0} \int_0^{T_0/2} V_i^2 dt \right)^{1/2} = V_i \tag{1.1}$$

donde T_0 es el periodo de la forma de onda del voltaje de salida V_o en el inversor.

Si es necesario obtener en la salida un voltaje de magnitud mayor al presente en la entrada del circuito inversor o si se requiere reducir el voltaje de CD presente en la entrada del puente, se debe recurrir a un convertidor de CD-CD para elevar o reducir el voltaje según se requiera [1].

1.1.2 Convertidores de CD-CD

En muchas aplicaciones industriales se requiere convertir un voltaje fijo de CD en un voltaje variable de suministro de CD. Un convertidor CD-CD convierte en forma directa de CD a CD y se llama simplemente convertidor de CD. Se puede considerar que un convertidor de CD es el equivalente, en CD, a un transformador de CA, con

una relación de vueltas que varía en forma continua. Al igual que un transformador, se puede usar para subir o bajar el voltaje de una fuente.

Los convertidores de CD se usan para el control de motores de tracción de automóviles eléctricos, tranvías, grúas marinas, montacargas y elevadores de mina. Proporcionan un control uniforme de aceleración, gran eficiencia y rápida respuesta dinámica.

En la figura 1.2 se ve el arreglo correspondiente al convertidor elevador. Cuando se cierra el transistor Q durante un tiempo t_{on} , la corriente por el inductor L aumenta y almacena energía. Si se abre el transistor durante el tiempo t_{off} , la energía almacenada en el inductor L se transfiere a la carga pasando por el diodo D , y la corriente por el inductor cae. Si se asume que el flujo de corriente es continuo, la forma de onda de la corriente en el inductor se ve en la figura 1.3 junto con la corriente en el diodo D y el capacitor C .

Cuando el interruptor se enciende, el voltaje a través del inductor es:

$$V_L = V_i = L \frac{di_L}{dt} \quad (1.2)$$

Que da como resultado la variación de la corriente con respecto al tiempo en el inductor

$$\frac{di_L}{dt} = \frac{V_i}{L}$$

La razón de variación de la corriente es una constante, por lo que la corriente aumenta linealmente cuando el interruptor está cerrado, esta variación de corriente se calcula como se ve en la ecuación (1.3).

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{t_{on}} = \frac{V_i}{L} \quad (1.3)$$

despejando Δi_L cuando el interruptor está cerrado

$$(\Delta i_L)_{t=t_{on}} = \frac{V_i \cdot t_{on}}{L} \quad (1.4)$$

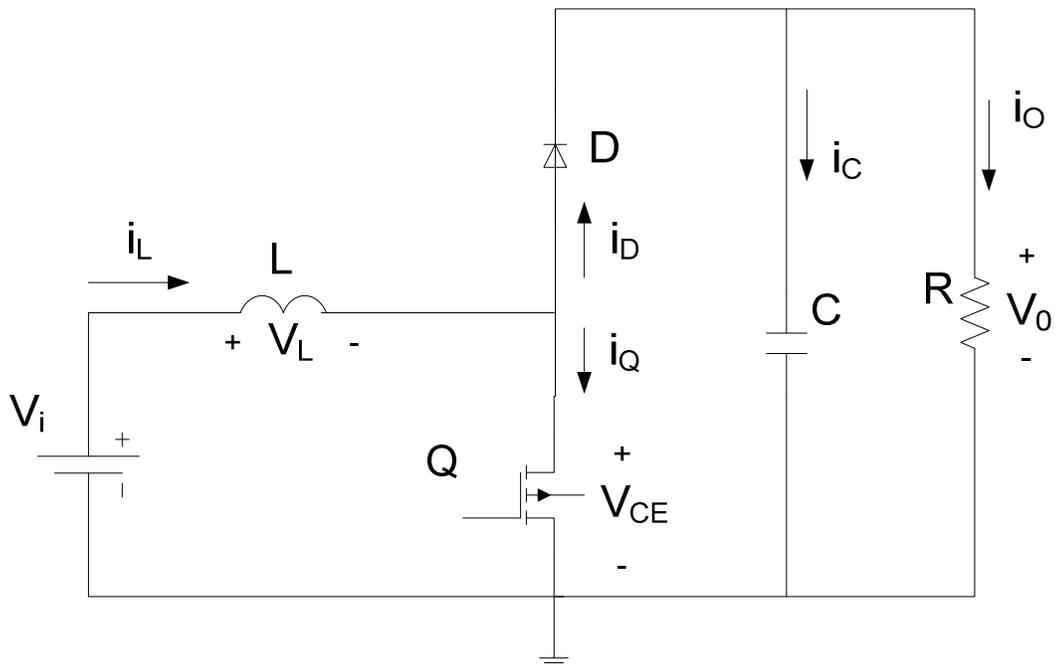


Figura 1.2 Convertidor elevador (Boost).

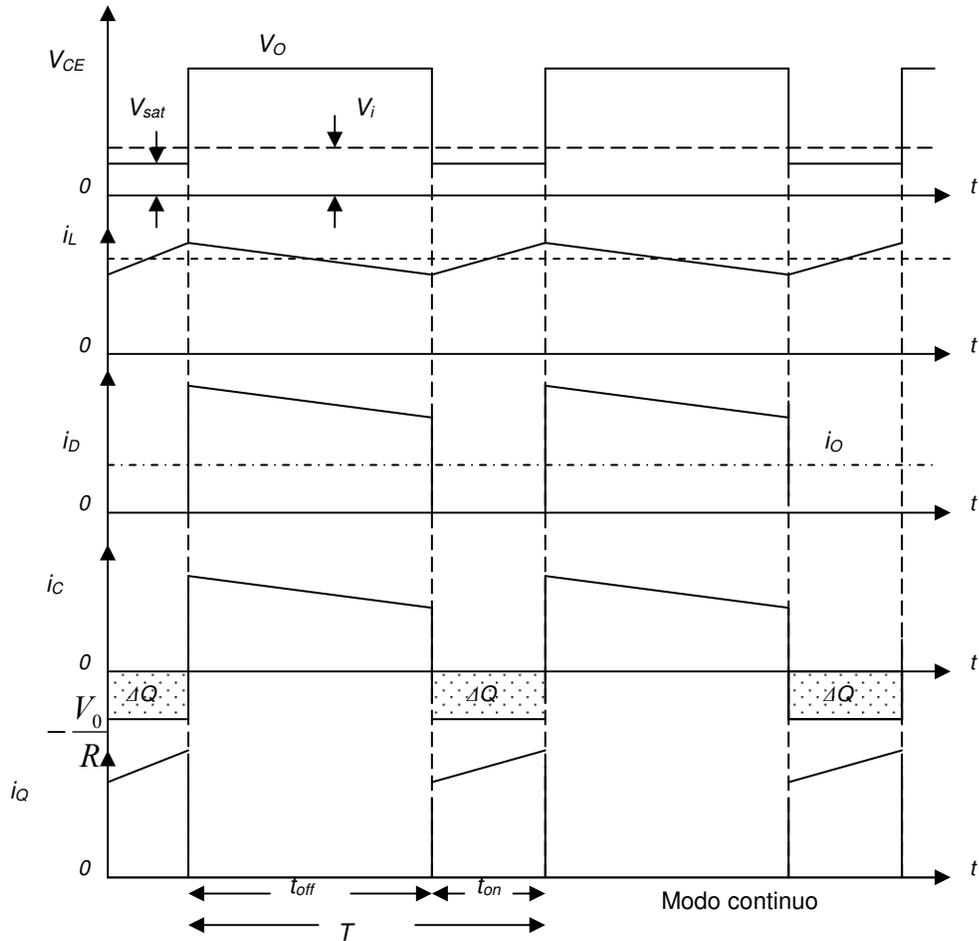


Figura 1.3 Formas de onda de corrientes y voltajes en un convertidor elevador en modo de conducción continuo.

Cuando el transistor se abre, la corriente en la bobina no puede variar de forma instantánea por lo que el diodo se polariza directamente para proporcionar un camino a la corriente de la bobina. Suponiendo que el voltaje de salida es constante, la tensión en la bobina es:

$$V_L = V_i - V_0 = L \frac{di_L}{dt} \tag{1.5}$$

Dado que la variación de corriente en el inductor es constante, la corriente debe variar linealmente cuando el interruptor está abierto:

$$\frac{di_L}{dt} = \frac{V_i - V_0}{L} \quad (1.6)$$

de esta forma la variación en la corriente del inductor con el interruptor abierto es:

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{t_{off}} = \frac{V_i - V_0}{L} \quad (1.7)$$

despejando Δi_L se obtiene:

$$(\Delta i_L)_{t=t_{off}} = \frac{(V_i - V_0)}{L} t_{off} \quad (1.8)$$

En estado permanente, la variación de la corriente en el inductor debe ser igual a cero. Con lo cual se tiene que:

$$(\Delta i_L)_{t=t_{on}} + (\Delta i_L)_{t=t_{off}} = 0 \quad (1.9)$$

$$\frac{V_i \cdot t_{on}}{L} + \frac{(V_i - V_0)}{L} t_{off} = 0 \quad (1.10)$$

despejando V_0

$$V_0 = \frac{V_i}{(1 - \delta)} \quad (1.11)$$

Donde $\delta = \frac{t_{on}}{t_{on} + t_{off}}$ La ecuación (1.11) demuestra que, si el transistor siempre está

abierto y δ es cero, la salida es igual a la entrada. Al aumentar el ciclo de trabajo, el denominador disminuye y la salida es mayor que la entrada. El convertidor elevador produce una tensión de salida mayor o igual a la tensión de entrada [1] y [7].

1.2 Planteamiento del problema

Como se ha podido estudiar anteriormente un puente inversor proporciona siempre un voltaje de salida menor al presente en la fuente que lo alimenta, de esta forma si se requiere un voltaje de salida mayor es necesario colocar una fuente de alimentación que sea capaz de suministrar el potencial requerido, lo cual se puede lograr con una fuente de CD que proporcione dicha tensión o bien implementar un circuito similar al mostrado en la figura 1.4 donde se ve un convertidor elevador como fuente de alimentación de un puente inversor monofásico.

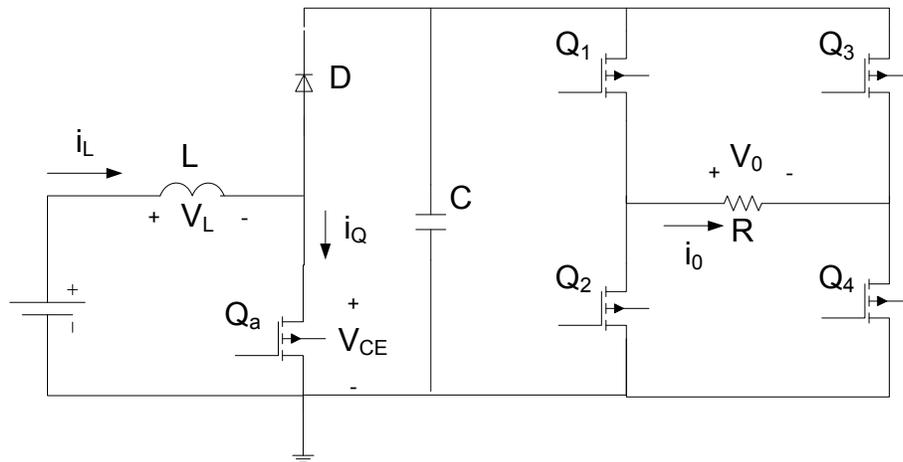


Figura 1.4 Esquema de un puente inversor con un convertidor elevador como fuente de alimentación.

Esta es una solución factible que permite obtener un voltaje de CA mayor al voltaje de CD suministrado en la entrada de todo el circuito como conjunto. Aunque este circuito reduce en gran medida el costo y tamaño de lo que pudo haber sido el inversor alimentado por una fuente de poder relativamente grande, el circuito aún presenta inconvenientes como el número de dispositivos requeridos, la expansión en dos etapas del funcionamiento del circuito, la robustez del mismo, la posible inestabilidad del convertidor elevador misma que afectaría el desempeño del puente inversor, cuya eficiencia al depender de dos etapas diferentes se ve reducida. Por

esto se busca implementar un circuito que proporcione una solución satisfactoria a los inconvenientes que presentan las topologías anteriores.

El objetivo de este trabajo es diseñar e implementar el circuito mostrado en la figura 1.5 el cual es una alternativa para solucionar los problemas que hacen poco factible el implementar el circuito de la figura 1.4.

En este esquema se ve cómo se reduce el número de dispositivos requeridos, la elevación del voltaje así como la inversión del mismo se lleva a cabo en una sola etapa con lo que la eficiencia del circuito se beneficia, esto hace más atractivo el desarrollo de esta topología, en caso de buscar que la relación entre el voltaje de salida y el voltaje de entrada sea mayor a la unidad [7].

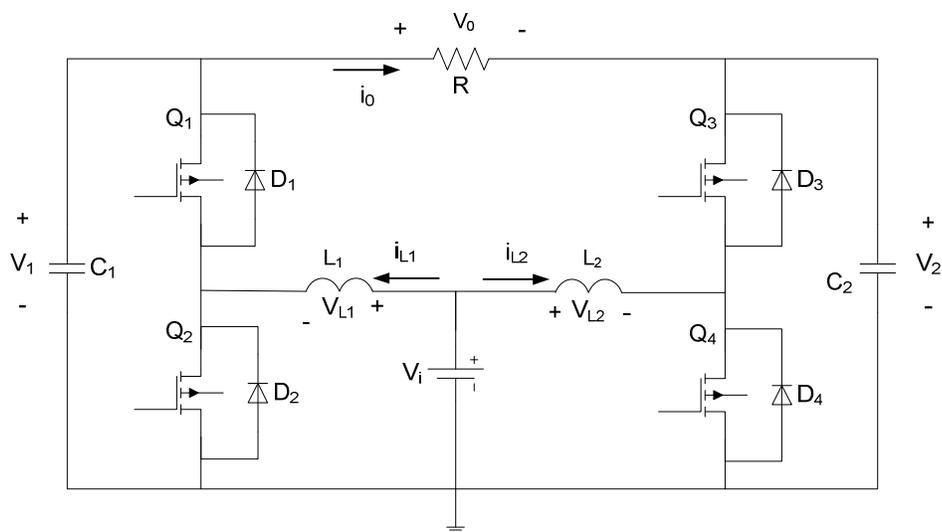


Figura 1.5 Esquema del elevador-inversor monofásico.

1.3 Justificación

El desarrollo del presente proyecto proporciona una forma novedosa y efectiva de llevar a cabo la conversión entre una tensión de CD y una tensión de CA a partir de bajos niveles de CD. A continuación se mencionan algunas de las ventajas que presenta un elevador-inversor en comparación de un inversor puente completo con un convertidor elevador en su entrada.

- Este inversor genera de manera natural, mediante el control adecuado, un voltaje de CA de salida mayor que el voltaje de CD de entrada en una sola etapa.
- Se requiere de un sólo diseño, el cual se implementa en dos ocasiones con el mismo control únicamente desfasado 180° entre sí.
- El elevador-inversor se vuelve en cierta forma más manipulable al ser posible obtener una señal con semiciclos de distinta magnitud en caso de así requerirlo.
- El elevador-inversor presenta una mayor eficiencia al llevar a cabo su cometido en una sola etapa.

Con el control adecuado es posible lograr la máxima eficiencia del circuito y obtener perfectamente una señal de corriente alterna a partir de dos convertidores de CD.

1.4 Objetivos

El objetivo del presente trabajo es el diseñar e implementar un inversor que sea capaz de invertir y elevar un voltaje de CD en una sola etapa con lo que es posible maximizar la excursión de energía y reducir el número de dispositivos a utilizar al implementar esta topología. Además se busca:

- Diseñar e implementar un circuito que proporcione $179 V_p$ es decir, $120 V_{rms}$ a partir de un voltaje de CD igual a 24 V.
- Determinar los niveles de energía que el circuito es capaz de entregar al trabajar el convertidor en una región inestable de su función de transferencia.

1.5 Alcances

Debido a características propias del convertidor elevador es importante mencionar que el diseño contará con ciertas limitaciones de trabajo entre las cuales se puede mencionar el límite del voltaje de salida el cual no sobrepasará los $120 V_{rms}$.

Las cargas con las que trabajará el circuito estarán comprendidas en el rango de 100 Ω a 200 Ω limitando así las variaciones en la corriente requerida para mantener los niveles de voltaje proporcionados a una carga determinada para una potencia de salida de 70 watts debido a las limitantes de la topología.

Estas limitantes se presentan debido a que se busca trabajar con un voltaje de alimentación relativamente bajo lo que implica que el diseño trabaje en las regiones donde el comportamiento de los convertidores elevadores deja de ser lineal lo que provoca un comportamiento inestable del inversor.

CAPÍTULO II

MARCO DE REFERENCIA Y ESTADO DEL ARTE

2.1 Introducción

Con las crecientes consecuencias de la contaminación por gases provenientes de la quema de combustibles fósiles (tales como carbón, petróleo, gas natural, etc.), en los últimos años se ha tratado de reducir el consumo de estos haciendo poco probable satisfacer la generación de energía por los métodos tradicionales.

Esta situación representa una gran oportunidad para el desarrollo de sistemas de generación de energía eléctrica, utilizando fuentes alternativas de energía (eólica, solar, celdas de combustible, etc.); en donde los inversores de voltaje han demostrado que pueden ser la tecnología que permita aprovechar de manera eficiente estas fuentes alternativas.

En los pequeños sistemas de generación de energía, el inversor usualmente es la interfase entre la fuente primaria de energía (panel solar, banco de baterías, etc.) y la carga monofásica o trifásica tal como se puede ver en la figura 2.1 [7].

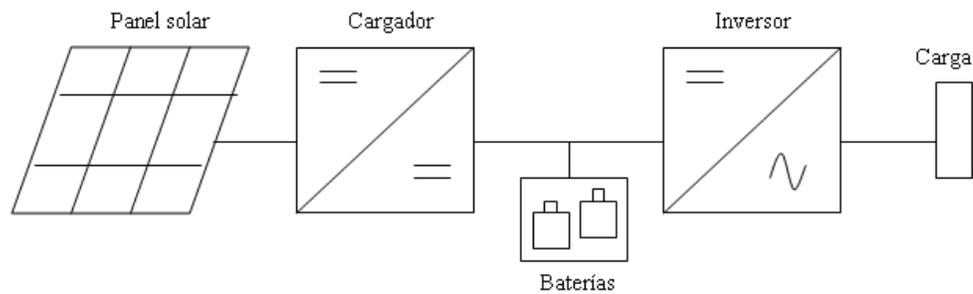


Figura 2.1 Sistema de generación de energía con una celda fotovoltaica como fuente primaria de alimentación.

Los inversores son dispositivos que se usan en fuentes de energía ininterrumpida y controles de velocidad para motores de CA.

En la mayor parte del tiempo, el flujo de potencia se da desde el lado de CD hacia el lado de CA, requiriendo una operación en modo inversor, lo cual se conoce comúnmente como inversor controlado [1] y [5].

Las funciones básicas de un inversor o convertidor de CD-CA se pueden resumir en los siguientes puntos:

- Llevar a cabo la conversión de un voltaje de CD, variable o no, a una tensión de CA, fija o variable tanto en frecuencia como en amplitud.
- Garantizar una señal de salida con una baja distorsión armónica total (*Total Harmonic Distortion, THD*) y una baja desviación de voltaje y frecuencia.
- Brindar protección a sistemas de generación de potencia eléctrica de valores anormales de voltaje, corriente, frecuencia y temperatura, pudiendo incluir el aislamiento eléctrico de ser necesario.
- Conseguir una alta eficiencia del sistema, esto mediante el control óptimo del flujo de energía.

La importancia de los inversores o convertidores de CD-CA deriva de la amplia utilización de este tipo de convertidores, sin embargo, presentan ciertas limitantes debido principalmente a los dispositivos semiconductores y a las técnicas de modulación empleadas en ellos [7].

Los inversores pueden tener aislamiento eléctrico entre la entrada y la salida, dicho aislamiento se puede lograr utilizando transformadores que manejen la frecuencia de línea (50 Hz o 60 Hz) como el visto en la figura 2.2 donde el inversor formado por los transistores Q_1 - Q_4 convierte la señal de CD que suministra la fuente V_i en una señal de CA, esta señal pasa a través del filtro formado por L y C_2 para ser suministrada a la carga por el transformador T el cual maneja la frecuencia de línea (60 Hz).

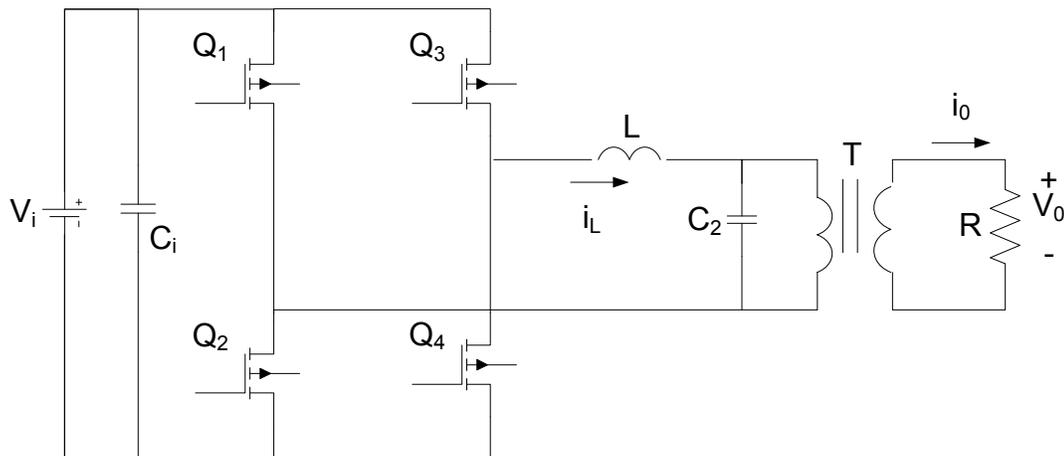


Figura 2.2 Inversor con transformador de baja frecuencia a la salida.

En la figura 2.3 se puede observar que la primera etapa inversora por sí sola no es capaz de elevar el voltaje de salida, la topología completa es la que logra elevar el voltaje mediante un transformador de alta frecuencia, donde el inversor formado por los transistores Q_a - Q_d , invierte el voltaje, este inversor trabaja a una frecuencia de línea para reducir pérdidas por conmutación. [1] y [7].

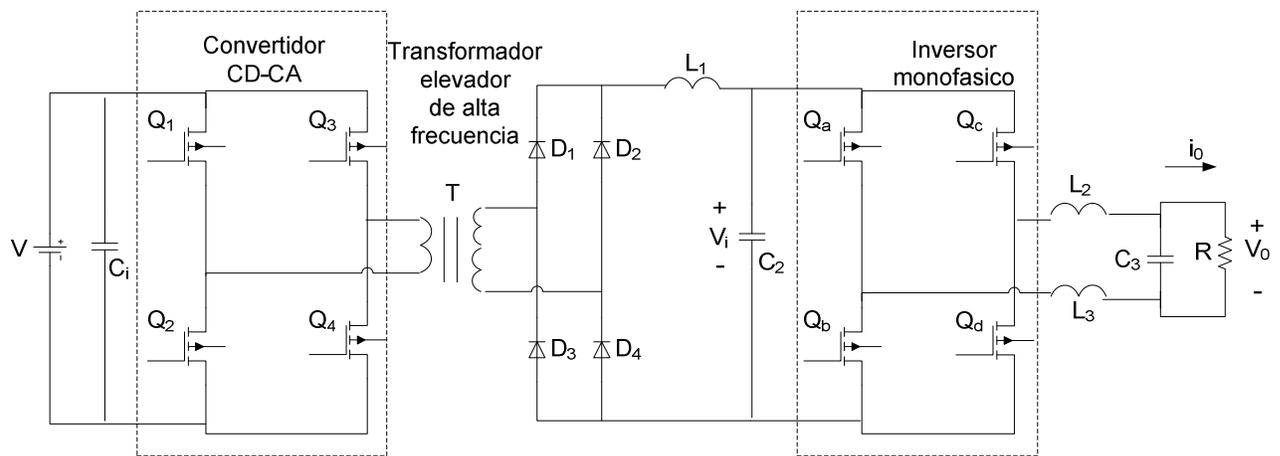


Figura 2.3 Inversor aislado con transformador de alta frecuencia.

2.2 Inversores monofásicos elevadores

Dependiendo de la capacidad del inversor para producir una salida mayor o menor, comparada con el voltaje de entrada, los inversores se pueden clasificar en: inversor reductor, inversor elevador o inversor reductor-elevador.

Un inversor elevador monofásico es una topología inversora que se encarga de generar un voltaje de salida de CA mayor que el voltaje de CD de entrada. Esta propiedad no se encuentra en los inversores tradicionales, los cuales producen un voltaje de salida siempre menor al voltaje de entrada [1] y [7]. Considerando una fuente de voltaje determinada es posible encontrar distintos arreglos que de alguna manera presentan algunas características propias de un inversor elevador.

2.2.1 Inversor monofásico con transformador elevador

En la figura 2.4 se observa un inversor similar al mostrado en la figura 2.3, el principio de operación es el mismo para ambos, sin embargo el circuito de la figura 2.4 resulta menos robusto y de menor costo ya que se omite el filtro pasa bajas de salida, a cambio se sacrifica calidad en la señal de salida de CA.

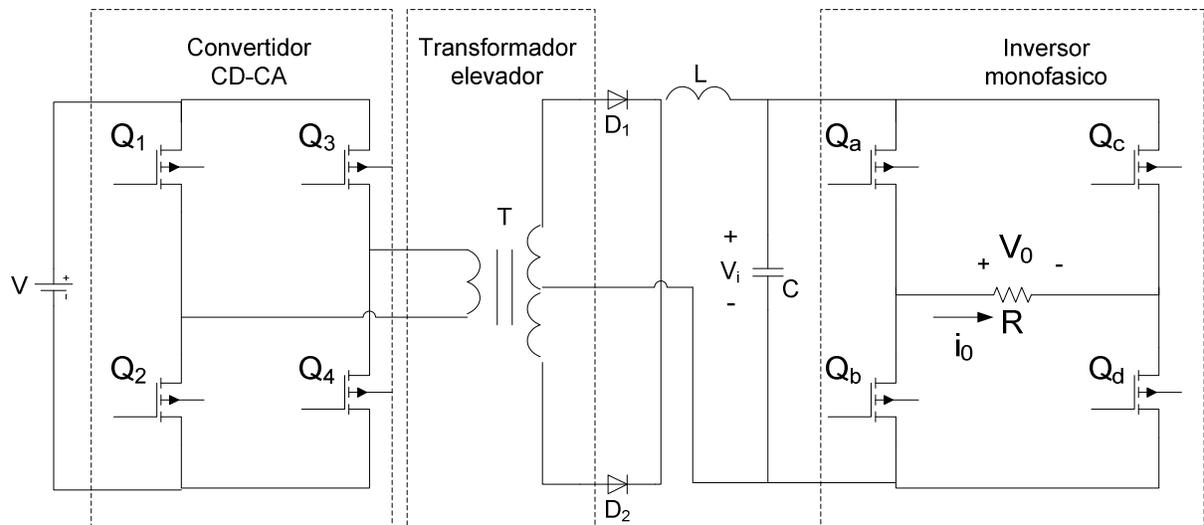


Figura 2.4 Inversor con transformador de alta frecuencia sin filtro de salida

Es obvio cómo el resultado de los inversores expuestos en las figuras 2.2, 2.3 y 2.4 es un gran volumen, gran peso, gran costo y una eficiencia muy pobre debido al gran número de componentes que se requieren para su implementación, así como a que la energía pasa a través de varias etapas y, dependiendo de los valores de potencia y voltaje requeridos, las grandes dimensiones de sus elementos [1].

2.2.2 Inversor monofásico en cascada con un convertidor CD-CD elevador

Un arreglo distinto que cuenta con el mismo atributo de un inversor elevador es el que se ve en la figura 2.5 donde la fuente de alimentación ya no se encuentra aislada de la carga y se tiene una idea más concisa del nombre asignado al arreglo, al estar conformado por un inversor monofásico puente completo y un convertidor CD-CD elevador.

En esta topología se reduce el número de elementos requeridos, además del volumen del arreglo aunque al realizar el trabajo en dos etapas la pérdida de potencia es considerable con lo que se reduce la eficiencia del circuito.

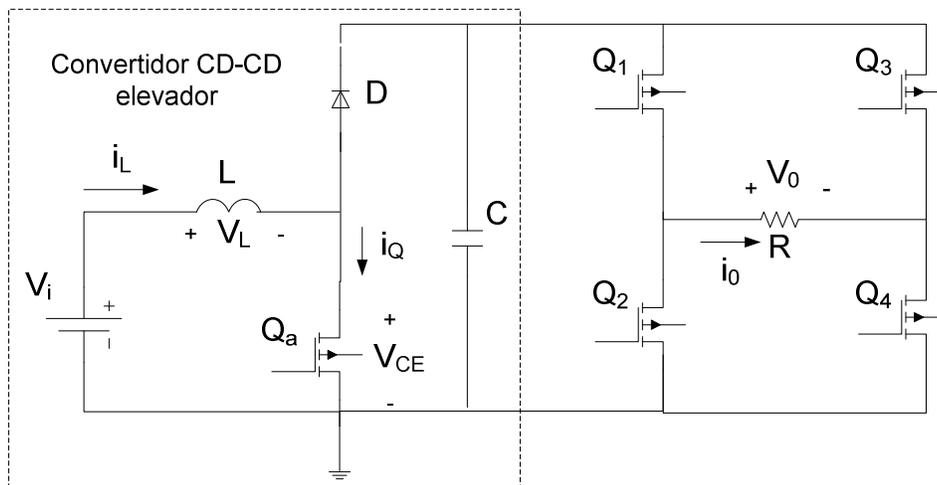


Figura 2.5 Convertidor CD-CD elevador en cascada con un puente inversor monofásico.

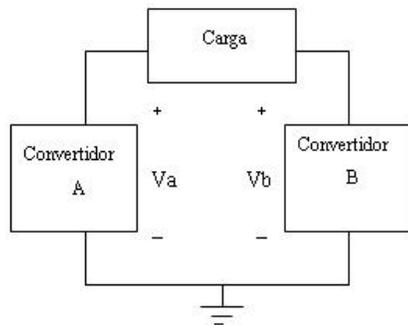
Las ventajas que presenta el arreglo de la figura 2.5 son considerables en comparación con el circuito que se ve en la figura 2.4, sin embargo siguen existiendo algunos inconvenientes los cuales se ven resueltos con la implementación de la siguiente topología, línea de trabajo de esta tesis.

2.2.3 Elevador-Inversor monofásico

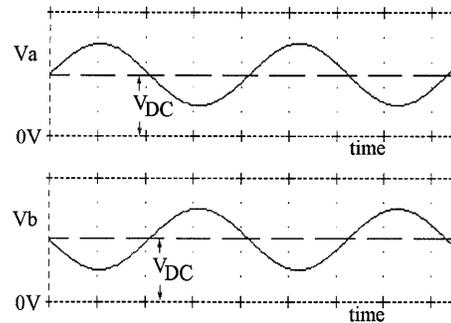
Esta topología se deriva de dos convertidores CD-CD elevadores bidireccionales en corriente. De esta forma se genera un voltaje de salida de CA mayor que el voltaje de CD de entrada en una sola etapa, con lo que se reduce el volumen, peso y costo del circuito [1], [2] y [7].

Si se tienen dos convertidores bidireccionales CD-CD alimentando una carga resistiva como se ve en la figura 2.6a. Los dos convertidores producen una onda sinusoidal de CD polarizada de tal forma que cada fuente sólo produce un voltaje unipolar como se ve en la figura 2.6b. La modulación de cada convertidor se encuentra desfasada 180° respecto a la del otro, lo cual maximiza la excursión de voltaje a través de la carga, ésta es conectada de forma diferencial entre ambos convertidores. Por lo tanto, mientras que en cada extremo de la carga está presente

un voltaje de CD, con respecto a tierra, la diferencia de potencial de CD a través de la carga es cero [2] y [4].



a. Dos convertidores CD-CD



b. Voltaje de salida

Figura 2.6 a) Diagrama a bloques y b) formas de onda presentes en el elevador-inversor monofásico [4].

El voltaje bipolar generado en la salida se elimina con un arreglo *push-pull*. De esta forma, los convertidores CD-CD necesitan ser bidireccionales en corriente como se ve en la figura 2.7, al colocar en paralelo dos convertidores de este tipo se obtiene el arreglo final del elevador-inversor monofásico que se observa en la figura 2.8 [2] y [4]

La relación entre el voltaje de salida y el voltaje de entrada, en un convertidor CD-CD elevador está dada por:

$$\frac{V_1}{V_i} = \frac{1}{1-D} \tag{2.1}$$

donde D es el ciclo de trabajo y V_1 el voltaje de salida del convertidor [1].

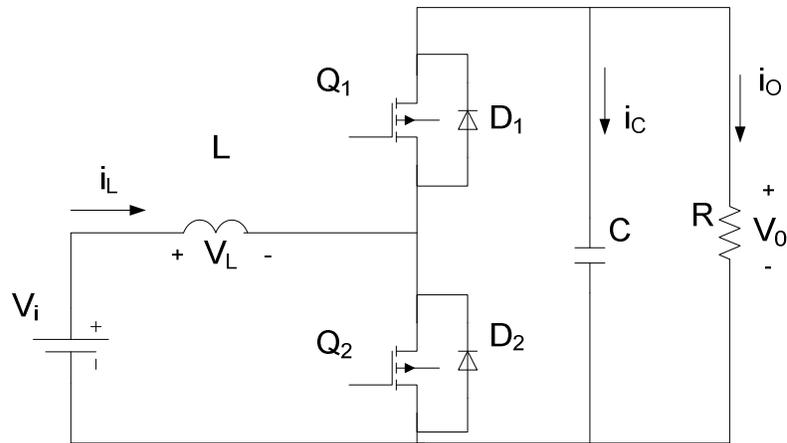


Figura 2.7 Convertidor CD-CD elevador bidireccional en corriente.

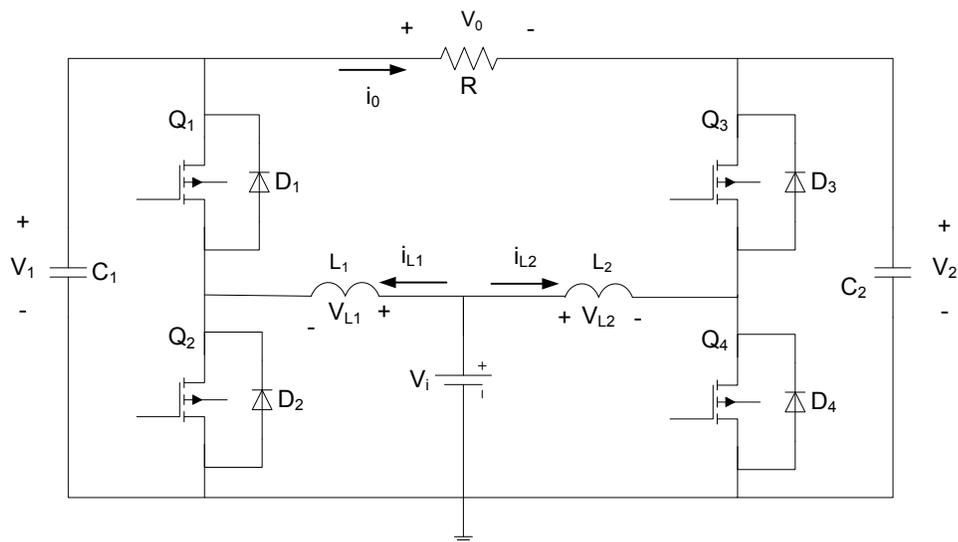


Figura 2.8 Elevador-inversor monofásico formado por dos convertidores elevadores bidireccionales en paralelo.

La ganancia de voltaje para el elevador-inversor se puede obtener como sigue: si se asume que el voltaje de salida del primer convertidor V_1 está desfasado 180° respecto al voltaje de salida del segundo convertidor V_2 , el voltaje de salida está determinado por [2] y [7].

$$\frac{V_1}{V_i} = \frac{1}{1-D} \quad (2.2)$$

$$\frac{V_2}{V_i} = \frac{1}{1-(1-D)} = \frac{1}{D} \quad (2.3)$$

$$V_0 = V_1 - V_2 = \frac{V_i}{1-D} - \frac{V_i}{D} \quad (2.4)$$

$$\frac{V_0}{V_i} = \frac{2D-1}{D(1-D)} \quad (2.5)$$

Las gráficas correspondientes a las ecuaciones (2.4) y (2.5) se aprecian en la figura 2.9.

Es interesante observar como la magnitud del voltaje de salida del elevador-inversor se vuelve cero cuando el ciclo de trabajo es $D = 0.5$, además alrededor de este punto se observa cómo el comportamiento del inversor es casi lineal facilitando su manipulación, sin embargo uno de los objetivos de esta tesis es comprobar el comportamiento del inversor en los límites de dicha región “casi lineal” para un máximo aprovechamiento de sus atributos.

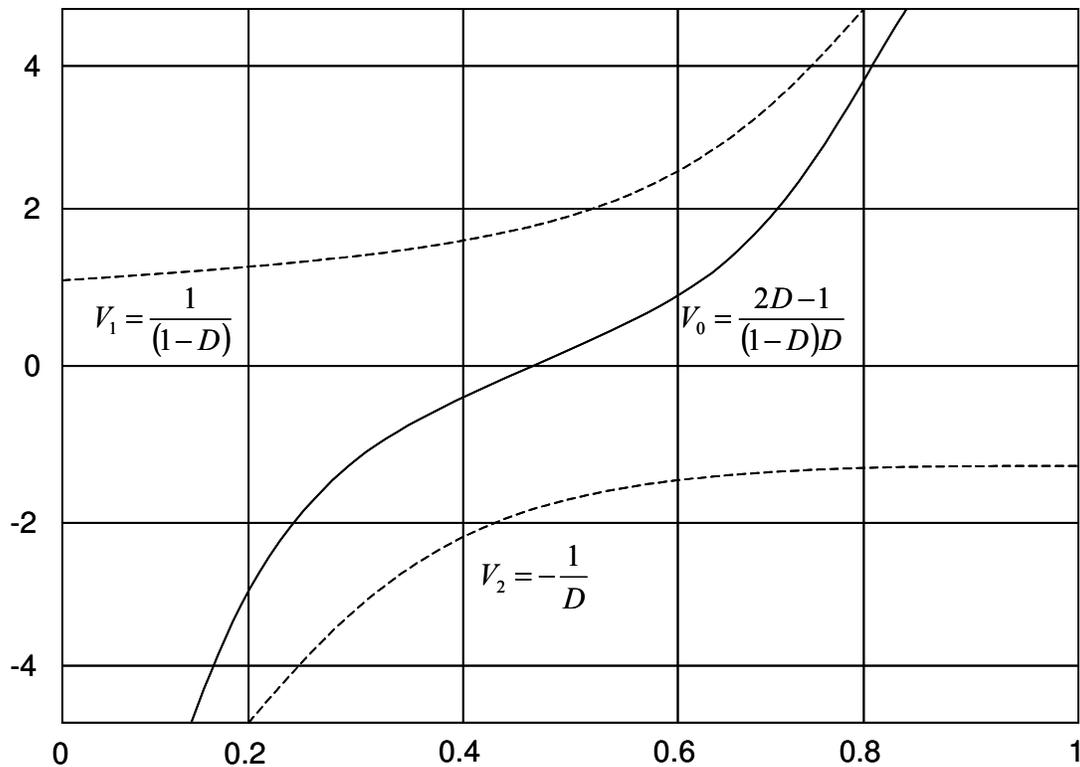


Figura 2.9 Características de ganancia del elevador-inversor monofásico y de cada convertidor elevador [4].

2.3 Técnicas de modulación

La técnica más utilizada para generar un voltaje senoidal a la salida de un inversor es la modulación por ancho de pulso (*Pulse Width Modulation*, PWM). Esta técnica es la manera más fácil de generar una tensión de CA a partir de una tensión de CD.

En la modulación por ancho de pulso (PWM) se modifica el ciclo de trabajo de una señal periódica (por ejemplo sinusoidal o cuadrada) para controlar el voltaje de salida del inversor. Una variante de la modulación por ancho de pulso es la modulación por ancho de pulso sinusoidal.

2.3.1 Modulación por Ancho de Pulso Sinusoidal

En el caso de la Modulación por Ancho de Pulso Sinusoidal (SPWM) se hace variar el ancho de cada pulso en proporción con la amplitud de una onda sinusoidal evaluada en el centro del mismo pulso. El Factor de Distorsión (*Distortion Factor*, DF) y la Armónica de Orden más Bajo (*Lowest Order Harmonic*, LOH) se reducen en forma apreciable. Las señales de control, como se ve en la figura 2.10, se generan comparando una señal de referencia sinusoidal con una onda portadora triangular de una frecuencia determinada. Esta modulación es la que suele usarse en las aplicaciones industriales. La frecuencia de la referencia determina la frecuencia de salida del inversor, y su amplitud pico controla el índice de modulación y en consecuencia el voltaje rms de salida.

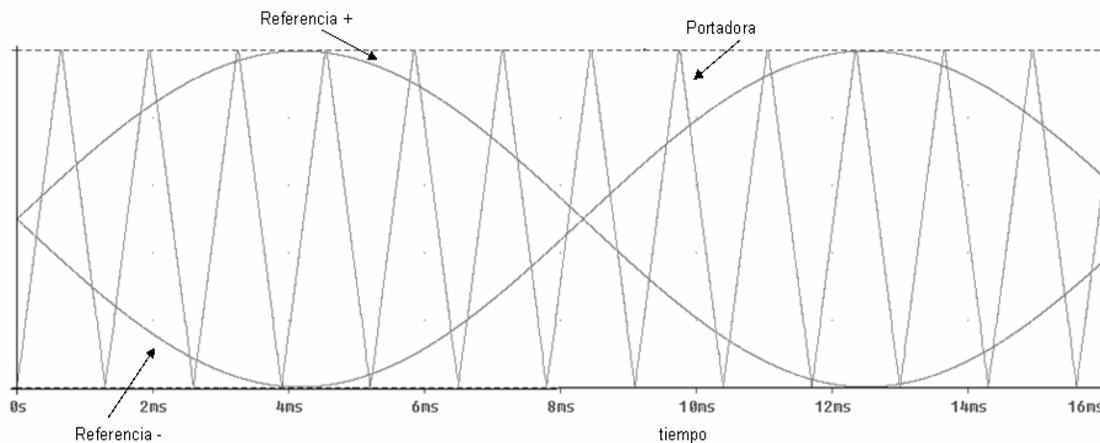


Figura 2.10 Señal portadora y señal de referencia usadas para generar una señal SPWM.

Para incrementar la amplitud máxima disponible a la componente de frecuencia fundamental en el voltaje de salida, la razón de modulación de la amplitud se lleva más allá de uno, a lo cual se le denomina sobre-modulación. Esto causa un mayor contenido de armónicos en los anchos de bandas y no necesariamente son los armónicos dominantes en la condición de modulación normal. Además, las amplitudes de la componente de frecuencia fundamental no varían linealmente con el

índice de modulación y la forma de onda para el voltaje a la salida del inversor degenera en una onda cuadrada [1].

2.3.2 Control por Modos Deslizantes

En la formulación de cualquier problema de control siempre se producen diferencias entre la planta real y el modelo matemático desarrollado para el diseño del controlador. Estas pueden deberse a dinámicas no modeladas, variaciones en los parámetros del sistema o a la aproximación de un comportamiento complejo de la planta por un modelo más sencillo. El ingeniero debe garantizar que el controlador diseñado proporciona respuestas en lazo cerrado que satisfacen ciertas especificaciones requeridas de desempeño a pesar de las incertidumbres del modelado. Esto ha despertado un gran interés en el desarrollo de métodos llamados de control robusto que pretenden resolver este problema. Una aproximación concreta al diseño de control robusto es la llamada metodología de Control por Modo Deslizante (*Sliding Mode Control, SMC*). La mayoría de las leyes de control robusto se componen de términos que determinan las características de la respuesta del sistema sin incertidumbres del modelado y de términos adicionales que compensan las posibles incertidumbres de modelado.

El SMC es una estrategia de control robusto, ya que fuerza al sistema a anular cierta función de conmutación de orden reducido de forma poco sensible a incertidumbres estructuradas y no estructuradas, abandonando la dinámica compleja del sistema en lazo abierto.

El control por modo deslizante es un tipo particular de Control por Estructura Variable (*Variable Structure Control, VSC*). Los sistemas de VSC se caracterizan por dos o más leyes de control y una regla de decisión. La regla de decisión se denomina función de conmutación. Su entrada es alguna medida del comportamiento del sistema en el instante actual, y su salida es la ley de control que debería aplicarse en ese instante de tiempo. El resultado es un sistema de estructura variable, que se

puede entender como una combinación de subsistemas, donde cada uno tiene una ley fija de control y es válida en determinada región del comportamiento del sistema.

En el control por modo deslizante, los sistemas de VSC se diseñan para conducir y restringir el estado del sistema a permanecer en un entorno de la función de conmutación llamada *superficie deslizante* $s(t) = 0$. Esta aproximación presenta dos ventajas principales. En primer lugar, se puede obtener un comportamiento dinámico concreto del sistema en lazo cerrado con la elección de la función de conmutación. En segundo lugar, dicho comportamiento se vuelve completamente insensible a un tipo particular de incertidumbre por lo que hace de esta metodología una buena candidata dentro del control robusto.

El control por modo deslizante se caracteriza por dos comportamientos en lazo cerrado que se denominan modos:

Modo de alcance. El sistema se encuentra en este modo cuando se aplica una ley de control, denominada *ley de alcanzabilidad*, para forzar el alcance de la superficie deslizante. Cuando el sistema está en la superficie, o lo suficientemente cerca, se pasa al siguiente modo de control.

Modo deslizante o de deslizamiento. Es el comportamiento en el que la trayectoria del estado se “desliza” sobre la superficie y converge a un atractor estable incluido en dicha superficie, como se ve en la figura 2.11. Se produce mediante una ley denominada *control equivalente* que satisface la condición de deslizamiento $\dot{s}(t) = 0$.

El método de diseño de una ley de SMC se compone de dos etapas. En la primera se diseña la función de conmutación o superficie deslizante $s(t)$ de forma que el modo deslizante satisfaga especificaciones de diseño. En la segunda se elige la ley de control (ley de alcanzabilidad) que atraerá el estado a la superficie deslizante [3] y [6].

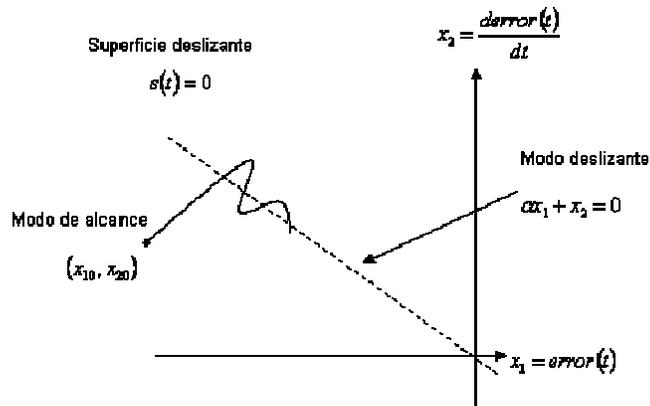


Figura 2.11 Modos característicos del Control por Modos Deslizantes: Modo de alcance y modo de deslizamiento [6].

2.4 Estado del arte

Los convertidores de voltaje CD-CD juegan dentro de la tecnología actual un papel fundamental, actúan como puentes de transferencia de energía entre fuentes y cargas, ambas de corriente continua, que no son compatibles por naturaleza, por ejemplo, una carga puede necesitar ser alimentada con un voltaje v mientras que la fuente disponible provee un voltaje v_1 que puede ser mayor o menor a v . Esto plantea el problema de cómo transferir la energía desde la fuente con amplitud v_1 a la carga que necesita un voltaje v , perdiendo la mínima potencia durante la transferencia. Es en este punto donde entran en juego los convertidores de voltaje CD-CD.

Existen varias topologías que han sido desarrolladas a través de los años que cumplen con diferentes propósitos, algunas proveen un voltaje en la salida mayor al que se tiene en la entrada, algunas otras proveen de tensiones menores, etc., algunas ofrecen mayor complejidad en su manejo mientras que otras ofrecen mayor fiabilidad. Dentro de los tipos de convertidores presentes en la actualidad se pueden mencionar al “Boost”, “Buck”, “Buck-Boost”, “CUK”, etc. [1].

Dentro de los tipos mencionados anteriormente ofrece especial interés el convertidor elevador o “*Boost*”, que como su nombre lo indica puede proveer en su salida un voltaje mayor al que posee en la entrada y que además es de implementación relativamente simple.

En 1995 Ramón Caceres e Ivo Barbi implementaron una topología inversora monofásica, la cual motiva esta tesis, compuesta por un par de convertidores CD-CD elevadores bidireccionales en corriente. La principal característica de esta topología es que puede generar un voltaje de salida de CA mayor que el voltaje de CD de entrada. Esta propiedad no se encuentra en los inversores tradicionales, los cuales producen siempre un voltaje de salida menor al voltaje de entrada [2].

La acción inversora de esta topología se logra al obtener la diferencia de potencial entre ambos convertidores tal como se observa en la figura 2.8, si se aplica la misma modulación a ambos elevadores desfasadas 180° entre sí, se obtiene a partir de un voltaje de entrada de CD, un voltaje de salida de CA a través de la carga, la cual se coloca de forma diferencial entre los dos convertidores elevadores utilizando una sola fuente de alimentación para ambos.

Las investigaciones realizadas en [2], [3], [4], [5] y [7] obtuvieron buenos resultados en cuanto al principio de trabajo y la señal resultante del inversor, sin embargo, los voltajes de alimentación se han trabajado a magnitudes que proporcionan una ganancia relativa en la relación entre el voltaje de salida y el voltaje de entrada. Esto debido a las características propias del convertidor elevador el cual se vuelve inestable al asignar al ciclo de trabajo valores cercanos a la unidad haciendo trabajar al convertidor fuera de su región lineal, tal como se puede ver en la figura 2.12.

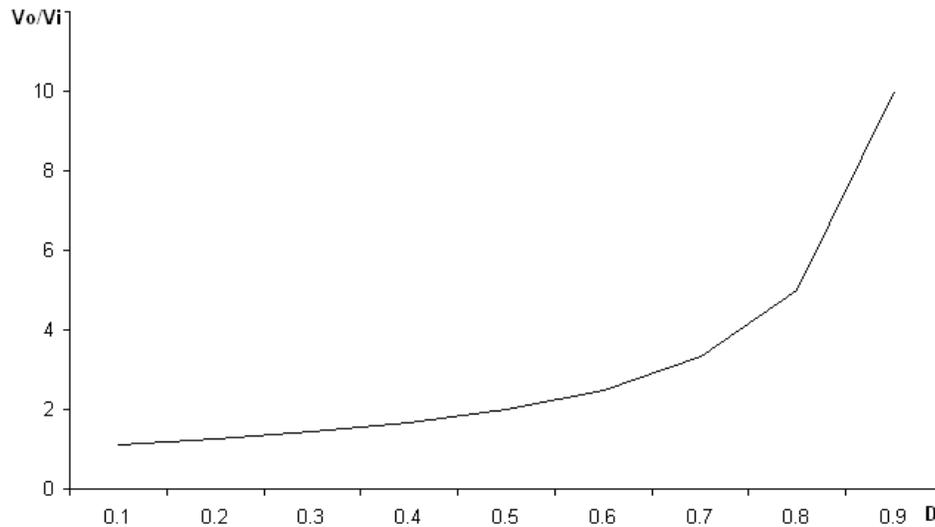


Figura 2.12 Función de transferencia del convertidor CD-CD elevador.

Con esto, uno de los propósitos de esta tesis es verificar y comprobar que esta topología puede arrojar los resultados obtenidos, en cuanto a magnitudes de voltaje, en anteriores investigaciones ([2], [3], [4], [5] y [7]) con un voltaje de alimentación hasta cuatro veces menor, logrando así una mayor practicidad del inversor.

Si bien el inversor presentado en esta tesis no es en sí una topología reciente, la forma en la cual se opera en esta ocasión sí aporta en gran medida detalles innovadores tanto en el control que lleva a cabo la modulación del inversor así como en las condiciones de trabajo del mismo.

El elevador-inversor ha significado una importante innovación en el estudio de las topologías inversoras al poder obtener un voltaje de CA de salida mayor al voltaje de CD en la entrada, sin embargo y como se ve en la figura 2.12, este inversor se encuentra limitado por las características de la función de transferencia del convertidor elevador, topología que lo compone, limitando hasta cierto punto al investigador a trabajarlo exclusivamente en la región lineal para poder obtener resultados satisfactorios. Esto deja abierta una gran línea de investigación para

futuros interesados en el tema al poder trabajar el inversor en los límites del comportamiento lineal del convertidor o quizá en parte de la región no-lineal.

De la forma en que se trabaja este inversor en [2] y [4], se garantiza un óptimo desempeño del mismo, pero se explota de forma mínima la característica elevadora del convertidor. Si bien en algunas investigaciones la señal modulante se ha alternado entre señales sinusoidales y triangulares variando también la frecuencia de las mismas, se ha limitado su trabajo a cargas puramente resistivas, dejando abierta la posibilidad de trabajar este inversor con cargas inductivas o cargas no lineales.

En [3], [4] y [5] se ha modulado a este inversor utilizando la técnica conocida como control por modos deslizantes (*Sliding Mode Control, SMC*), la cual proporciona todas las características propias de un control robusto. En esta ocasión se utiliza la técnica conocida como modulación por ancho de pulso sinusoidal (*Sinusoidal Pulse Width Modulation, SPWM*) con lo que se trabaja el elevador-inversor en lazo abierto. Además se hace una propuesta de control en lazo cerrado utilizando la técnica de Control Discreto por Modos Deslizantes (*Discrete Sliding Mode Control, DSMC*), para lo que se utiliza un microcontrolador PIC reduciendo de esta forma el número de elementos requeridos en trabajos anteriores al presente en donde se realizaba el control de forma analógica.

Al contar ya con una idea más clara de lo que se desarrolla en este trabajo es posible iniciar con el diseño del Elevador-Inversor Monofásico paso por paso, estos detalles se exponen en el capítulo III.

CAPÍTULO III

DISEÑO Y SIMULACIÓN DEL ELEVADOR-INVERSOR MONOFÁSICO

3.1 Diseño del elevador-inversor monofásico

El diseño del elevador-inversor que se muestra en la figura 3.1 se desarrolla de acuerdo al procedimiento mostrado en [5], el cual consiste en calcular los valores correspondientes a los capacitores e inductores propios del circuito (C_1 , C_2 , L_1 y L_2), así como el ciclo de trabajo máximo (D_{max}) con el cual el circuito es capaz de otorgar el voltaje que se desea en la salida (V_0).

Dado que los dos convertidores que conforman el inversor son iguales, en cuanto a componentes se refiere, en esta sección se desarrolla el diseño de uno de los convertidores dando por sentado que el segundo es idéntico, sólo que su modulación está desfasada 180° .

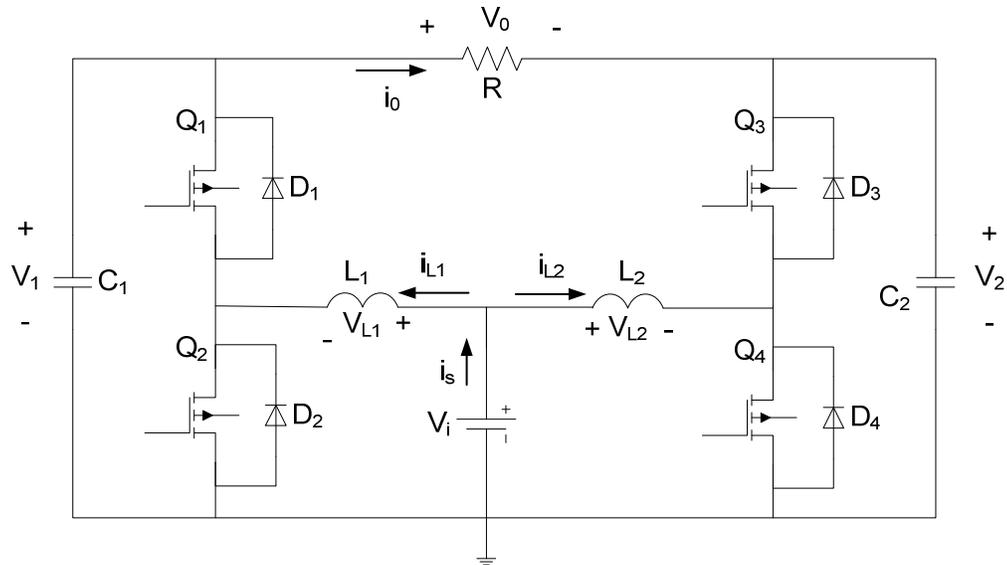


Figura 3.1 Elevador-inversor monofásico.

Los parámetros de diseño de este inversor son:

$$\begin{aligned}
 V_i &= 24 \text{ Vcd} & f_{s_{max}} &= 20 \text{ kHz} \\
 V_0 &= 120 \text{ V}_{rms} & f_o &= 60 \text{ Hz}
 \end{aligned}$$

El diseño se basa en el rizo deseado de la corriente a través del inductor y el rizo de voltaje a través del capacitor.

Primero se calcula la componente de CD en el voltaje del capacitor (V_{dc}).

$$V_{dc} \geq \frac{V_{op}}{2} + V_i \tag{3.1}$$

donde V_{op} = pico máximo de voltaje de salida $\approx 179 \text{ V}$.

Al desarrollar la ecuación (3.1) se tiene que $V_{dc} \geq 113 \text{ V}$. A fin de evitar que el voltaje de salida se recorte debido a la componente de CD propia de la topología elevadora se elige $V_{dc} = 130 \text{ V}$. El pico máximo de voltaje en el capacitor y de corriente en el

inductor se obtiene al desarrollar las ecuaciones (3.2) y (3.3) donde D_{max} es el ciclo máximo de trabajo del inversor y G'_m el factor de ganancia del elevador-inversor.

$$V_{c_{max}} = V_{dc} + \frac{V_{op}}{2} \quad (3.2)$$

$$I_{L_{max}} = \frac{2D_{max} - G'_m(1 - D_{max})}{(1 - D_{max})^2} \left(\frac{V_i}{R} \right) \quad (3.3)$$

$$D_{max} = 1 - \frac{V_i}{V_{dc} + \frac{V_{op}}{2}} \quad G'_m = \frac{2(V_{dc} - V_i)}{V_i}$$

de aquí se obtienen los siguientes parámetros:

$$\begin{aligned} D_{max} &= 0.89 \\ V_{c_{max}} &= 219.5 \text{ V} \\ I_{L_{max}} &= 10.68 \text{ A} \end{aligned}$$

La inductancia se calcula considerando un rizo de 20% en la corriente del inductor y en el cálculo de la capacitancia se toma en cuenta un rizo igual al 5% en el voltaje del capacitor.

$$L = \frac{t_{on}}{0.2 I_{L_{max}}} V_i \quad (3.4)$$

$$C = \frac{t_{on}}{0.05 V_{c_{max}}} I_{op} \quad (3.5)$$

donde I_{op} = Pico de corriente de salida ≈ 2.13 A, mientras que t_{on} = tiempo de encendido.

Debido a que la técnica de conmutación empleada se basa en mantener el tiempo de encendido con un valor constante, este tiempo de encendido se obtiene como se ve en la ecuación (3.6).

$$\Delta t = t_{on} = \frac{D_{max}}{f_{smax}} \tag{3.6}$$

De esta forma $t_{on} = 44.5 \mu\text{s}$. Al sustituir la ecuación (3.6) en las ecuaciones (3.4) y (3.5), la inductancia y la capacitancia resultantes son $L \approx 500 \mu\text{H}$ y $C \approx 8.6 \mu\text{F}$. En el caso del valor capacitivo, se utiliza el valor comercial más próximo al teórico, esto es, $C \approx 11 \mu\text{F}$.

3.2 Resultados de simulación en lazo abierto

En este punto se muestran los resultados de la simulación del elevador-inversor monofásico en modo de trabajo a lazo abierto controlado mediante modulación por ancho de pulso sinusoidal siguiendo los parámetros que se muestran en la tabla 3.1, el circuito simulado es el de la figura 3.1 cuyos resultados comprenden la utilización de una carga resistiva. Se muestran las formas de onda más relevantes.

Tabla 3.1 Especificaciones del elevador-inversor.

Parámetro	Valor
Voltaje de Entrada (V_i)	24 V _{CD}
Frecuencia de conmutación (f_s)	20 kHz
Voltaje de Salida (V_o)	120 V _{rms}
Frecuencia del voltaje de salida (f_o)	60 Hz
Resistencia de carga (R)	150 Ω
Inductancias (L_1 y L_2)	500 μH
Capacitancias (C_1 y C_2)	11 μF

El voltaje de salida obtenido en la simulación puede verse en la figura 3.2, se trata de una onda triangular, de la magnitud esperada y con un rizo de voltaje del 5% (10 V) de acuerdo al que se propone en las ecuaciones de diseño. El espectro de armónicos se aprecia en la figura 3.3, es posible ver como los armónicos de tercer y quinto orden consumen parte del voltaje de salida V_0 .

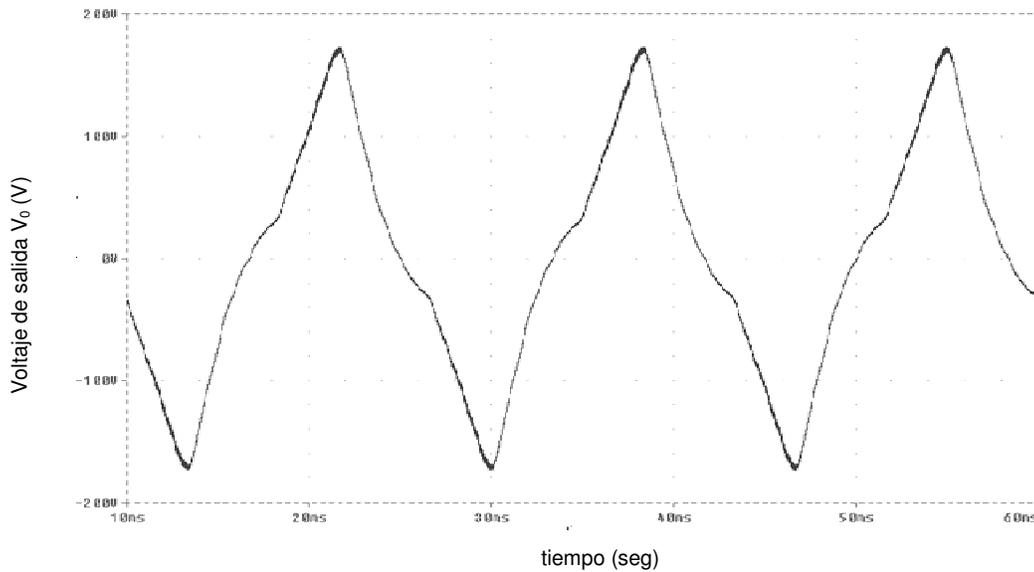


Figura 3.2 Voltaje de salida simulado V_0 .

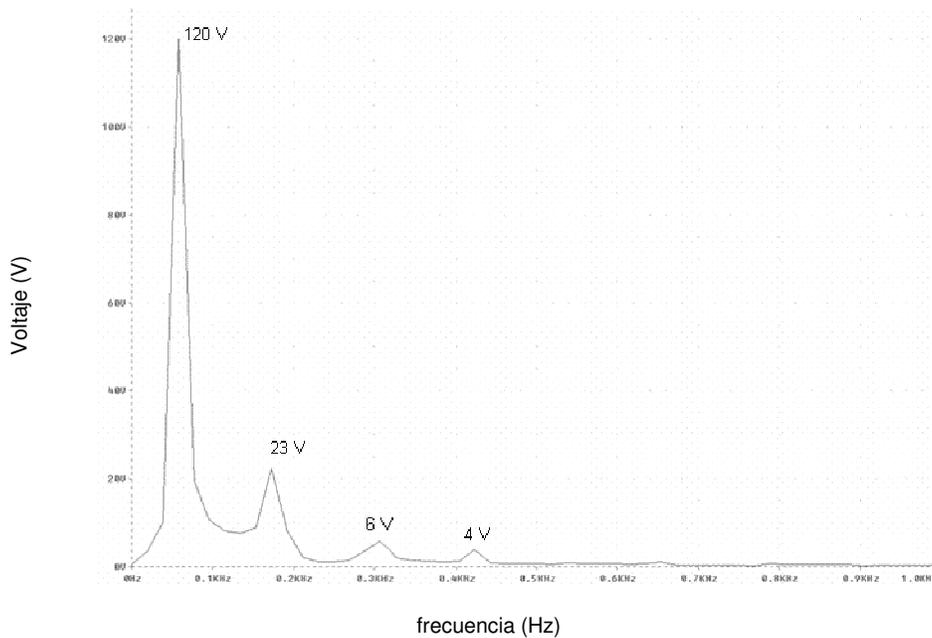


Figura 3.3 Espectro armónico del voltaje de salida V_0

La corriente de salida del circuito elevador-inversor se muestra en la figura 3.4 donde se ve el bajo rizo de corriente y la forma de onda similar a la obtenida para el voltaje. En la figura 3.5 se ve el voltaje de salida en el capacitor C_1 (V_{C1}), la diferencia entre los voltajes presentes en ambos capacitores es lo que genera el voltaje de salida del inversor.

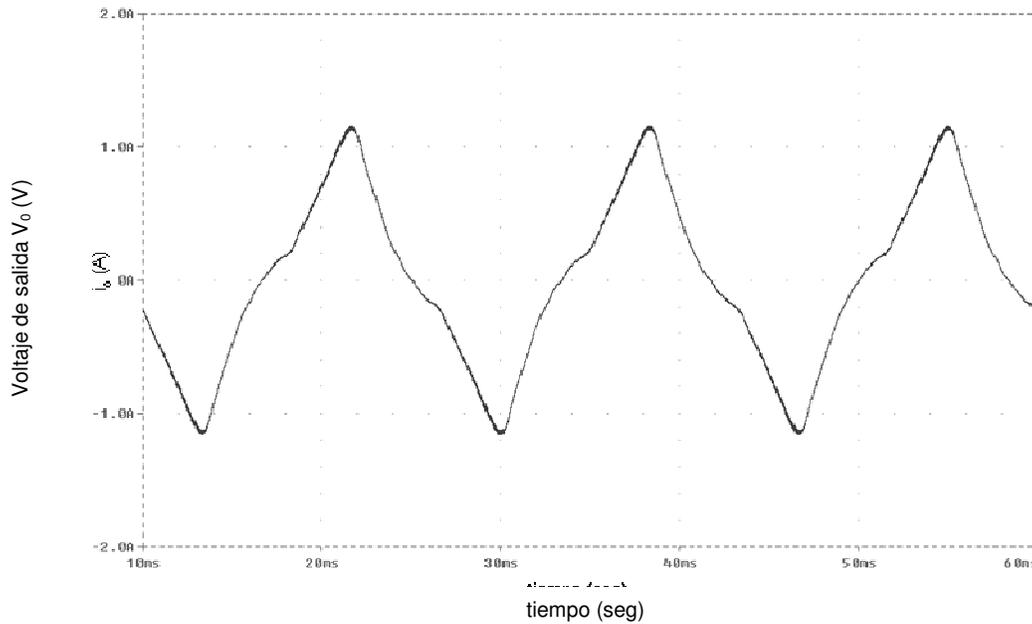


Figura 3.4 Corriente de salida del elevador-inversor i_o .

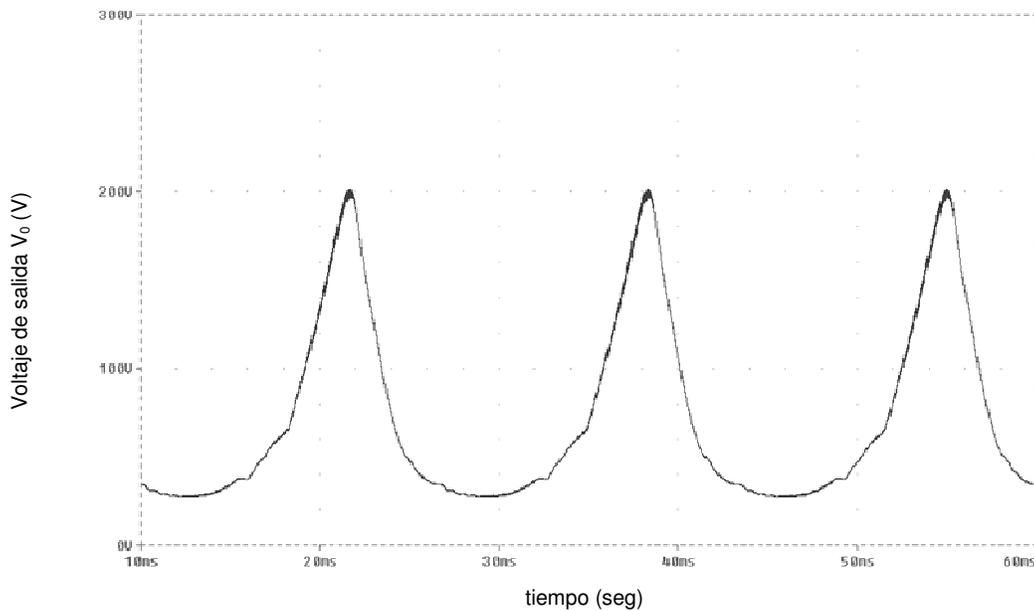


Figura 3.5 Voltaje en el capacitor de salida V_{C1} .

La corriente en el inductor L_1 de la entrada se observa en la figura 3.6, dicha onda corresponde al ciclo de trabajo utilizado, mismo que es modulado senoidalmente.

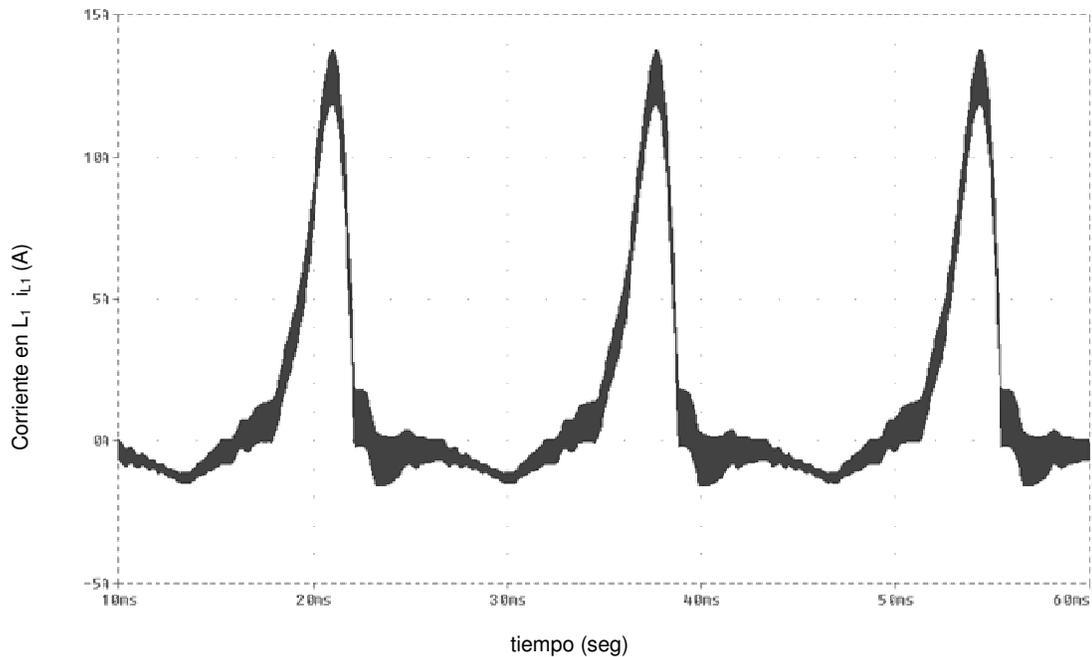


Figura 3.6 Corriente simulada en la bobina de entrada i_{L1} .

En la figura 3.7 se ve cómo el voltaje en la bobina se encuentra oscilante entre el voltaje de entrada y la suma de los voltajes de entrada y salida.

En la figura 3.8 se puede observar la corriente de entrada i_s del circuito elevador-inversor cuya frecuencia es del doble de la frecuencia del voltaje de salida del inversor.

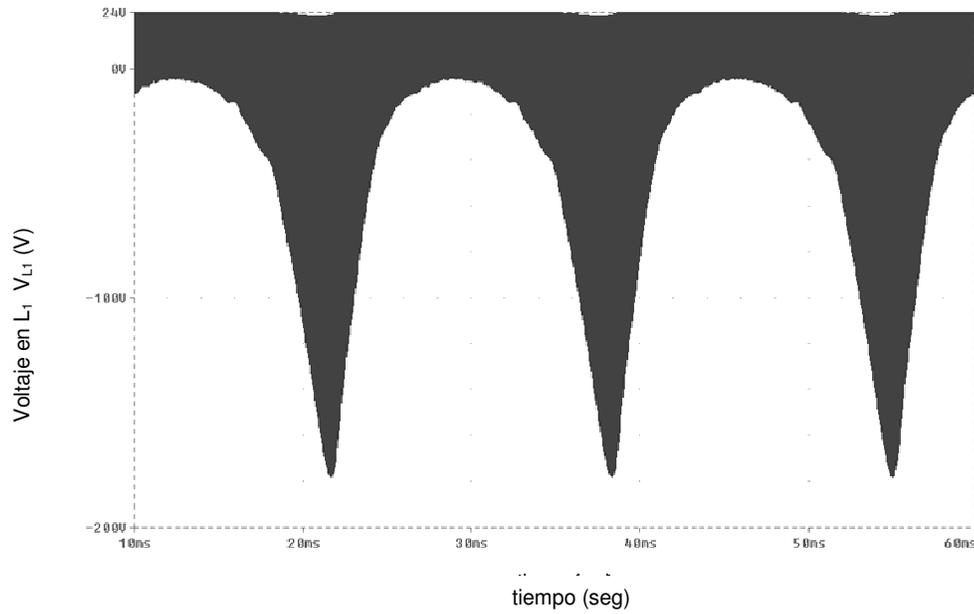


Figura 3.7 Voltaje en la bobina de entrada V_{L1} .

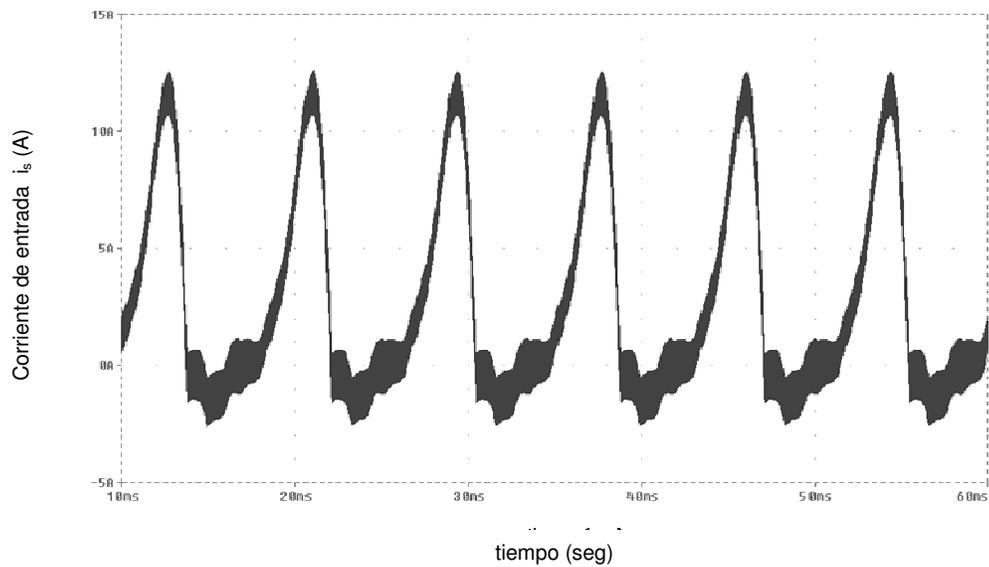


Figura 3.8 Corriente de entrada suministrada por V_i .

En la figura 3.9 se observa el comportamiento del voltaje (V_{DSQ1}) cuyo valor máximo oscila entre el voltaje de entrada y el voltaje de salida dado que se encuentra paralelo al capacitor C_1 ; en la figura 3.10 se aprecia la corriente (i_{DSQ1}) presente entre drenaje y fuente en el transistor Q_1 la cual presenta picos importantes de corriente

de polaridad opuesta al voltaje (V_{DSQ1}) que aunque son por micras de segundo provocan una pérdida importante de potencia.

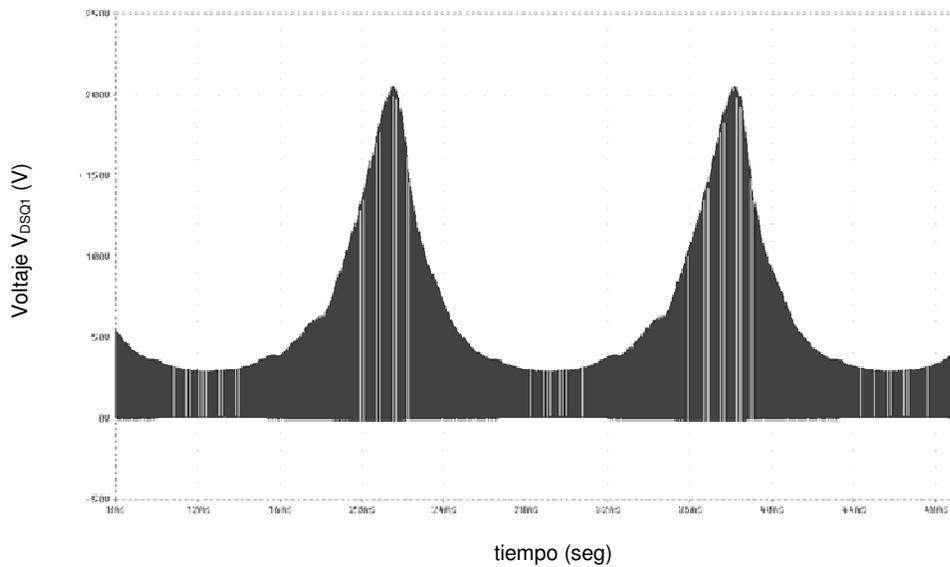


Figura 3.9 Voltaje drenaje-fuente presente en Q_1 .

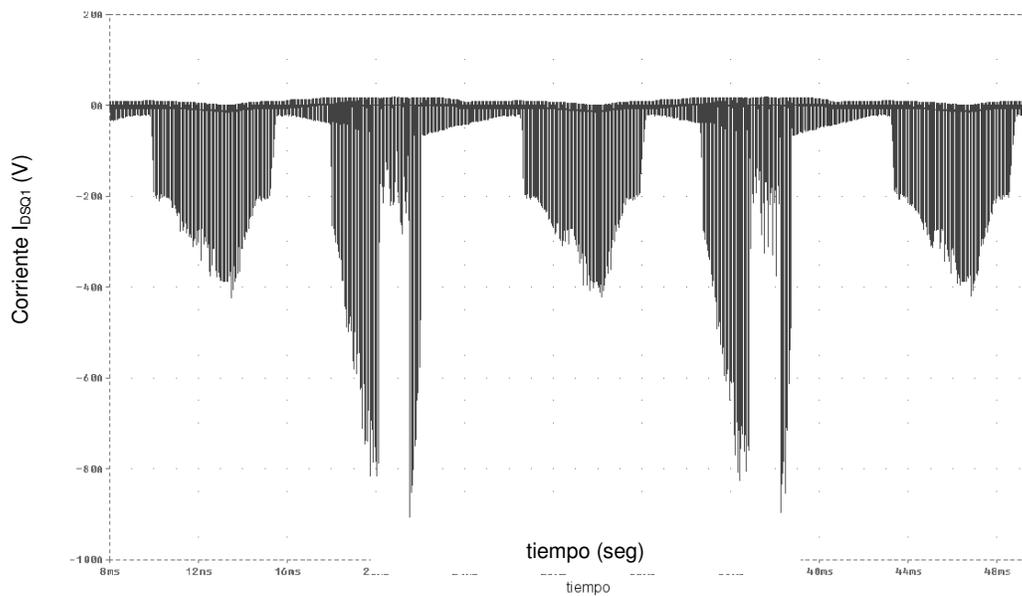


Figura 3.10 Corriente a través del transistor Q_1 , i_{Q1} .

Si bien aunque la modulación del inversor es senoidal, en las figuras 3.2 - 3.10 se ve que las señales de salida no corresponden en gran medida a dicha modulación, esto

se debe en gran parte a la región de la función de transferencia del elevador-inversor en la cual se está trabajando. Sin embargo, se observa también cómo es que los rizados de corriente y voltaje, en la bobina y el capacitor respectivamente, son relativamente bajos apoyando el diseño del inversor que se obtiene en 3.1.

Se ve además cómo al trabajar el elevador-inversor fuera o en los límites de su región lineal se presenta un contenido de armónicos considerable, datos que son respaldados en la implementación física de este modo de control en lazo abierto como se ve en el punto 4.3, estos fenómenos, entre otros, motivan la propuesta de control en modos deslizantes buscando corregir de forma considerable tanto el factor armónico como la forma de onda de la salida del elevador-inversor.

CAPÍTULO IV

IMPLEMENTACIÓN Y RESULTADOS EXPERIMENTALES

4.1 Introducción

En este capítulo se presenta la implementación y los resultados obtenidos de forma experimental del elevador-inversor monofásico. El inversor se trabaja en lazo abierto mediante modulación por ancho de pulso sinusoidal.

4.2 Implementación del elevador-inversor monofásico

4.2.1 Etapa de potencia

Como se explica en el punto 2.2.3, el elevador-inversor está compuesto por dos convertidores CD-CD elevadores. Dentro de la tabla 4.1 se muestran los dispositivos que componen cada convertidor elevador.

Se utilizan cuatro capacitores en un arreglo en paralelo, de forma que se obtiene una capacitancia muy próxima a la diseñada y se logra reducir la resistencia parásita de éstos.

Tabla 4.1 Elementos utilizados en la implementación.

Cantidad	Dispositivo	No. Parte/Valor
4	Mosfet	STW29NK50ZD
4	Capacitores electrolíticos	4.7 μ F
2	Inductores	500 μ H

4.2.2 Etapa de modulación SPWM

Dentro de esta etapa se generan las señales PWM que modulan cada uno de los convertidores que conforman el inversor. Todo el proceso de generación de las señales de referencia desfasadas, señal portadora y la generación de los tiempos muertos que se requieren a fin de evitar un corto circuito se lleva a cabo en el microcontrolador PIC18F1330 de Microchip®. En la figura 4.1 se ve el circuito que lleva a cabo el control en lazo abierto del elevador-inversor.

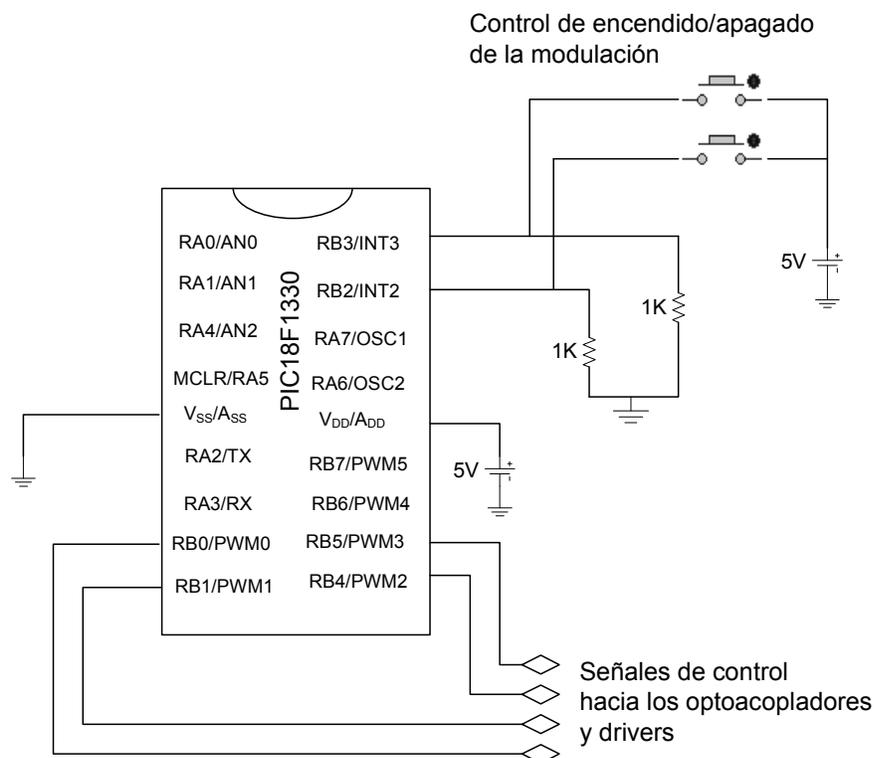


Figura 4.1 Diagrama esquemático del sistema mínimo para el microcontrolador

La generación de las señales PWM se llevan a cabo mediante la lectura de los valores contenidos en una tabla los cuales varían senoidalmente de un ciclo mínimo a un ciclo máximo. La señal de 60 Hz se logra con una interrupción periódica por desbordamiento del temporizador 1 haciendo que cada valor de la tabla permanezca un periodo determinado de tiempo, terminando de leer todos los valores de la tabla una vez pasados 16 ms. Los tiempos muertos y las señales complementarias son generados con ayuda de los registros propios del microcontrolador.

Es notable como al realizar el control del inversor de forma digital dentro de un solo microcontrolador se reduce en gran medida el número de dispositivos requeridos para llevar a cabo este proceso ya que al realizar el control de forma analógica el número de componentes requeridos es mayor, así como el costo y las dimensiones del circuito. En la figura 4.2 se observa el circuito que se requiere para realizar los disparos de los transistores. Esto con optoacopladores y drivers de alta velocidad.

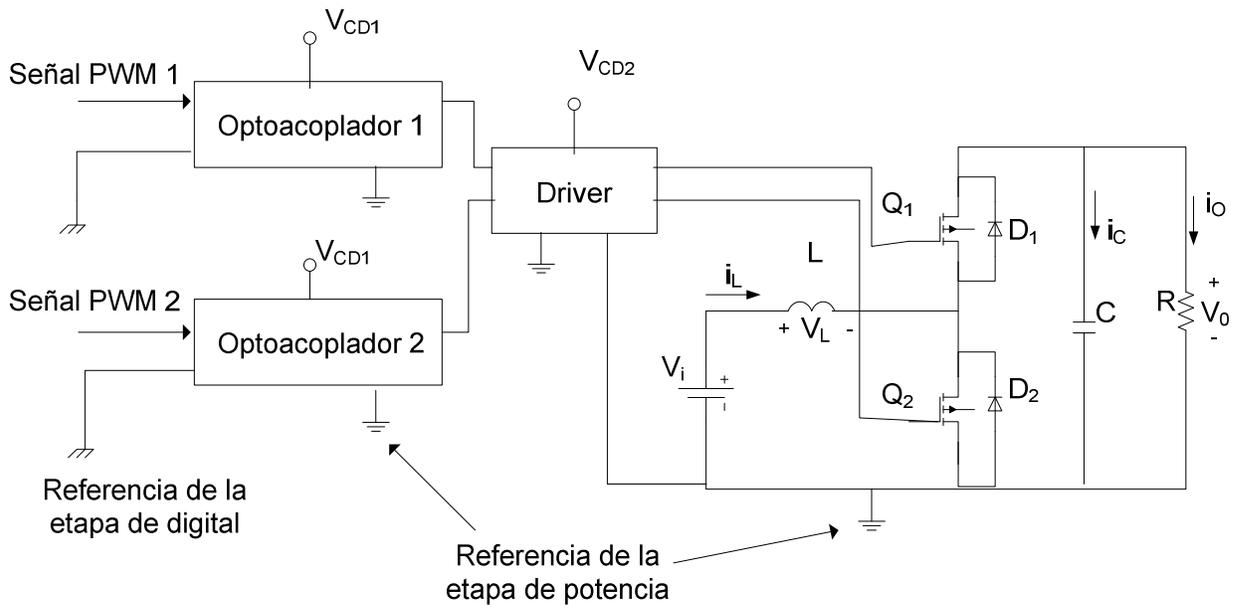


Figura 4.2 Diagrama a bloques del circuito de disparo de los transistores de un convertidor.

En la tabla 4.2 se proporcionan los números de parte de los optoacopladores y de los drivers utilizados para el aislamiento entre la etapa digital y la etapa de potencia, así como para la adecuación de los disparos.

Tabla 4.2 Componentes utilizados en el circuito de generación de disparos de los transistores.

Cantidad	Componente	No. de parte
2	Driver	IR2110
4	Optoacoplador de alta velocidad	74OL6000
2	Reguladores de voltaje	L4940V5
2	Reguladores de voltaje	LM7812

4.3 Resultados experimentales en lazo abierto

Con el fin de comprobar el funcionamiento adecuado del diseño del modo de trabajo en lazo abierto se implementó un prototipo de laboratorio cuyos resultados se presentan en las figuras 4.3-4.6, mismas que muestran las formas de onda de voltaje más relevantes presentes en el elevador-inversor. Las señales PWM que controlan el funcionamiento *push-pull* de los transistores en el inversor se aprecian en la figura 4.3 y el tiempo muerto entre estas señales se muestra en la figura 4.4 donde se comprueba el cálculo que se realiza en la programación para obtener un tiempo muerto de 750 nseg.

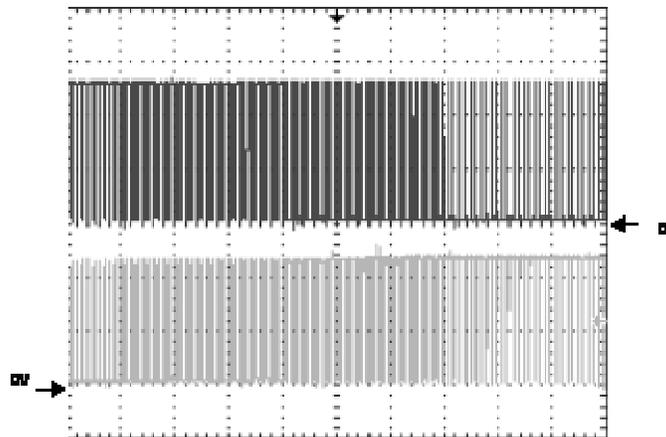


Figura 4.3 Señales PWM moduladoras de Q_1 y Q_2
(5 V/DIV; 500 μseg/DIV).

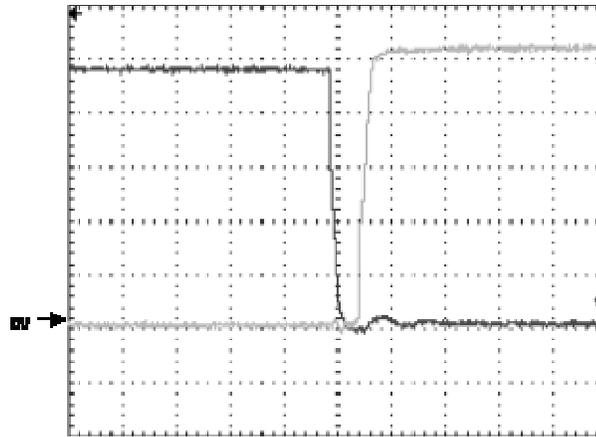


Figura 4.4 Tiempo muerto entre las señales PWM moduladoras de Q_1 y Q_2
(5 V/DIV; 1 μ seg/DIV).

En la figura 4.5 se observa el voltaje de salida, V_o , obtenido de forma experimental al utilizar una carga resistiva de 150Ω , el ciclo de trabajo que se maneja es igual al 70% con lo que la magnitud resultante es de 200 V pico a pico a una frecuencia de 59.97 Hz.

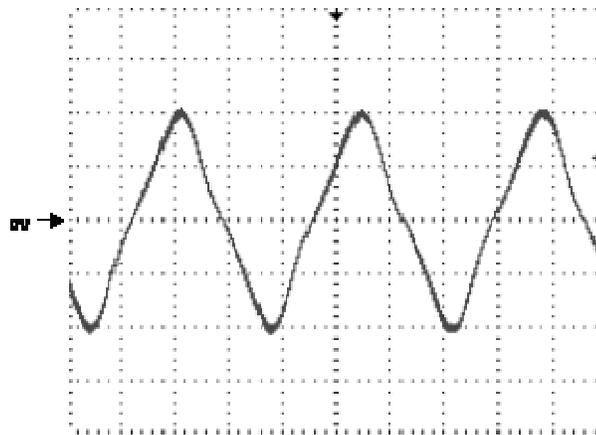


Figura 4.5 Voltaje de salida experimental V_o del elevador-inversor con $D=0.7$
(50 V/DIV; 5 mseg/DIV).

Se puede apreciar en la figura 4.6a el voltaje de salida V_1 el cual está presente en el capacitor C_1 mientras que en la figura 4.6b se observa el voltaje de salida del capacitor C_2 del elevador-inversor. Estas formas de onda son las que generan la señal de CA mostrada en la figura 4.5, según el arreglo mostrado en la figura 3.1.

Las magnitudes que se obtienen son de 102 V pico a pico para el capacitor C_1 y 104 V pico a pico para el capacitor C_2 .

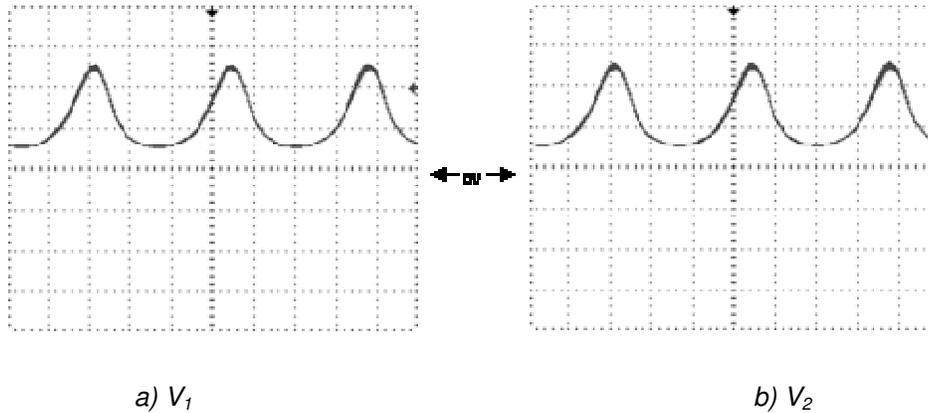


Figura 4.6 Voltaje de salida experimental: a) V_1 presente en C_1 y b) V_2 presente en C_2 con $D=0.7$.
(50 V/DIV; 5 mseg/DIV).

Se ve además cómo el voltaje de salida del convertidor está montado en una componente de CD de 24 V de acuerdo a la característica propia del convertidor elevador de otorgar como mínima tensión de salida la presente en la fuente de CD de entrada. En la figura 4.7 se ve el voltaje de salida V_0 que otorga el inversor con un ciclo de trabajo del 80%, este rango de operación otorga un voltaje de salida V_0 igual a 300 V pico a pico a una frecuencia de 59.6 Hz.

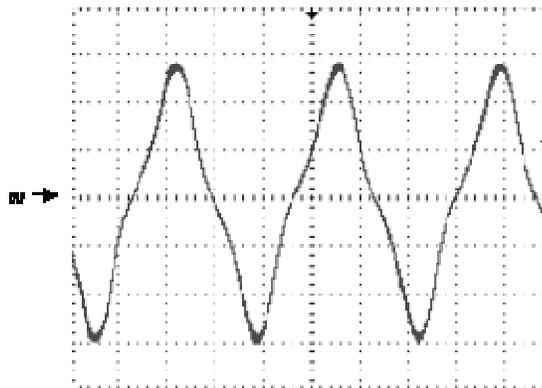


Figura 4.7 Voltaje de salida experimental V_0 del elevador-inversor con $D=0.8$
(50 V/DIV; 5 mseg/DIV).

Las dos formas de onda que conforman el voltaje de salida de CA que se muestra en la figura 4.7 se observan en la figura 4.8, la magnitud del voltaje presente en C_1 se ve en la figura 4.8a con un valor aproximado de 138 V pico a pico, y el voltaje presente en C_2 es el que se muestra en la figura 4.8b que logra una magnitud de 140 V pico a pico ambos a una frecuencia de 59.6 Hz.

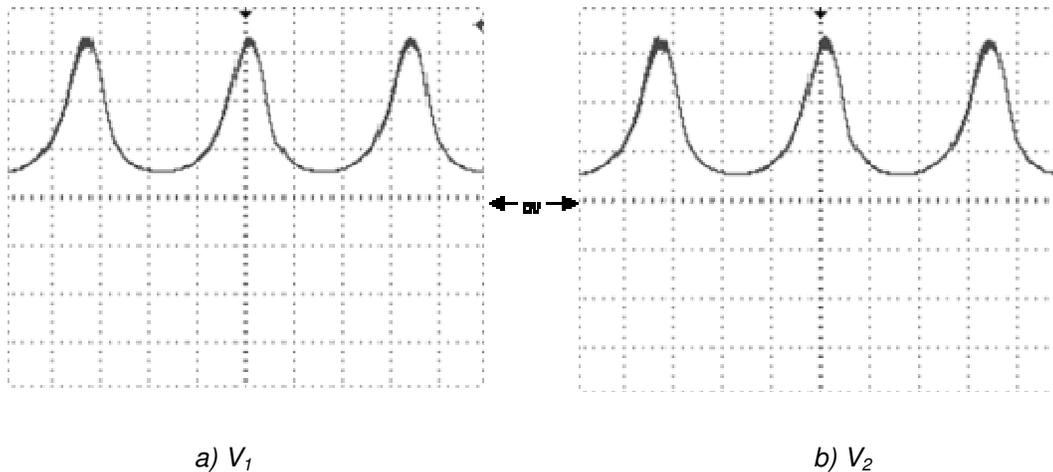


Figura 4.8 Voltaje de salida experimental: a) V_1 presente en C_1 y b) V_2 presente en C_2 con $D=0.8$
(50 V/DIV; 5 mseg/DIV).

Para un ciclo de trabajo igual al 89%, valor que se obtiene en el punto 3.1, la forma de onda del voltaje de salida V_0 resultante se muestra en la figura 4.9, la magnitud de este voltaje es de 400V pico a pico a una frecuencia de 60.04 Hz. Es notable cómo la razón de incremento en el voltaje de salida V_0 (V_{pp}) del inversor es de 10 V por unidad del ciclo de trabajo.

En la figura 4.10a se ve el voltaje de salida V_1 presente en el capacitor C_1 y el voltaje de salida V_2 presente en el capacitor C_2 se observa en la figura 4.10b, estas dos formas de onda son las que conforman el voltaje de salida V_0 del elevador-inversor.

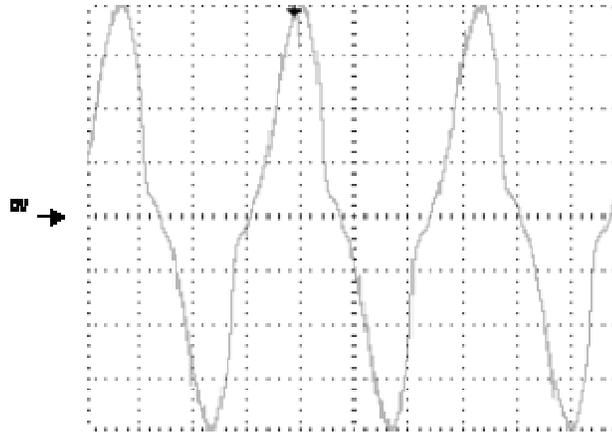
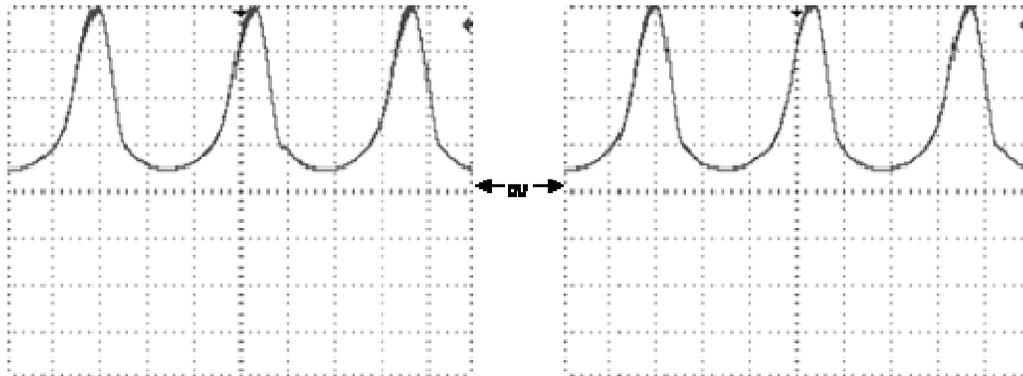


Figura 4.9 Voltaje de salida experimental V_0 del elevador-inversor con $D=0.89$
(50 V/DIV; 5 mseg/DIV).



4.10(a) V_1

4.10(b) V_2

Figura 4.10 Voltaje de salida experimental V_1 presente en C_1 y V_2 presente en C_2 con
 $D=0.89$
(50 V/DIV; 5 mseg/DIV).

Las formas de onda y magnitudes que se muestran en las figuras 4.3-10 se obtienen con ayuda de un osciloscopio digital Tektronix TDS220, de esta forma para poder obtener datos de potencia y corriente consumida para cada ciclo se utiliza un FLUKE 39, los datos que arroja este dispositivo se muestran en la tabla 4.3.

Tabla 4.3 Magnitudes de voltaje, corriente y potencia registrados con un FLUKE 39.

	Parametro	D=0.7	D=0.8	D=0.89
Voltaje	Vrms (V)	61	85	121
	Vpk (V)	97	132	190
	Vdc (V)	0.2	0.5	0.6
	THD	13%	18%	22%
Corriente	Arms (A)	0.38	0.48	0.74
	Apk (A)	0.58	0.79	1.2
	Adc (A)	0.03	0.03	0.03
	THD	13.7%	18.8%	24%
Potencia	W	23	40	70
	VA	24	41	72
	PF	0.98	0.98	0.98
	DPF	0.99	0.98	0.98

Como se ve en la tabla 4.3 el diseño del inversor cumple con lo que se establece en el punto 3.1 donde se diseña el elevador-inversor para que con un ciclo de trabajo igual al 89% se entregue un voltaje cuadrático medio (Vrms) de 120 Vrms, sin embargo la distorsión armónica total (THD) para este caso es considerable, una razón más para proponer una técnica de control en lazo cerrado que minimice este valor logrando una mejor eficiencia del circuito. Esta propuesta se presenta en el capítulo V.

CAPÍTULO V

PROPUESTA DE CONTROL PARA EL ELEVADOR-INVERSOR MONOFÁSICO

5.1 Descripción del sistema

La técnica de control en lazo cerrado propuesta para el control del elevador-inversor es la de control por modos deslizantes (*Sliding Mode Control*, SMC), el esquema del inversor con esta metodología se muestra en la figura 5.1.

En el caso de esta tesis el control entra en modo pseudodeslizante ya que la teoría de SMC supone una frecuencia de conmutación infinita, de forma física es imposible llegar a una frecuencia de esta magnitud, por lo que para este inversor la frecuencia de conmutación f_c está fija en 20 kHz, por esta razón el control se encuentra en modo pseudodeslizante. Para llevar a cabo el diseño del control en lazo cerrado se requiere analizar más detenidamente el funcionamiento del inversor, para esto, del diagrama de la figura 4.1 se obtiene un circuito equivalente del elevador-inversor como el mostrado en la figura 5.2 donde uno de los convertidores se modela como una fuente ideal de voltaje.

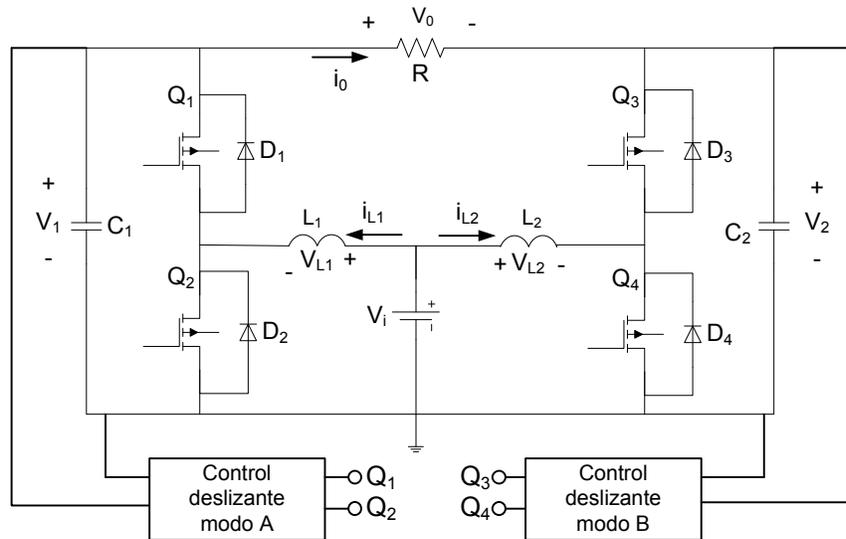


Figura 5.1 Elevador-inversor controlado por modos deslizantes.

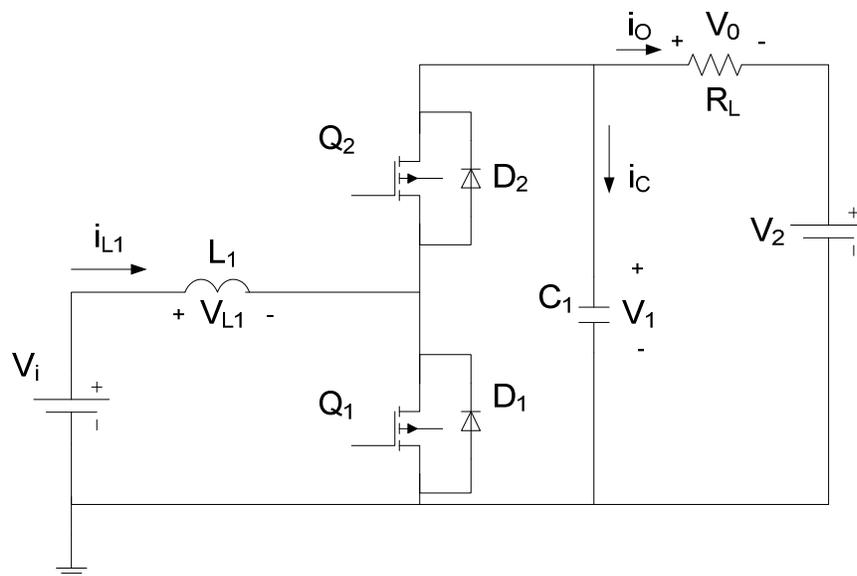


Figura 5.2 Circuito equivalente del elevador-inversor.

En la figura 5.3 se muestran los circuitos equivalentes del inversor en los tiempos de encendido y apagado de los transistores Q_1 y Q_2 .

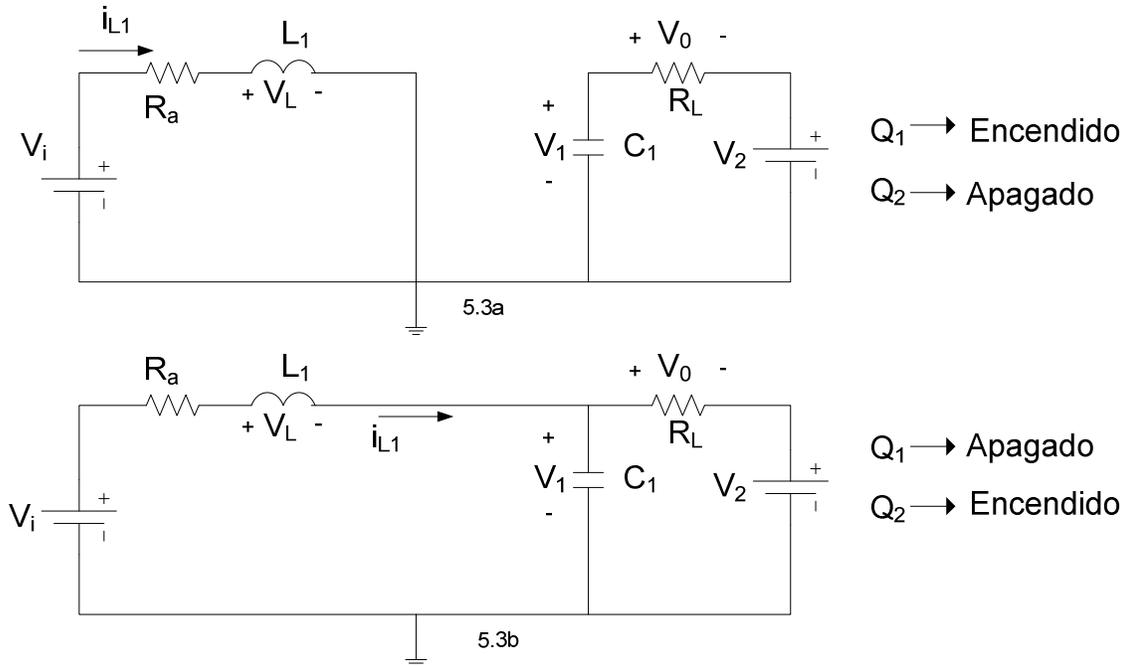


Figura 5.3 Modos de operación del elevador-inversor: a) t_{on} y b) t_{off} .

En la figura 5.3 se observa que cuando Q_1 se encuentra encendido y Q_2 apagado (5.3a) la corriente i_{L1} se incrementa linealmente y el capacitor C_1 alimenta la carga con lo que el voltaje V_1 decrece. Una vez que Q_1 se apaga y Q_2 se enciende (5.3b) la corriente i_{L1} fluye hacia el capacitor C_1 y la carga R_L , esta vez es esta corriente la que decrece mientras el voltaje V_1 se carga de nuevo.

El modelo en espacio de estados es posible obtenerlo con base al circuito de la figura 5.4 mediante funciones de conmutación, esto es, mediante una asignación específica de valores 0 y 1 para todas las combinaciones posibles de valores de los cuales depende la ecuación.

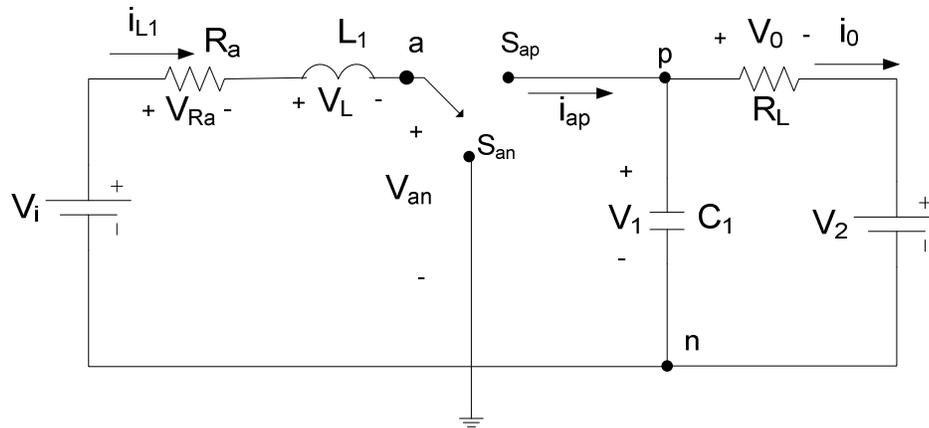


Figura 5.4 Circuito equivalente con funciones de conmutación del elevador-inversor.

Partiendo de la figura 5.4 se tiene que:

$$V_{an} = V_1 S_{ap} + (0) S_{an} \tag{5.1}$$

$$V_{an} = V_1 S_{ap} \tag{5.2}$$

$$i_{ap} = i_{L_1} S_{ap} + (0) S_{an} \tag{5.3}$$

$$i_{ap} = i_{L_1} S_{ap} \tag{5.4}$$

Donde S_{ap} es la función de conmutación.

$$S_{ap} = \begin{cases} 1 & \longrightarrow Q_1 \text{ Apagado, } Q_2 \text{ Encendido} \\ 0 & \longrightarrow Q_1 \text{ Encendido, } Q_2 \text{ Apagado} \end{cases}$$

De esta forma, si se hace un LVK en la primera malla del circuito se obtiene la primera variable de estado i_L .

$$-V_i + V_{Ra} + V_{L_1} + V_{an} = 0 \tag{5.5}$$

$$V_{L_1} = V_i - i_{L_1} R_a - V_{an} \quad (5.6)$$

$$L_1 \frac{di_{L_1}}{dt} = V_i - i_{L_1} R_a - V_1 S_{ap} \quad (5.7)$$

$$\frac{di_{L_1}}{dt} = \frac{V_i}{L_1} - \frac{i_{L_1} R_a}{L_1} - \frac{V_1 S_{ap}}{L_1} \quad (5.8)$$

Una vez obtenida i_{L_1} se busca la segunda variable de estado V_1 . Si se tiene que:

$$i_{ap} = i_{C_1} + i_0 \quad (5.9)$$

$$i_{C_1} = i_{ap} - i_0 \quad (5.10)$$

Si se supone que:

$$i_0 = \frac{V_1 - V_2}{R_L} \quad (5.11)$$

$$i_{ap} = i_{L_1} S_{ap} \quad (5.12)$$

Sustituyendo la ecuación (3.11) y (3.12) en (3.10) se tiene que:

$$C_1 \frac{dV_1}{dt} = i_{L_1} S_{ap} - \frac{V_1 + V_2}{R_L} \quad (5.13)$$

$$\frac{dV_1}{dt} = \frac{i_{L_1} S_{ap}}{C_1} - \frac{V_1 + V_2}{R_L C_1} \quad (5.14)$$

Una vez que se cuenta con las variables se tiene que el modelado en espacio de estados del circuito equivalente con las variables de estado i_{L_1} y V_1 está dado por:

$$\begin{bmatrix} \frac{di_{L_1}}{dt} \\ \frac{dV_1}{dt} \end{bmatrix} = \begin{bmatrix} \frac{-R_a}{L_1} & \frac{-1}{L_1} \\ \frac{1}{C_1} & \frac{-1}{R_L \cdot C_1} \end{bmatrix} \begin{bmatrix} i_{L_1} \\ V_1 \end{bmatrix} + \begin{bmatrix} \frac{-V_1}{L_1} \\ \frac{i_{L_1}}{C_1} \end{bmatrix} S_{ap} + \begin{bmatrix} \frac{V_i}{L_1} \\ \frac{V_2}{R_L \cdot C_1} \end{bmatrix} \quad (5.15)$$

$$\dot{x} = A x + B S_{ap} + C$$

5.2 Controlador por modos deslizantes

Para lograr una respuesta satisfactoria del voltaje de salida, la superficie deslizante $S(i_{L_1}, V_1)$ puede estar dada por [3]:

$$S(i_{L_1}, V_1) = K_1 \varepsilon_1 + K_2 \varepsilon_2 = 0 \quad (5.16)$$

donde:

$$\varepsilon_1 = i_{L_1} - i_{L_{ref}} \quad (5.17)$$

$$\varepsilon_2 = V_1 - V_{ref} \quad (5.18)$$

Si se sustituyen las ecuaciones (5.17) y (5.18) en (5.16) se tiene que [3]:

$$S(i_{L_1}, V_1) = K_1(i_{L_1} - i_{L_{ref}}) + K_2(V_1 - V_{ref}) \quad (5.19)$$

El diagrama del control resultante de la ecuación (5.19) se puede ver en la figura 5.5, la función de conmutación S_{ap} es controlada por un comparador con histéresis (H_1) manteniendo la superficie deslizante muy cerca del comportamiento deseado.

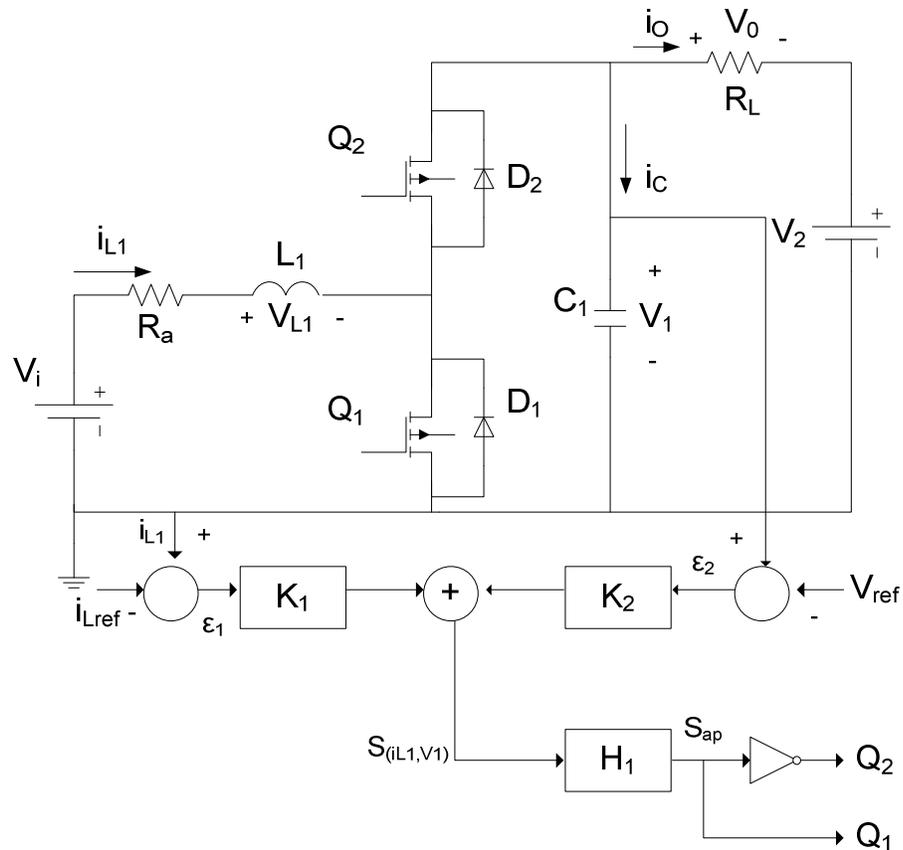


Figura 5.5 Esquema del controlador por modos deslizantes.

La respuesta del sistema se encuentra determinada por los parámetros del circuito y los coeficientes (K_1, K_2). Con la apropiada elección de estos coeficientes se asegura un control robusto y una respuesta rápida para cualquier condición de operación [3].

Dado que la variable que se desea controlar es el voltaje de salida del convertidor la señal i_{Lref} puede ser descartada, con esto se realiza únicamente el sensado y control del voltaje presente en cada capacitor (C_1, C_2).

5.3 Selección de los parámetros de control

De acuerdo a la teoría de sistemas de estructura variable, las ecuaciones del convertidor están descritas de la siguiente forma [6]:

$$\dot{v} = Av + BS_{ap} + D \quad (5.20)$$

en donde v representa el vector de las variables de estado del error, el cual está dado por:

$$v = x - X \quad (5.21)$$

donde $X = [i_{Lref}, V_{ref}]^T$ es el vector de referencias [3].

Si se tiene que D es la matriz de control, se sustituye la ecuación (5.21) en (5.15) y se obtiene que:

$$D = AX + C \quad (5.22)$$

$$D = \begin{bmatrix} \frac{-R_a}{L_1} & \frac{-1}{L_1} \\ \frac{1}{C_1} & \frac{-1}{R_L C_1} \end{bmatrix} \begin{bmatrix} i_{Lref} \\ V_{ref} \end{bmatrix} + \begin{bmatrix} \frac{V_i}{L_1} \\ \frac{V_2}{R_L C_1} \end{bmatrix} \quad (5.23)$$

$$D = \begin{bmatrix} \frac{-R_a i_{Lref}}{L_1} & \frac{-V_{ref}}{L_1} \\ \frac{i_{Lref}}{C_1} & \frac{-V_{ref}}{R_L C_1} \end{bmatrix} + \begin{bmatrix} \frac{V_i}{L_1} \\ \frac{V_2}{R_L C_1} \end{bmatrix} \quad (5.24)$$

$$D = \begin{bmatrix} \frac{V_i}{L_1} - \frac{R_a i_{Lref}}{L_1} - \frac{V_{ref}}{L_1} \\ \frac{i_{Lref}}{C_1} + \frac{V_2}{R_L C_1} - \frac{V_{ref}}{R_L C_1} \end{bmatrix} \quad (5.25)$$

Si se reescribe la ecuación de la superficie deslizante sustituyendo (5.21) en (5.19) se tiene que [4]:

$$S(v) = K_1 v_1 + K_2 v_2 = K^T v \quad (5.26)$$

La condición existente del modo deslizante requiere que todas las trayectorias, cerca de la superficie, estén dirigidas al plano deslizante. El controlador puede forzar al sistema a permanecer cerca de este plano deslizante para el correcto desempeño de la conmutación de los transistores [3]. Para hacer que el sistema se mueva hacia la superficie de conmutación es suficiente con cumplir la siguiente condición.

$$\begin{aligned} \dot{S} < 0 & \quad \text{Si } S > 0 \\ \dot{S} > 0 & \quad \text{Si } S < 0 \end{aligned} \quad (5.27)$$

El control por modos deslizantes se tiene a partir de la siguiente estrategia de control, la cual dicta el estado de los transistores correspondiente para el valor de $S(v)$ [3]:

$$S_{ap} \begin{cases} 0 & \text{para } S(v) > 0 \\ 1 & \text{para } S(v) < 0 \end{cases} \quad (5.28)$$

La existencia de la superficie deslizante así como del deslizamiento del sistema a través de ésta es efectiva si la ecuación (5.28) se cumple satisfactoriamente.

5.4 Propuesta de implementación del elevador-inversor en lazo cerrado

Para la implementación del inversor en lazo cerrado sólo se modifica la etapa de control a fin de adjuntar los componentes requeridos para llevar a cabo un sensado eficaz.

5.4.1 Etapa de control en lazo cerrado

Para realizar el control en lazo cerrado se requiere sensar la variable que se busca controlar, en este caso el voltaje de salida de cada convertidor (C_1 , C_2), de acuerdo al

esquema mostrado en la figura 5.6 el control se basa en tomar una muestra del voltaje de salida con ayuda de un divisor de voltaje.

En la figura 5.6 se observa que el sensor actúa dentro de la etapa de potencia por lo que si se desea que el voltaje sensado interactúe con la etapa de control se requiere aislar el sensor y el circuito de control. Una opción para realizar esto es el circuito que se muestra en la figura 5.6, el acoplamiento de impedancias se realiza debido a que el sensor que se utiliza es de tipo resistivo.

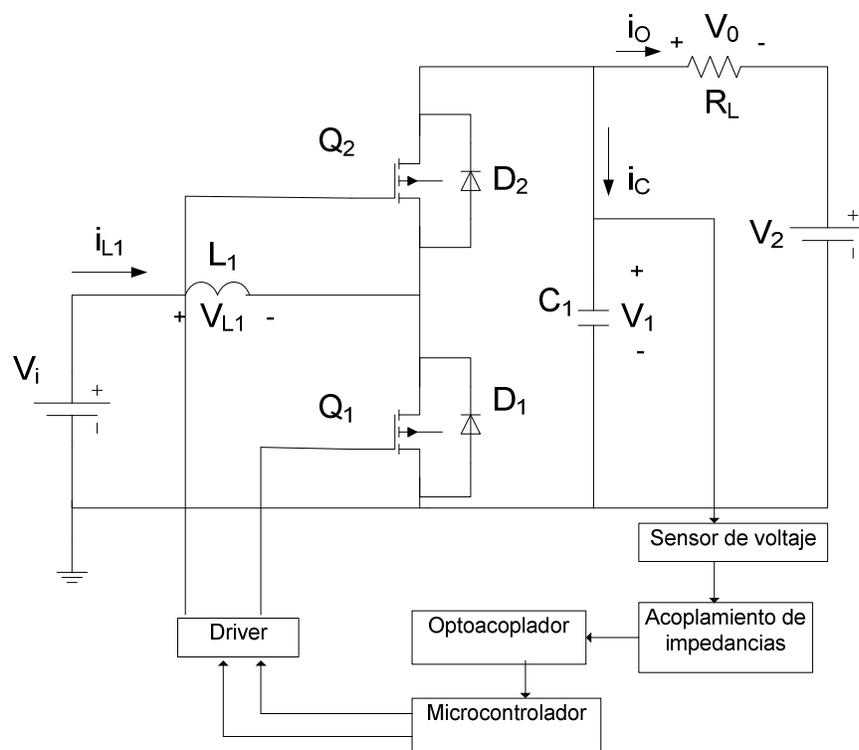


Figura 5.6 Esquema del control del elevador-inversor en lazo cerrado

Las modificaciones necesarias para llevar a cabo las leyes de control diseñadas en el capítulo III se muestran en la figura 5.7, se utiliza el módulo de conversión analógico-digital del microcontrolador para muestrear tanto la referencia senoidal como la muestra que se toma del voltaje de salida.

La señal de referencia se genera a partir de una señal SPWM otorgada por el microcontrolador y reconstruida por un filtro RC pasabajas con una frecuencia de corte igual a 20 kHz, obteniendo así una señal senoidal.

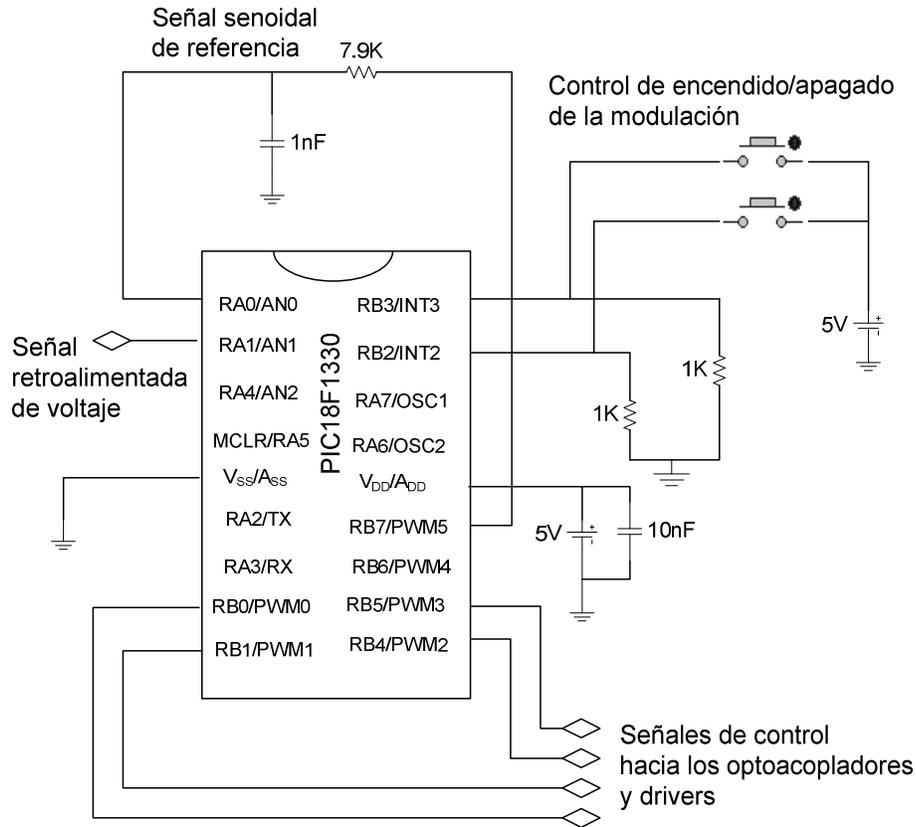


Figura 5.7 Diagrama esquemático del sistema mínimo para el control en lazo cerrado.

En la figura 5.7 se observa la simplicidad del circuito de control por modos deslizante realizado de forma discreta dentro de un microcontrolador PIC de Microchip®, con este circuito, un sensado funcional y la programación adecuada el Control Discreto por Modos Deslizantes (*Discrete Sliding Mode Control, DSMC*) se lleva a cabo eficientemente para el elevador-inversor. Con esta propuesta finaliza el desarrollo de este trabajo referente al Elevador-Inversor Monofásico, durante el cual se exponen las etapas de diseño, simulación, implementación y resultados experimentales de su trabajo en lazo abierto así como también el diseño y simulación del trabajo de este inversor en lazo cerrado, técnica descrita en este último capítulo.

CONCLUSIONES Y TRABAJOS FUTURO

Conclusiones

Durante el desarrollo del trabajo “*Elevador-Inversor Monofásico*” se expone la implementación de una topología relativamente reciente e innovadora del tipo inversor monofásico controlado por voltaje. Como ya se mencionó en los capítulos I y II esta topología lleva a cabo además de la acción inversora, la elevación del voltaje de salida con respecto al voltaje de entrada, esto en una sola etapa característica que no encontramos en los inversores convencionales y que brinda un mayor aprovechamiento de la energía generada, es decir, una máxima excursión de potencia al evitar que ésta pase por varias etapas perdiéndose considerablemente.

Un aporte importante de este trabajo es que la modulación del Elevador-Inversor Monofásico se lleva a cabo de forma discreta con ayuda de un microcontrolador de Microchip® de la familia 18FXX30, reduciendo de manera importante el número de componentes requeridos para realizar la modulación del inversor, que para este caso se optó por la modulación por ancho de pulso sinusoidal que permite reducir de forma apreciable el Factor de Distorsión (*Distortion Factor*, DF) y la Armónica de Orden más bajo (*Lowest Order Harmonic*, LOH).

Con la modulación por ancho de pulso sinusoidal se demuestra que a partir de un voltaje de entrada de 24 V es posible obtener un voltaje pico de salida de 190 V y

121 Vrms con un ciclo de trabajo máximo del 89%, lo que arroja una distorsión armónica total de un 22%. Estos datos indican que, aunque la eficiencia de trabajo del elevador-inversor es buena, es posible que aún se pueda obtener un mayor rendimiento de este dispositivo; por tal motivo se propone en este trabajo una técnica de control que realiza el control del inversor de manera eficiente, teniendo así un sistema de lazo cerrado, dicha técnica es conocida como control por modos deslizantes.

En el capítulo V del presente trabajo se muestra el diseño del sistema requerido para realizar el control por modos deslizantes adecuado para este elevador-inversor, mientras que en el apéndice C se exponen los resultados obtenidos con esta técnica de control para este elevador-inversor, todo mediante simulaciones quedando como un posible trabajo futuro la implementación de este diseño y la comprobación o refutación de los datos expuestos en el apéndice C.

Trabajos futuros

De acuerdo a lo que se expone en este trabajo, queda una amplia línea de investigación para este tipo de inversores, como por ejemplo realizar lo que en este trabajo se demuestra pero bajo diferentes condiciones de trabajo, con lo que tal vez se obtendrían mejores resultados o se descartaría dicha posibilidad; además está la propuesta mencionada de implementar el control por modos deslizantes aquí expuesto, ratificando la veracidad de las simulaciones incluidas en el apéndice C o refutando las mismas ya con resultados que se obtengan de forma experimental.

El solo hecho de utilizar una técnica de control o modulación distinta ofrece una amplia gama de variaciones en cuanto a los resultados obtenidos siempre en busca de una mayor excursión de potencia que permita aprovechar al máximo las características de este dispositivo. Queda por tanto un amplio campo de estudio para esta topología.

BIBLIOGRAFIA

Referencias

- [1] Rashid Muhammad. "Electrónica de potencia, circuitos dispositivos y aplicaciones". Editorial Prentice Hall. 3ra ed. 2004, ISBN 970-26-0532-6
- [2] R. O. Cáceres, I. Barbi. "A Boost DC-AC Converter: Analysis, Design and Experimentation". Proceedings of International Conference on Industrial Electronics, control and Instrumentation (IECON'95). Orlando, USA, Nov. 6-10. pp. 546-551.
- [3] R. O. Cáceres, I. Barbi. "Sliding Mode Controller for the Boost Inverter". Proc. CIEP'96. Cuernavaca, Mexico. Oct 14-17, pp. 247-252.
- [4] R. O. Cáceres, I. Barbi. "A Boost DC-AC Converter: Analysis, Design and Experimentation". *IEEE Transactions on Power Electronics*. vol. 14, No. 1, Ene 1999. pp. 134-141.
- [5] N. Vazquez, C. Aguilar, J. Arau, R.O. Cáceres, I. Barbi, J. Alvarez. "A Novel Uninterruptible Power Supply System UIT Active Power Factor Correction". *IEEE Transactions on Power Electronics*. Vol. 17, No. 3. May. 2002. pp. 405-412.
- [6] M^a Pérez de la Parte, E. Fernández, O. Camacho. "Control Predictivo en Modos Deslizantes". Ph. D., *Universidad de la Rioja Servicio de Publicaciones*. Jun 2004.

- [7] J.J. de J. Hernández. "Inversor elevador mono etapa". Universidad de las Américas Puebla (UDLA). Ene 2006.(Tesis de Maestría).
- [8] Microchip® PIC18F1230/1330 Datasheet

APÉNDICE A

SIMULACIÓN DEL ELEVADOR-INVERSOR CON

DISTINTOS CICLOS DE TRABAJO

A.1 Resultados de simulación en lazo abierto

Para complementar la información relacionada con el elevador-inversor se presentan las simulaciones que se obtienen para los ciclos de trabajo al 70% y al 80% con lo que se tiene una base teórica para los resultados mostrados en el capítulo IV basados en el circuito de la figura A.1.

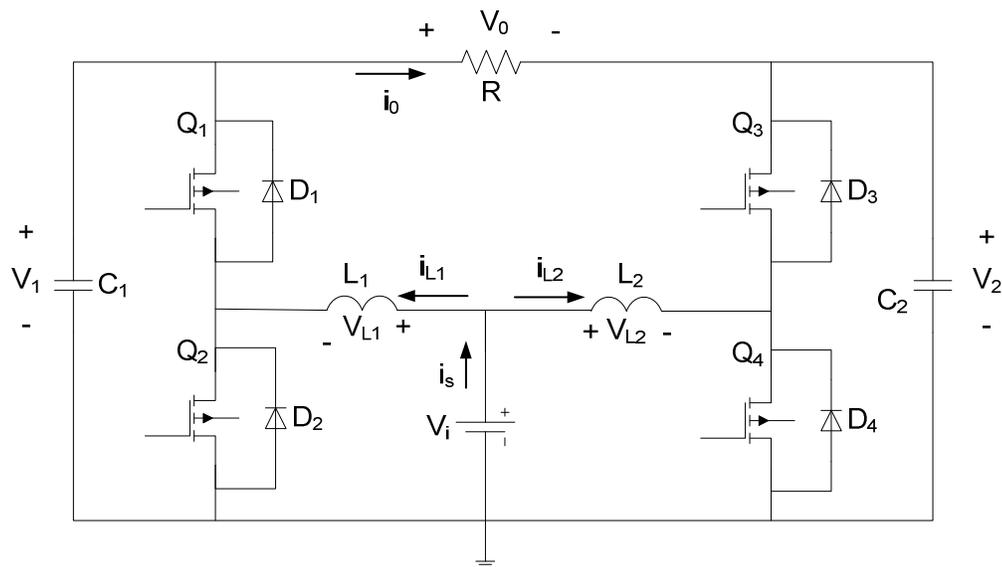


Figura A.1 Elevador-inversor monofásico.

A.1.1 Ciclo de trabajo al 70%

En la figura A.1 se observa el voltaje de salida V_O del elevador-inversor para un ciclo de trabajo igual al 70%, se aprecia que la magnitud de V_O sobrepasa escasamente los 100 Vp. Los voltajes de salida V_1 y V_2 que corresponden a los voltajes de salida de cada convertidor elevador se aprecian en la figura A.3, se observa la componente de CD propia del convertidor elevador y cómo es que la magnitud pico del voltaje de salida alcanza los 145 Vp.

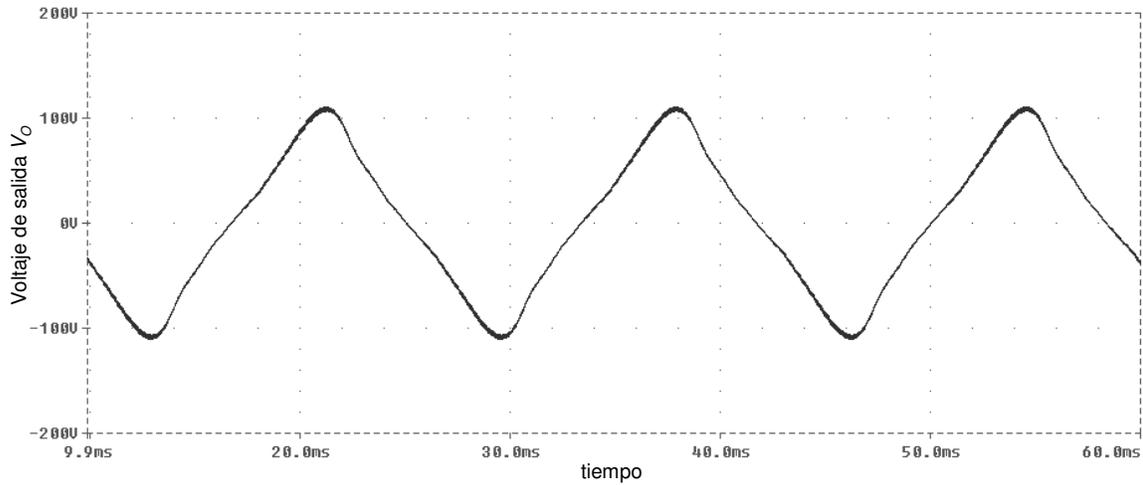


Figura A.2 Voltaje de salida V_O con $D=70\%$.

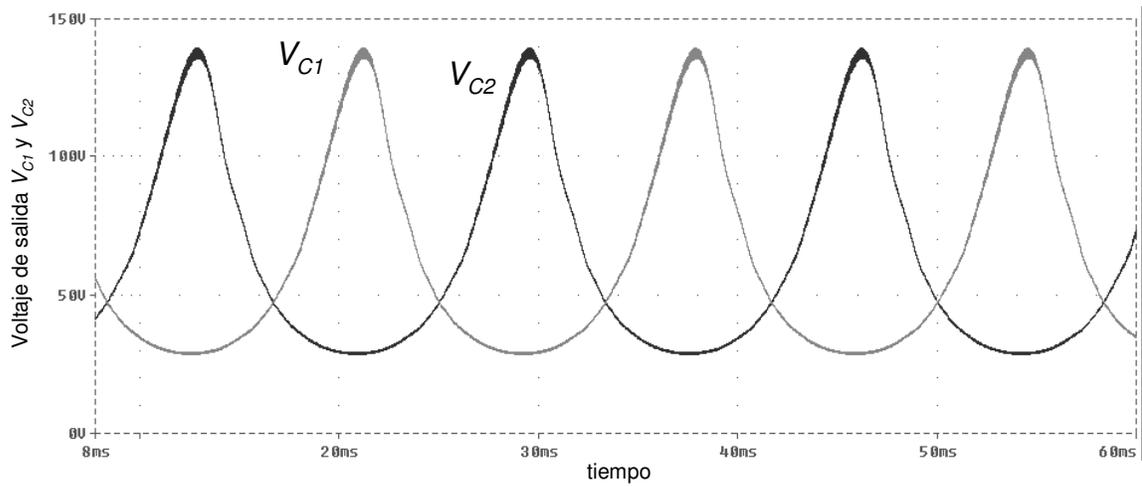


Figura A.3 Voltaje de salida V_{C1} del capacitor C_1 y V_{C2} del capacitor C_2 .

A.1.2 Ciclo de trabajo al 80%

Se tiene que el voltaje de salida V_O del elevador-inversor alcanza los 150Vp, es decir, 300 Vpp como se muestra en la figura A.3, la forma de onda presenta, para este caso, una distorsión evidente; situación que no se presenta en la forma de onda obtenida de forma experimental, esto se puede ver en el capítulo IV.

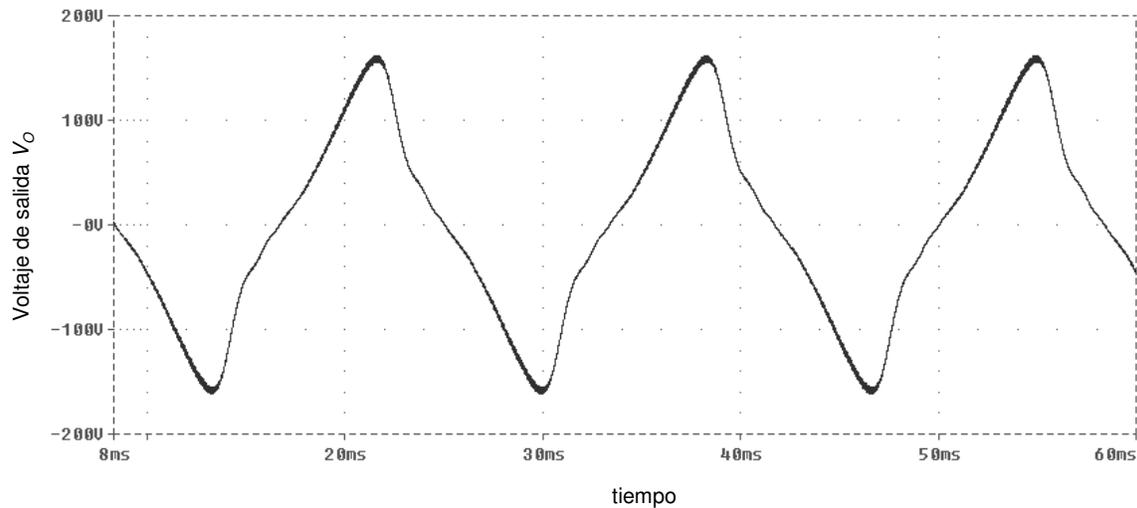


Figura A.4 Voltaje de salida V_O con $D=80\%$.

En la figura A.4 se ve el voltaje de salida de cada convertidor V_{C1} y V_{C2} que complementan la forma de onda de salida del inversor, aquí se ve el rizo de voltaje en cada capacitor en el momento que el voltaje se acerca a su valor máximo.

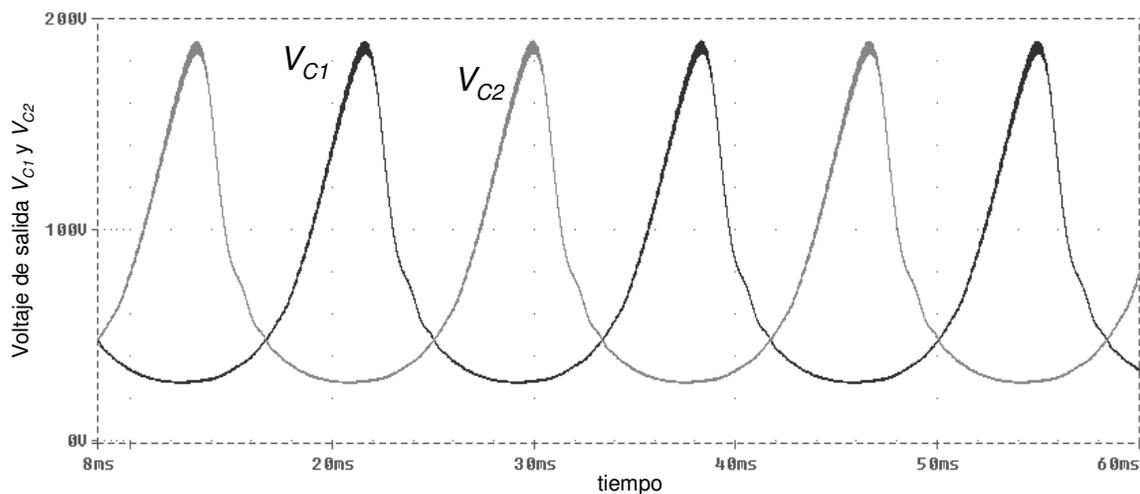


Figura A.5 Voltaje de salida V_{C1} del capacitor C_1 y V_{C2} del capacitor C_2 .

Con estos resultados es posible respaldar de forma teórica las formas de onda obtenidas en el capítulo IV las cuales se trabajaron de forma experimental y sin embargo arrojaron resultados más alentadores que la propia simulación. Se puede concluir que el diseño del elevador-inversor funciona correctamente según lo que se

ha diseñado, a pesar de esto requiere de cerrar el lazo de control para obtener mejores resultados.

APÉNDICE B

PROGRAMACIÓN DEL MICROCONTROLADOR

18F1330

B.1 Programa de modulación en lazo abierto.

Programa que lleva a cabo la modulación del elevador-inversor en lazo abierto mediante generación de una señal SPWM

<pre> ;Programa que lleva a cabo la modulación SPWM ;del elevador-inversor List p=18F1330 Include "P18F1330.INC" CONFIG OSC = INTIO2 CONFIG PWRT=ON CONFIG WDT=OFF CONFIG MCLRE=OFF CONFIG PWMPIN=OFF CONFIG HPOL = HIGH CONFIG LPOL = HIGH cblock 0x20 temp puntero puntero2 respaldo Start Endc org 0x00 goto Inicio org 0x08 goto Servicio_Interrupciones TablaSeno ;Ciclo de trabajo igual a 89% movf puntero,W addwf PCL,F retlw 0xB4 retlw 0xC8 retlw 0xE0 retlw 0xF8 retlw 0x10 retlw 0x24 retlw 0x3C retlw 0x4C retlw 0x5C retlw 0x68 retlw 0x70 retlw 0x74 retlw 0x74 retlw 0x74 </pre>	<p>Configuración inicial de parámetros.</p> <p>Se declara microcontrolador a utilizar. Se llama a la librería del PIC18F1330. Se elige trabajar con oscilador interno. Power-Up Timer activado. Watch-Dog desactivado. Pin RA5 como entrada. Salidas PWM activas después de un reset.</p> <p>Se declaran variables temporales usadas por el programador.</p> <p>Vector de inicio. Salta a la etiqueta Inicio. Vector de interrupciones. Salta a la etiqueta Servicio_Interrupciones.</p> <p>Tabla de patrones senoidales la cual genera la señal 60 Hz. A través de esta se mueven los punteros.</p>
--	--

	retlw	0x70	
	retlw	0x64	
	retlw	0x58	
	retlw	0x48	
	retlw	0x38	
	retlw	0x20	
	retlw	0x0C	
	retlw	0xF4	
	retlw	0xDC	
	retlw	0xC0	
	retlw	0xA8	
	retlw	0x90	
	retlw	0x78	
	retlw	0x64	
	retlw	0x50	
	retlw	0x3C	
	retlw	0x30	
	retlw	0x24	
	retlw	0x1C	
	retlw	0x18	
	retlw	0x18	
	retlw	0x18	
	retlw	0x20	
	retlw	0x28	
	retlw	0x38	
	retlw	0x48	
	retlw	0x58	
	retlw	0x70	
	retlw	0x84	
	retlw	0x9C	
Inicio	call	Configura_Puertos	Llama a la rutina de configuración de puertos, regresa y permanece en este punto esperando la interrupción.
	goto	\$	

Servicio_Interrupciones		Rutina de interrupción.
btfsc	INTCON3,2	Pregunta: Instrucción de arranque?
goto	Habilita_PWM	Si.
btfsc	INTCON3,1	No, instrucción de Apagado?
goto	Deshabilita_PWM	Si.
IniciaReferencia		No, de esta forma sólo resta la
bcf	PIR1,0	interrupción para lectura de la tabla
btfss	Start,0	senoidal. Antes de eso salta a una rutina
goto	SoftStart	de inicio suave la cual establece el bit
SPWM		cero de la variable <i>Start</i> para que al
incf	puntero,F	terminar el inicio suave empiece la lectura
incf	puntero,F	de la tabla senoidal.
call	VerificaPuntero	
movf	puntero,W	
movwf	respaldo	
Test1		
movlw	0xF8	
subwf	PDC0L,W	
btfss	STATUS,Z	
goto	Test2	
movlw	0x10	
movwf	PDC0L	
bsf	PDC0H,0	
goto	SigPuntero	
Test2		
movlw	0x0C	
subwf	PDC0L,W	
btfss	STATUS,Z	
goto	SigValor	
bcf	PDC0H,0	
movlw	0xF4	
movwf	PDC0L	
goto	SigPuntero	
SigValor		
call	TablaSeno	
movwf	PDC0L	
SigPuntero		
incf	puntero2,F	
incf	puntero2,F	
call	VerificaPuntero2	
movf	puntero2,W	
movwf	puntero	
Test3		
movlw	0xF8	
subwf	PDC1L,W	
btfss	STATUS,Z	
goto	Test4	
movlw	0x10	
movwf	PDC1L	
bsf	PDC1H,0	
goto	SalirTabla	

```

Test4
    movlw    0x0C
    subwf   PDC1L,W
    btfss   STATUS,Z
    goto    SigValor2
    bcf     PDC1H,0
    movlw   0xF4
    movwf   PDC1L
    goto    SalirTabla
SigValor2
    call    TablaSeno
    movwf   PDC1L
SalirTabla
    movf    respaldo,W
    movwf   puntero
    movlw   0xFD
    movwf   TMR1H
    movlw   0x55
    movwf   TMR1L
    retfie
VerificaPuntero
    movlw   0x58
    subwf   puntero,W
    btfss   STATUS,C
    return
    clrf    puntero
    return
VerificaPuntero2
    movlw   0x58
    subwf   puntero2,W
    btfss   STATUS,C
    return
    clrf    puntero2
    return
Habilita_PWM
    clrf    Start
    movlw   0x14
    movwf   PDC0L
    movwf   PDC1L
    btfsc   PORTB,3
    goto    $-2
    bcf     INTCON3,2
    bsf     PTCON1,7
    movlw   0x01
    movwf   T1CON
    Nop
    bcf     PORTA,3
    Nop
    bsf     PORTA,2
    retfie

```

Deshabilita_PWM

```

    btfsc    PORTB,2
    goto    $-2
    bcf     INTCON3,1
    bcf     PORTA,2
    Nop
    bsf     PORTA,3
    clrf    PDC1L
    clrf    PDC2L
    clrf    PDC1H
    clrf    PDC2H
    clrf    PTCON1
    retfie

```

SoftStart

```

    incf    PDC0L,F
    incf    PDC1L,F
    movlw   0xB4
    cpfseq  PDC0L
    retfie
    Nop
    bsf     Start,0
    retfie

```

Configura_Puertos

```

    movlw   0x7E
    movwf   OSCCON
    movlw   0xFF
    movwf   TRISB
    movwf   LATB
    movwf   LATA
    movwf   TRISA
    clrf    TRISA
    clrf    LATA
    movlw   0x0C
    movwf   TRISB
    movwf   LATB

```

Rutina para configuración de puertos periféricos del microcontrolador, de las interrupciones que actúan en el desempeño del programa y de las salidas PWM del microcontrolador.

Configura_Interrupciones

```

    movlw   0xC0
    movwf   INTCON
    bsf     PIE1,0
    movlw   0xFD
    movwf   TMR1H
    movlw   0x55
    movwf   TMR1L

```

Configuración del desbordamiento del TIMER1 con lo cual se genera correctamente la señal de 60 Hz.

```

    movlw   0x1A
    movwf   INTCON2
    movlw   0xB0
    movwf   INTCON3
    bsf     IPR1,0

```

Configuración de interrupciones externas para botones de encendido y apagado de las salidas PWM.

<pre> Configura_PWM clrf PTCON0 clrf PTCON1 clrf PWMCON1 movlw 0x30 movwf PWMCON0 movlw 0xFF movwf OVDCOND clrf OVDCONS movlw 0x63 movwf PTPERL clrf PTPERH movlw 0x14 movwf PDC0L movwf PDC1L movlw 0x00 movwf PDC0H movwf PDC1H movlw 0x02 movwf DTCON clrf puntero movlw 0x2C movwf puntero2 retlw 0x00 End </pre>	<p>Configuración de las salidas PWM.</p> <p>Se configura la frecuencia de conmutación para que trabaje a 20 kHz.</p> <p>Se asigna un valor inicial del 50% a todas las salidas PWM.</p> <p>Se configura el registro tiempo muerto para que, de acuerdo a la frecuencia de trabajo del oscilador del microcontrolador, el tiempo muerto sea de 750 ns.</p> <p>Sale de la rutina Configura_Puertos y regresa al punto desde el que fue llamada.</p>
--	---

B.2 Propuesta de modulación en lazo cerrado con un Control Discreto por Modos Deslizantes

El siguiente código es el correspondiente al programa propuesto para llevar a cabo el control del elevador-inversor por modos deslizantes.

<pre> ;Programa que lleva a cabo la modulación SPWM ;del elevador-inversor List p=18F1330 Include "P18F1330.INC" CONFIG OSC = INTIO2 CONFIG PWRT=ON CONFIG WDT=OFF CONFIG MCLRE=OFF CONFIG PWMPIN=OFF CONFIG HPOL = HIGH CONFIG LPOL = HIGH </pre>	<p>Configuración inicial de parametros.</p> <p>Se declara microcontrolador a utilizar.</p> <p>Se llama a la librería del PIC18F1330.</p> <p>Se elige trabajar con oscilador interno.</p> <p>Power-Up Timer activado.</p> <p>Watch-Dog desactivado.</p> <p>Pin RA5 como entrada.</p> <p>Salidas PWM activas después de un reset.</p>
---	---

<pre> cblock 0x20 temp grados factor1 factor2 VMinimo VMaximo Endc org 0x00 goto Inicio org 0x08 goto Interrupciones </pre>	<pre> ;89% Dmax calculado grados,W PCL,F 0x16 0x19 0x1C 0x1F 0x22 0x25 0x27 0x29 0x2B 0x2D 0x2E 0x2F 0x2F 0x2E 0x2E 0x2D 0x2B 0x29 0x27 0x24 0x21 0x1E 0x1B 0x15 0x12 0x0F 0x0C 0x09 0x07 0x05 0x04 0x03 0x02 </pre>	<p>Se declaran variables temporales usadas por el programador.</p> <p>Vector de inicio. Salta a la etiqueta Inicio. Vector de interrupciones. Salta a la etiqueta Servicio_Interrupciones.</p> <p>Tabla de patrones senoidales que con ayuda de un filtro RC genera la señal de referencia senoidal de 60 Hz, misma que se retroalimenta a la entrada analógica AN0 del microcontrolador, así se genera un comparador de alta ganancia que se necesita para el SMC.</p>
--	--	---


```

movlw    0xFA
movwf    TMR1H
movlw    0x5A
movwf    TMR1L
retfie
;Verificacion de puntero en la tabla
Checa_Puntero1
movlw    0x56
subwf    grados,W
btfss    STATUS,C
return
clrf     grados
return

```

;El boton de encendido ha sido presionado

```

Habilita_PWM
btfsc    PORTB,3
goto     $-2
bcf      INTCON3,2
movlw    0x01
movwf    T1CON
bsf      PTCON1,7
bsf      ADCON0,0
Nop
bcf      PORTA,3
Nop
bsf      PORTA,2
retfie

```

El botón de encendido ha sido presionado por el usuario, por lo que el microcontrolador activa el módulo ADC, las salida PWM y enciende led indicador de encendido.

;El boton de apagado ha sido presionado

```

Deshabilita_PWM
btfsc    PORTB,2
goto     $-2
bcf      INTCON3,1
bcf      PORTA,2
Nop
bsf      PORTA,3
clrf     PDC1L
clrf     PDC2L
clrf     PDC1H
clrf     PDC2H
clrf     PTCON1
retfie

```

El botón de apagado ha sido presionado por el usuario, por lo que el microcontrolador desactiva el módulo ADC, las salidas PWM y apaga el led indicador de encendido y enciende el led indicador de apagado.

```

Conversion_ADC
    bcf      PIR1,6
    incf    temp,F
    btfsc   temp,0
    goto    CapturaReferencia

    goto    CapturaRetro

CapturaReferencia
    movff   ADRESH,factor1
    bsf     ADCON0,2
    bsf     ADCON0,1
    retfie

CapturaRetro
    movff   ADRESH,factor2
    bcf     ADCON0,2

Ley_de_Control
    movf    factor1,W
    subwf   factor2,F
    btfsc   STATUS,C
    goto    $+8
    btfsc   STATUS,N
    goto    FueNegativo
    goto    FuePositivo

FueNegativo
    movff   VMaximo,PDC0L
    clrf    PDC1L
    goto    Salir

FuePositivo
    clrf    PDC0L
    movff   VMaximo,PDC1L
    goto    Salir

Salir
    bsf     ADCON0,1
    retfie
    
```

La interrupción generada ha sido la de termino de conversión del ADC, con esto el programa salta a este rutina donde se captura primero el valor de la referencia, sale del servicio de interrupción y regresa a este punto una vez que el valor de la retroalimentación del voltaje de salida ha sido capturado y convertido. Ya que se cuenta con los dos valores se realiza la comparación.

Si el valor de la referencia es mayor que el de la retro el microcontrolador envía el ciclo de trabajo máximo a los transistores, por otro lado si la referencia es menor, el microcontrolador envía el ciclo mínimo hacia los transistores.

```

Configura_Puertos
;Configuracion de oscilador y puertos
    movlw    0x64
    movwf    OSCCON
    movlw    0x40
    movwf    OSCTUNE
    movlw    0xFF
    movwf    TRISB
    movwf    LATB
    movwf    TRISA
    movwf    LATA
    movlw    0x0C
    movwf    TRISB
    movwf    LATB
    movlw    0x03
    movwf    TRISA
    movwf    LATA
;Configuracion de interrupciones
    movlw    0xC0
    movwf    INTCON
    movlw    0x1A
    movwf    INTCON2
    movlw    0xB0
    movwf    INTCON3
    movlw    0x41
    movwf    PIE1
    bsf     IPR1,0
;Generacion de la referencia
    clrf    T1CON
    movlw    0xFA
    movwf    TMR1H
    movlw    0x5A
    movwf    TMR1L
;Configuracion de los registros de PWM
    bsf     PTCON0,2
    clrf    PTCON1
    clrf    PWMCON1
    movlw    0x40
    movwf    PWMCON0
    movlw    0xFF
    movwf    OVDCOND
    clrf    OVDCONS

    movlw    0x31
    movwf    PTPERL
    clrf    PTPERH

    movlw    0x64
    movwf    PDC0L
    movwf    PDC1L
    movwf    PDC2L

```

Subrutina de configuración de puertos del microcontrolador, en este punto se configura el modulo ADC, las salidas PWM, el tiempo muerto de las salidas PWM, el tiempo de desbordamiento del TIMER1 y los controles de encendido/apagado.

Se aprovechan los tres módulos PWM del microcontrolador. Cada módulo consta de dos salida PWM (la modulada y su complementaria). Un módulo se usa para la generación de la referencia y los dos restantes para el control del elevador-inversor.

```
    clrf      PDC0H
    clrf      PDC1H
    clrf      PDC2H

    movlw    0x02
    movwf    DTCON
;Configuracion de los registros de ADC
    clrf      ADCON0
    movlw    0x0C
    movwf    ADCON1
    movlw    0x09
    movwf    ADCON2

    movlw    0xBC
    movwf    VMaximo
    movlw    0x08
    movwf    VMinimo
    clrf     grados
    clrf     temp
    retlw    0x00
End
```

B.3 Módulo PWM del microcontrolador PIC18F1330

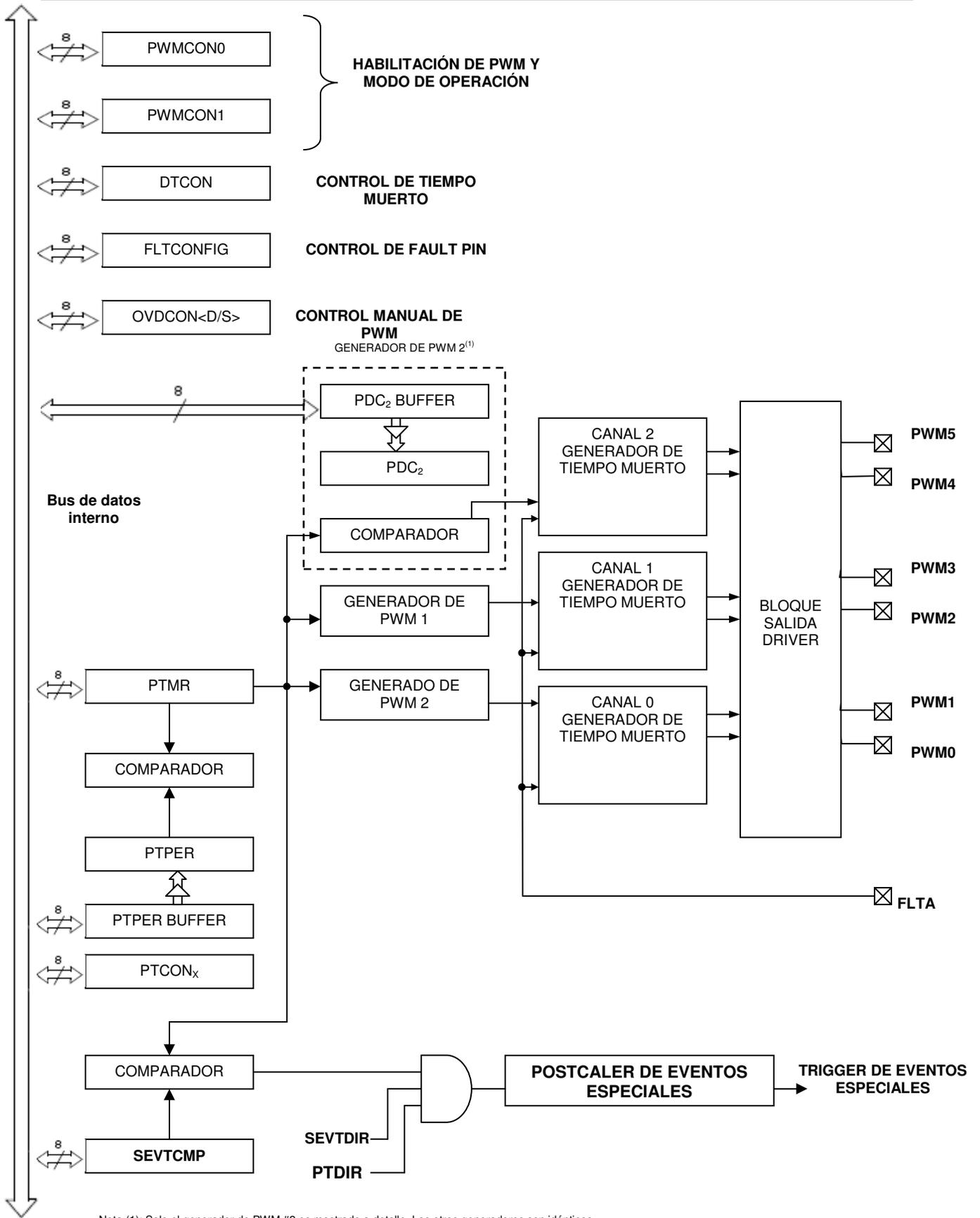
El Módulo de control PWM simplifica la tarea de generar múltiples salidas moduladas por ancho de pulso (PWM) sincronizadas para su uso en el control de motores y en aplicaciones de conversión de potencia. De forma particular, es utilizada en las siguientes aplicaciones:

- Motores de inducción monofásicos y trifásicos.
- Sistemas in-interrumpibles de potencia (*Uninterruptible Power Supplies, UPS*).
- Motores de reluctancia conmutada.

El módulo de control PWM del microcontrolador PIC18F1330 posee las siguientes características:

- Seis pines bi-direccionales PWM con tres generadores de ciclo útil. Estos pines pueden configurarse para el control de inversores tipo medio puente o puente completo.
- Una resolución de hasta 14 bits según el valor del periodo del PWM.
- Cambios de frecuencia “al vuelo”.
- Control programable de tiempos muertos entre PWM’s que trabajan de forma complementaria.

El módulo PWM otorga hasta tres generadores de PWM y seis canales de salida. El diagrama a bloques del módulo PWM del PIC18F1330 se muestra en la figura B.1, se ven los registros de configuración del modo PWM del microcontrolador, los registros generadores de tiempos muertos, entre otros.



Nota (1): Solo el generador de PWM #2 es mostrado a detalle. Los otros generadores son idénticos

Figura B.1 Diagrama a bloques de módulo PWM del microcontrolador PIC18F1330

APÉNDICE C

SIMULACIÓN DEL ELEVADOR-INVERSOR CON CONTROL POR MODOS DESLIZANTES

C.1 Resultados de simulación del elevador-inversor con control por modos deslizantes.

Con el propósito de que este trabajo tenga continuidad se presentan los resultados que se obtienen en la simulación del control por modos deslizantes aplicado al elevador-inversor que se trata en este trabajo.

En la figura C.1 se observa el voltaje de salida V_0 del elevador-inversor obtenido mediante el control por modos deslizantes (SMC). Se ve cómo la forma de onda resultante se asemeja mucho más a una onda senoidal que la del voltaje que se obtiene en el modo de operación en lazo abierto.

La magnitud del voltaje de salida V_0 obtenida es de 170 Vp a una frecuencia de 60 Hz como se ve en la figura C.1, aunque el rizo es considerable, el voltaje cuadrático medio entregado por el circuito es el esperado, como se puede observar en la figura C.3.

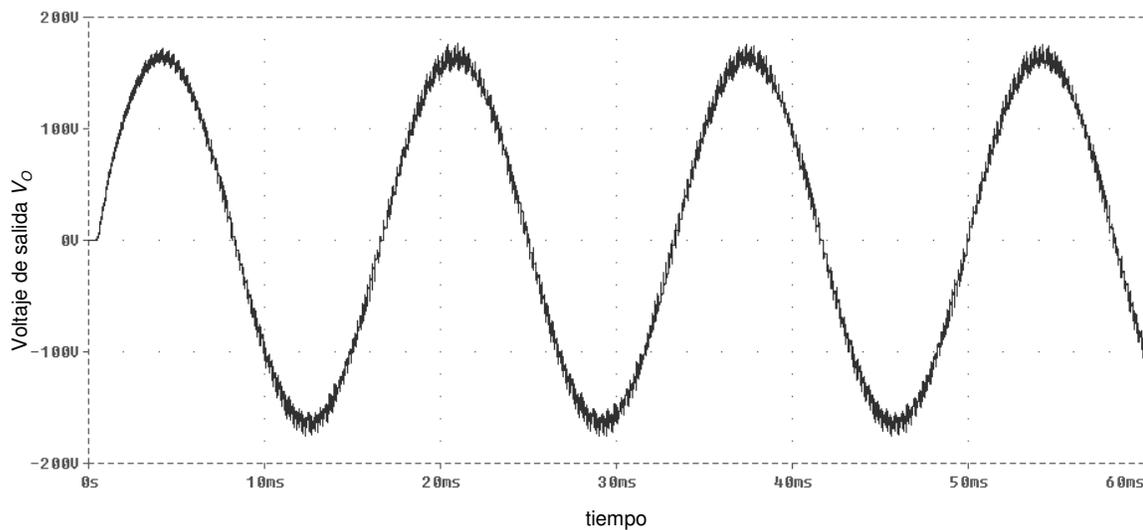


Figura C.1 Voltaje de salida V_0 del elevador-inversor con control por modos deslizantes.

En la figura C.2 se aprecian los voltajes de salida de cada convertidor elevador, formas de onda muy próximas a la senoidal, con una componente de CD propia de la topología elevadora. Se observa como la frecuencia de conmutación cambia a lo largo del periodo de la señal senoidal, otorgando de esta forma sólo el ciclo de trabajo necesario para ese determinado tiempo.

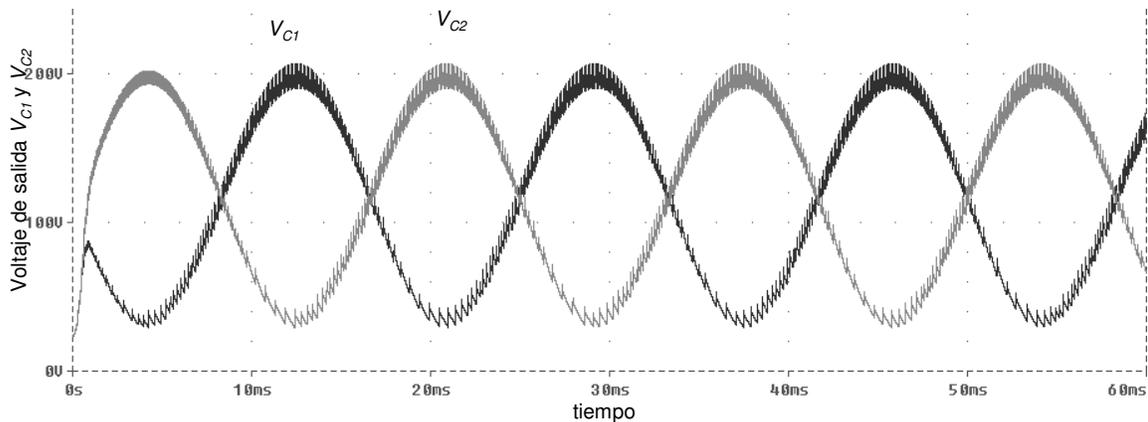


Figura C.2 Voltajes de salida V_1 y V_2 presentes en C_1 y C_2 respectivamente.

La gráfica de los armónicos de la señal de salida se observa en la figura C.3, aquí se puede comprobar cómo el voltaje cuadrático medio (V_{rms}) otorgado por el circuito es el esperado de 120 V_{rms} , además se observa cómo la frecuencia de conmutación del circuito permanece cerca de los 20 kHz de acuerdo a lo que se observa en la figura C.4 donde se aprecian los armónicos que regularmente aparecen en la frecuencia de conmutación y cada uno de sus múltiplos (Figuras C.5 y C.6).

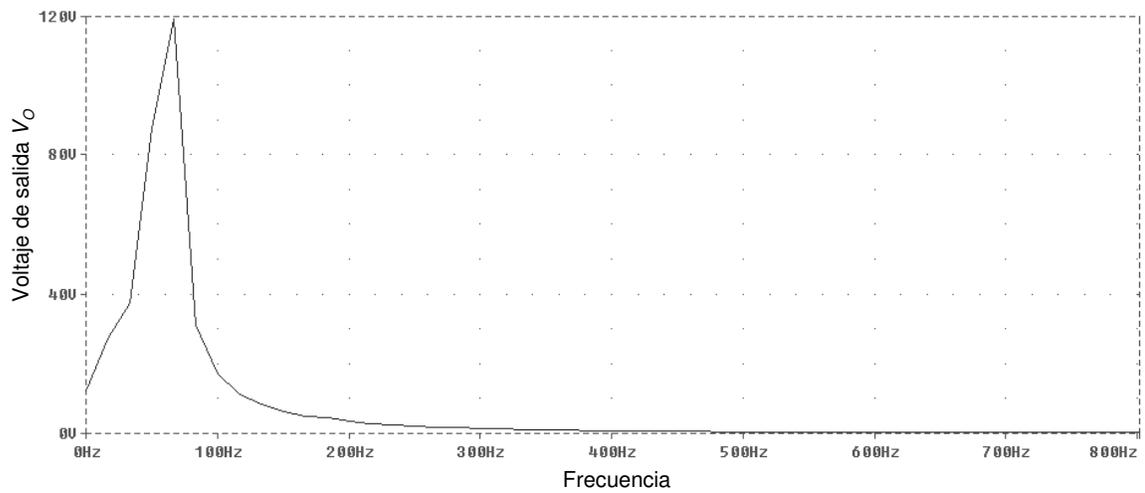


Figura C.3 Componente fundamental de armónicos del voltaje de salida V_0 .

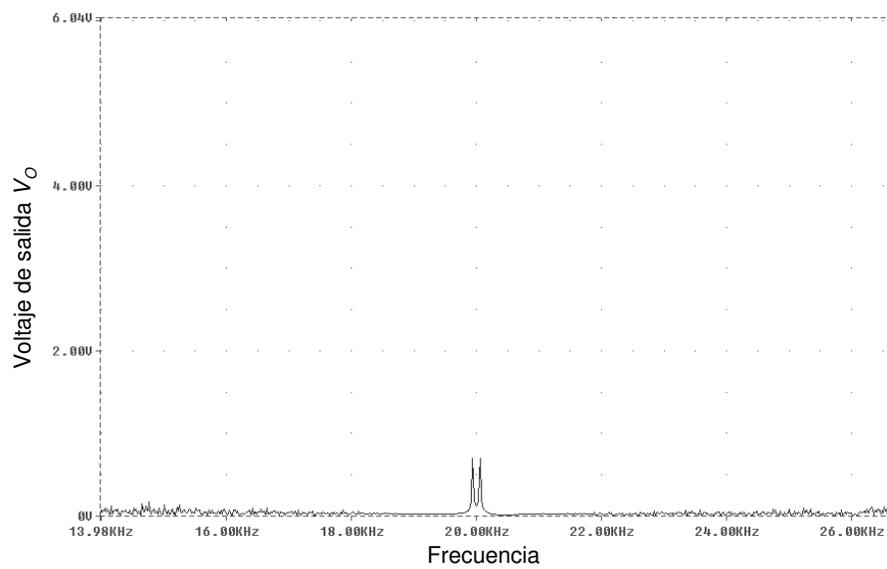


Figura C.4 Componentes armónicos presentes en la frecuencia de conmutación.

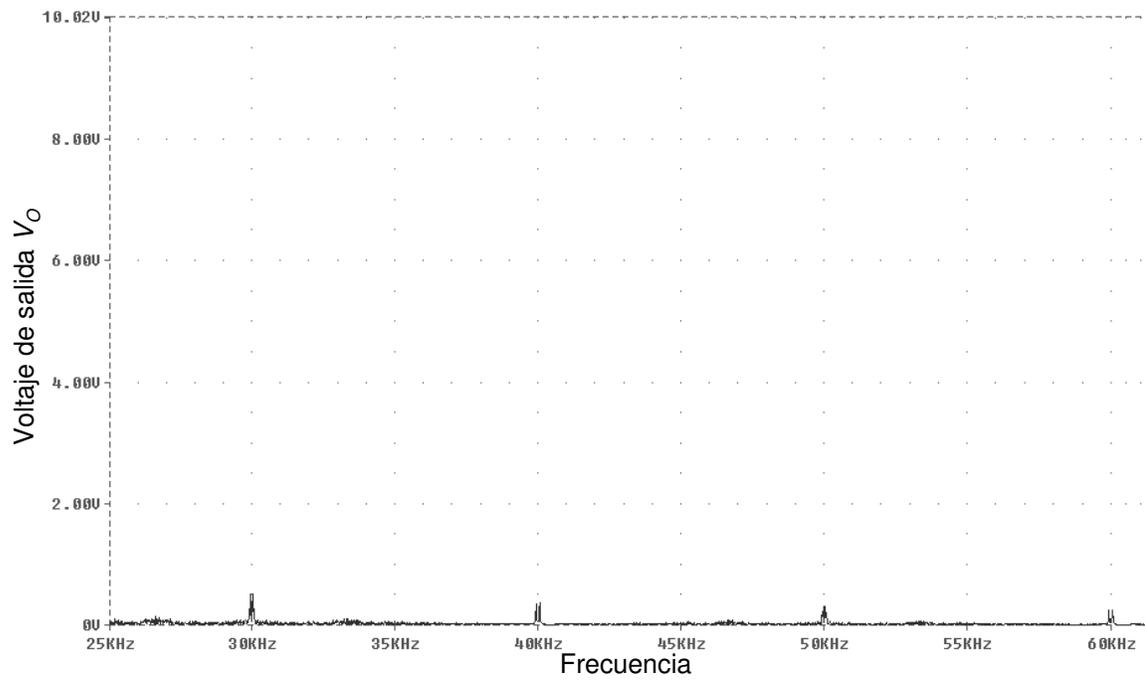


Figura C.5 Armónicos presentes en el doble de la frecuencia de conmutación.

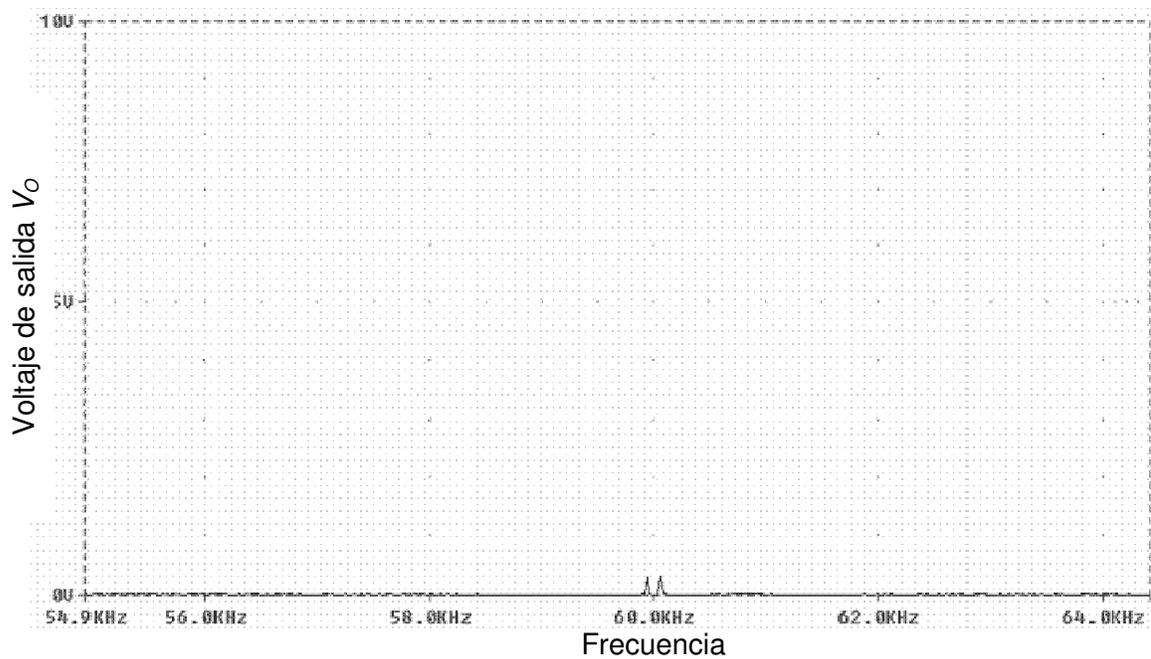


Figura C.6 Armónicos presentes en 3 veces la frecuencia de conmutación.